



数据手册 DataSheet MM32SPIN060G

基于 ARM[®] Cortex[®] -M0 内核的 32 位微控制器

版本: Rev0.3

灵动微电子有权在任何时间对此文件包含的信息(包括但不限于规格与产品说明) 做出任何改动与发布, 本文件将取代之前所有公布的信息。

目录

1	总览	1
1.1	概述	1
1.2	产品简述	1
2	规格说明	3
2.1	型号列表	3
2.1.1	订购信息	3
2.1.2	丝印	4
2.1.3	系统框图	5
2.2	功能说明	6
2.2.1	内核简介	6
2.2.2	总线简介	6
2.2.3	存储器映像	6
2.2.4	内置 Flash	7
2.2.5	内置 SRAM	7
2.2.6	嵌套的向量式中断控制器 NVIC	7
2.2.7	外部中断/事件控制器 EXTI	7
2.2.8	时钟和启动	7
2.2.9	供电方案 Power Supply Schemes	8
2.2.10	供电监控器 Power Supply Supervisors	8
2.2.11	电压调压器 Voltage Regulator	8
2.2.12	低功耗模式 Low Power Mode	8
2.2.13	硬件除法器 HWDIV	9
2.2.14	直接存储器访问控制器 DMA	9
2.2.15	定时器和看门狗 TIM & WDG	9
2.2.16	通用接口 GPIO	11
2.2.17	通用同步异步收发器 USART	11
2.2.18	模数转换器 ADC	11
2.2.19	模拟比较器 COMP	11
2.2.20	运算放大器 OPAMP	12
2.2.21	串行调试口 (SWD)	12
3	引脚定义及复用功能	13
3.1	引脚分布图	13
3.2	引脚定义表	14
3.3	复用功能表	16

3.4	驱动芯片扩展引脚说明	17
3.5	功能框图与应用参考电路	18
3.5.1	功能框图	18
3.5.2	四线烧录建议电路	19
4	MCU 电气特性	21
4.1	测试条件	21
4.1.1	负载电容	21
4.1.2	引脚输入电压	21
4.1.3	供电方案 Power Supply	21
4.1.4	电流消耗测量	22
4.2	绝对最大额定值	22
4.3	工作条件	23
4.3.1	通用工作条件	23
4.3.2	上电和掉电时的工作条件	23
4.3.3	内嵌复位和电源控制模块特性	23
4.3.4	内置的参照电压	24
4.3.5	供电电流特性	24
4.3.6	内部时钟源特性	26
4.3.7	存储器特性	26
4.3.8	EMC 特性	27
4.3.9	功能性 EMS (电气敏感性)	27
4.3.10	GPIO 端口通用输入/输出特性	28
4.3.11	NRST 引脚特性	29
4.3.12	TIM 定时器特性	30
4.3.13	通信接口	30
4.3.14	ADC 特性	31
4.3.15	温度传感器特性	33
4.3.16	比较器特性	34
4.3.17	运算放大器特性	34
5	栅极驱动器电气特性	35
5.1	工作条件	35
5.2	工作特性	35
6	四线烧录电气特性	38
6.1	工作条件	38
6.2	工作特性	38
7	封装特性	39
7.1	QFN32 4x4 mm2	39

Preliminary

插图

图 1 QFN32 封装丝印标识图	4
图 2 模块框图	5
图 3 时钟树	8
图 4 QFN32 引脚分布	13
图 5 功能框图	18
图 6 四线烧录建议电路	19
图 7 引脚的负载条件	21
图 8 引脚输入电压图	21
图 9 供电方案	22
图 10 电流消耗测量方案	22
图 11 上电与掉电波形	23
图 12 输入输出交流特性定义	29
图 13 建议的 NRST 引脚保护	30
图 14 USART 同步模式时序图	31
图 15 使用 ADC 典型的连接图	33
图 16 供电电源和参考电源去耦线路	33
图 17 输入输出时序波形	36
图 18 传输延时波形定义	36
图 19 延时匹配波形定义	36
图 20 QFN32, 32 脚方形扁平无引线封装外形封装图	39

表格

表 1 订购信息	3
表 2 存储器映像	6
表 3 低功耗模式一览	8
表 4 定时器功能比较	9
表 5 引脚定义	14
表 6 PA 端口功能复用 AF0-AF7	16
表 7 PB 端口功能复用 AF0-AF7	17
表 8 比较器使用的 IO 口	17
表 9 OP 使用的 IO 口	17
表 10 GateDriver 引脚说明	17
表 11 四线烧录引脚说明	18
表 48 EPWM_N 输入检测真值表	20
表 49 EPWM_P 输入检测真值表	20
表 50 EFG 真值表	20
表 12 电压特性	22
表 13 电流特性	23
表 14 通用工作条件	23
表 15 上电和掉电时的工作条件 ⁽¹⁾⁽²⁾⁽³⁾	23
表 16 内嵌复位和电源控制模块特性 ⁽¹⁾	24
表 17 内置的参照电压	24
表 18 运行模式下的典型电流消耗	25
表 19 睡眠模式下的典型电流消耗	25
表 20 停机模式下的典型电流消耗	25
表 21 内置外设的电流消耗 ⁽¹⁾	25
表 22 低功耗模式的唤醒时间	26
表 23 HSI 振荡器特性 ⁽¹⁾	26
表 24 LSI 振荡器特性 ⁽¹⁾	26
表 25 Flash 存储器特性	26
表 26 Flash 存储器寿命和数据保存期限 ⁽¹⁾	27
表 27 EMS 特性	27
表 28 ESD 特性	28
表 29 I/O 静态特性 ⁽¹⁾	28
表 30 输出电压特性 ⁽¹⁾	28
表 31 输入输出交流特性 ⁽¹⁾	29
表 32 NRST 引脚特性 ⁽¹⁾	29
表 33 TIMx ⁽¹⁾ 特性	30
表 34 USART 同步模式特性 ⁽¹⁾	30
表 35 ADC 特性 ⁽¹⁾	31
表 36 $f_{ADC}=15MHz^{(1)}$ 时的最大 R_{AIN}	32
表 37 ADC 静态参数 ⁽¹⁾⁽²⁾	32
表 38 温度传感器特性 ⁽³⁾	33
表 39 比较器特性	34
表 40 运算放大器特性	34
表 41 Gatedriver 绝对最大额定值	35
表 42 Gatedriver 推荐工作范围	35
表 43 Gatedriver 电气特性	36

表 44 LDO 5V37

表 45 四线烧录绝对最大额定值38

表 46 四线烧录推荐工作范围38

表 47 四线烧录特性38

表 51 QFN32 尺寸说明40

Preliminary

1

总览

1.1 概述

MM32SPIN060G 是 MindSPIN 旗下的高性能 32 位运动控制 MCU，使用 Cortex®-M0 为内核，最高工作频率可达 60MHz，内置 32KB 高速存储器，多达 11 个 GPIO；内置 5V 输出的 LDO 稳压器、三相栅极驱动器。集成了 1 路 12 位的模数转换器 ADC、2 路模拟比较器 COMP、2 路运算放大器 OPAMP、1 个 32 位通用定时器、3 个 16 位基本定时器、1 个 16 位高级定时器；1 个 USART 接口可作为 UART 或 SPI 通信。

本产品预驱最大支持电压为 100V，内部 LDO 支持工作范围 5.5~18V，工作环境温度范围 -40℃ ~ 105℃。

本产品封装形式为 QFN32（4mm x 4mm）。

这些丰富的外设配置，使得本产品微控制器适用于多种应用场合：

- 电机驱动和应用控制
- 落地扇
- 服务器风机
- 泵类
- 风机类

1.2 产品简述

- 内核与系统
 - Arm® Cortex®-M0 32 位微控制器
 - 最高工作频率可达 60MHz
 - 硬件除法器 (32Bit)
 - 2 通道 DMA
- 存储器
 - 高达 32KB 的 Flash 程序存储器
 - 高达 4KB SRAM
 - 3KB 的独立 Flash 空间可用于程序存储或者数据存储
- 时钟、复位和电源管理
 - 2.5V ~ 5.5V 供电
 - 上电/断电复位 (POR/PDR)、可编程电压监测器 (PVD)
 - 内嵌经出厂调校的 60MHz 高速 RC 振荡器
 - 40KHz 的 LSI
- 低功耗
 - 停机(stop)模式，功耗 110uA
- 1 个 12 位模数转换器，1μS 转换时间
 - 9 路外部通道，1 路内部通道
 - 转换范围：0 ~ V_{DD}
 - 支持注入模式

- 支持多组数据缓存
- 支持采样时间和分辨率配置
- 片上温度传感器
- 片上电压传感器
- 2 个模拟比较器
- 2 个运算放大器
- 1 个 DMA 控制器，共 2 通道
 - 支持的外设包括：Timer、ADC、USART
- 多达 11 个快速 I/O 端口：
 - 所有 I/O 口可以映像到 16 个外部中断
 - 所有端口均可输入输出 V_{DD} 信号
- 7 个定时器
 - 1 个 16 位 4 通道高级控制定时器(TIM1)，有 4 通道 PWM 互补输出，以及死区生成、硬件移相和刹车功能
 - 1 个 32 位通用定时器(TIM2)，有高达 4 个输入捕获/输出比较
 - 2 个 16 位基本定时器(TIM13、TIM14)，有 1 个输入捕获/输出比较
 - 1 个 16 位定时器(TIM6)，支持中断触发
 - 1 个独立看门狗定时器
 - 1 个 SysTick 定时器：24 位自减型计数器
- 调试模式
 - 串行调试接口 (SWD)
- PWM 和 FG 管脚，可复用为烧录功能
- LDO 稳压器
 - 内部集成 LDO，除供 MCU 内部使用外，亦可对外提供 5V 供电，驱动电流 50mA
 - 输入电压 5.5V~18V
- 集成三相栅极驱动器
 - 耐压：100V
 - 支持电压 UVLO 保护
 - 集成自举二极管
 - 死区时间 200ns
- 通信接口
 - 1 个 USART 接口，能支持 UART 和 SPI 通信
 - 支持四线烧录（详见 3.5.2）
- 96 位芯片唯一 ID (UID)
- 采用 QFN32 封装

2

规格说明

2.1 型号列表

2.1.1 订购信息

表 1 订购信息

产品型号		MM32SPIN060G
外围接口		
闪存 KB		32
SRAM KB		4
定时器	通用 (32 bit)	1
	基本	3
	高级	1
通讯接口	USART	1
GPIO 端口数		11
12 位 ADC	个数	1
	通道数	7
运放		2
比较器		2
LDO 输入电压 (VCC)		5.5V ~ 18V
CPU 频率		60 MHz
CPU 工作电压(VDD)		2.5V ~ 5.5V
三相预驱耐压		100V (VS _{1,2,3})
工作温度		-40℃ ~ +105℃
封装		QFN32(4mm x4 mm)

2.1.2 丝印

丝印标识

QFN32 丝印示意:

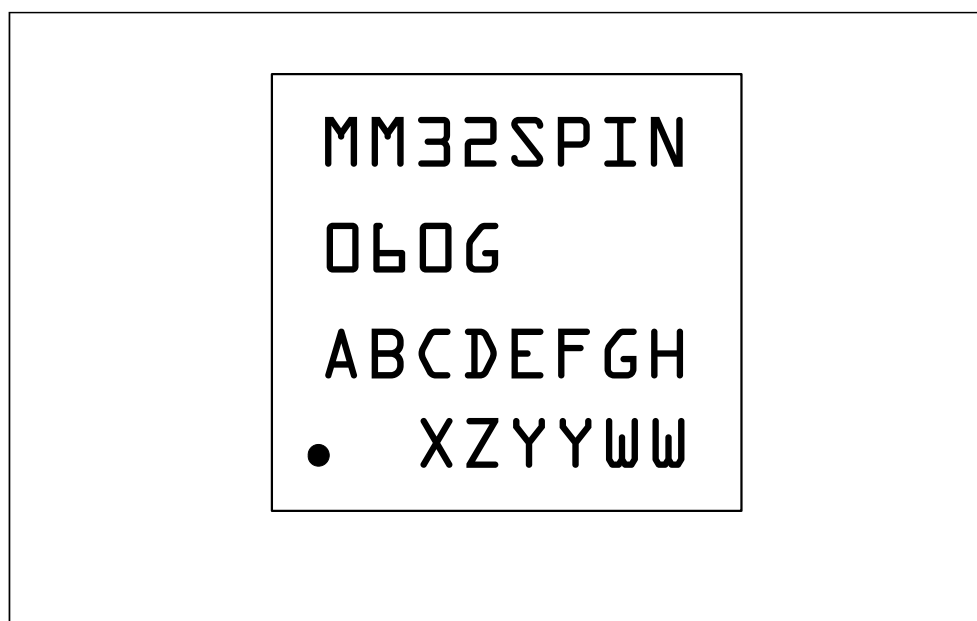


图 1 QFN32 封装丝印标识图

QFN32 封装一般在顶层包含如下丝印:

- 第一行: MM32SPIN
 - 灵动微电子电机产品
- 第二行 060G
 - 产品型号
- 第二行: ABCDEFGH
 - Trace code + 芯片版本号, 其中“H”代表芯片版本号
- 第四行: XZYYWW

“XZ”为生产管控代码, “YYWW”为 Data code, 其中“YY”代表日期编码中的年份, “WW”代表日期编码中的周数

2.1.3 系统框图

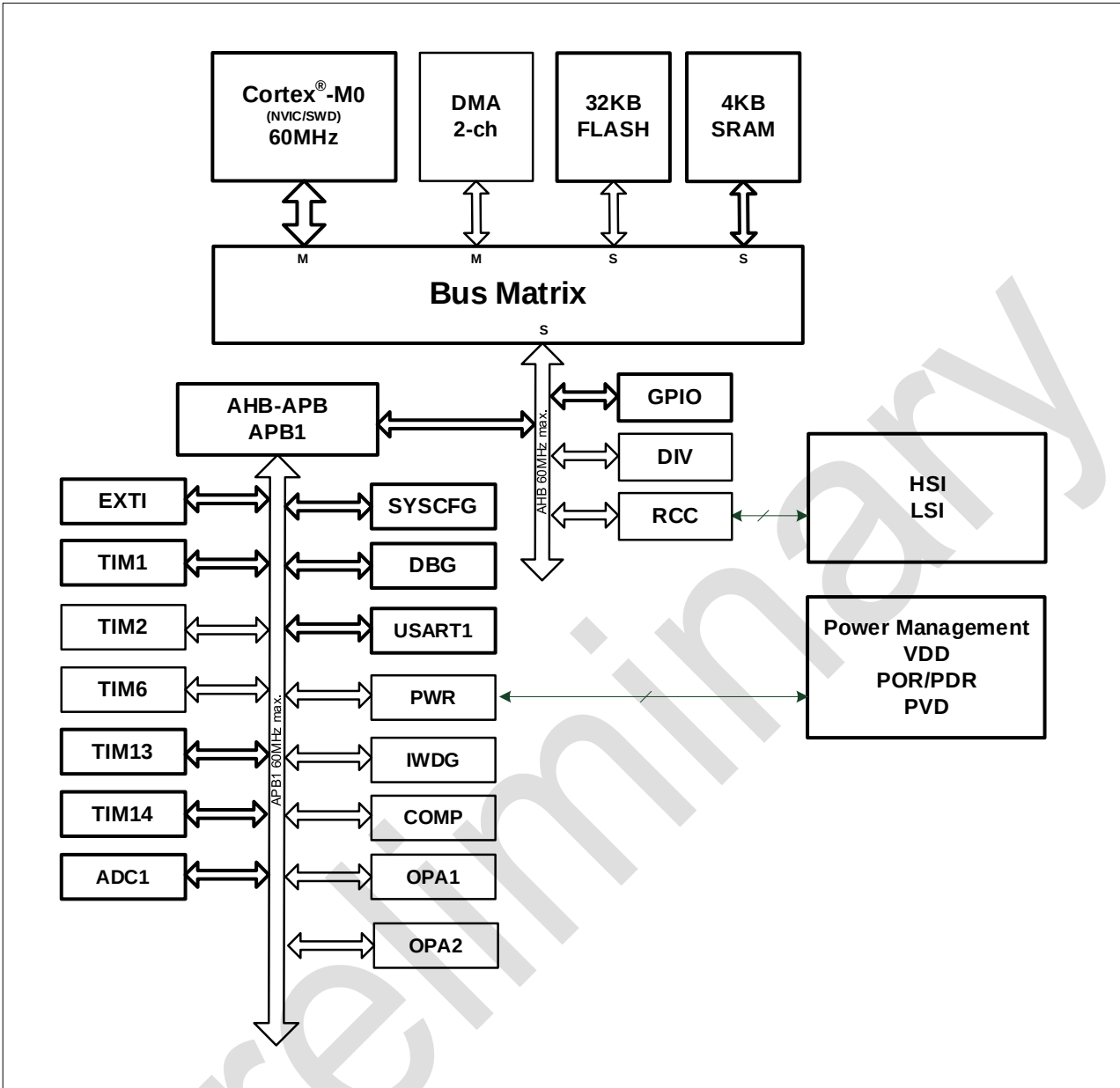


图 2 模块框图

2.2 功能说明

2.2.1 内核简介

Arm® Cortex®-M0 处理器是最新一代的嵌入式 Arm 处理器，它为实现 MCU 的需要提供了低成本的平台、缩减的引脚数目、降低的系统功耗，同时提供卓越的计算性能和先进的中断系统响应。

本产品拥有内置的 Arm 核心，因此它与所有的 Arm 工具和软件兼容。

2.2.2 总线简介

MM32SPIN060G 采用矩阵总线结构，总线矩阵包括一个 AHB 互联矩阵，一个 AHB 总线和一个桥接的 APB 总线。

2.2.3 存储器映像

表 2 存储器映像

	编址范围	大小	外设
Flash	0x0000 0000 - 0x0000 7FFF	32 KB	可映射为主闪存存储器、数据存储器、系统存储器或 SRAM，有赖于 BOOT 的配置
	0x0000 8000 - 0x07FF FFFF	~127 MB	Reserved
	0x0800 0000 - 0x0800 7FFF	32 KB	<u>主存储区</u>
	0x0800 8000 - 0x1FFD FFFF	~383 MB	Reserved
	0x1FE0 0000 - 0x1FE0 0BFF	3KB	<u>数据存储区</u>
	0x1FE0 0C00 - 0x1FFF F3FF	~2MB	Reserved
	0x1FFF F400 - 0x1FFF F7FF	1 KB	系统存储区
	0x1FFF F800 - 0x1FFF F9FF	0.5KB	选项字节
	0x1FFF FA00 - 0x1FFF FFFF	1.5KB	Reserved
SRAM	0x2000 0000 - 0x2000 0FFF	4 KB	SRAM
	0x2000 1000 - 0x2FFF FFFF	~255 MB	Reserved
APB1	0x4000 0000 - 0x4000 03FF	1KB	TIM2
	0x4000 0400 - 0x4000 0FFF	3KB	Reserved
	0x4000 1000 - 0x4000 13FF	1KB	TIM6
	0x4000 1400 - 0x4000 17FF	1KB	Reserved
	0x4000 1800 - 0x4000 1BFF	1KB	TIM13
	0x4000 1C00 - 0x4000 2FFF	5KB	Reserved
	0x4000 3000 - 0x4000 33FF	1KB	IWDG
	0x4000 3400 - 0x4000 6FFF	15KB	Reserved
	0x4000 7000 - 0x4000 73FF	1KB	PWR
	0x4000 7400 - 0x4000 8FFF	7KB	Reserved
	0x4000 9000 - 0x4000 93FF	1KB	OPA1
	0x4000 9400 - 0x4000 97FF	1KB	OPA2
	0x4000 9800 - 0x4000 FFFF	26KB	Reserved
	0x4001 0000 - 0x4001 03FF	1KB	SYSCFG
	0x4001 0400 - 0x4001 07FF	1KB	EXTI
	0x4001 0800 - 0x4001 0BFF	1KB	Reserved
	0x4001 0C00 - 0x4001 0FFF	1KB	USART1
	0x4001 1000 - 0x4001 23FF	5KB	Reserved
	0x4001 2400 - 0x4001 27FF	1KB	ADC1
	0x4001 2800 - 0x4001 2BFF	1KB	Reserved

	编址范围	大小	外设
	0x4001 2C00 – 0x4001 2FFF	1KB	TIM1
	0x4001 3000 – 0x4001 33FF	1KB	Reserved
	0x4001 3400 – 0x4001 37FF	1KB	DBG
	0x4001 3800 – 0x4001 3BFF	1KB	Reserved
	0x4001 3C00 – 0x4001 3FFF	1KB	COMP
	0x4001 4000 – 0x4001 43FF	1KB	TIM14
	0x4001 4400 – 0x4001 FFFF	47KB	Reserved
AHB	0x4002 0000 – 0x4002 03FF	1KB	DMA
	0x4002 0400 – 0x4002 0FFF	3KB	Reserved
	0x4002 1000 – 0x4002 13FF	1KB	RCC
	0x4002 1400 – 0x4002 1FFF	3KB	Reserved
	0x4002 2000 – 0x4002 23FF	1KB	Flash Interface
	0x4002 2400 – 0x4002 FFFF	55KB	Reserved
	0x4003 0000 – 0x4003 03FF	1KB	HWDIV
	0x4003 0400 – 0x47FF FFFF	~128MB	Reserved
	0x4800 0000 – 0x4800 03FF	1KB	PORT A
	0x4800 0400 – 0x4800 07FF	1KB	PORT B

2.2.4 内置 Flash

内置 32KB+3KB Flash，用于存放程序和数据。

2.2.5 内置 SRAM

内置 4KB SRAM。

2.2.6 嵌套的向量式中断控制器 NVIC

本产品内置嵌套的向量式中断控制器，能够处理多个可屏蔽中断通道（不包括 16 个 Cortex®-M0 的中断线）和 4 个可编程优先级。

- 紧耦合的 NVIC，能够达到低延迟的中断响应处理
- 中断向量入口地址直接进入内核
- 允许中断的早期处理
- 处理晚到的较高优先级中断
- 支持中断尾部链接功能
- 自动保存处理器状态
- 中断返回时自动恢复，无需额外指令开销

该模块以最小的中断延迟提供灵活的中断管理功能。

2.2.7 外部中断/事件控制器 EXTI

外部中断/事件控制器包含多个边沿检测器，用于捕获来自 IO 引脚的电平变化，进而产生中断/事件请求。所有 IO 引脚可以连接到 16 个外部中断线。每个中断线均可独立开关，或启用各自的触发模式（上升沿、下降沿或双边沿）。一个挂起状态寄存器将会维持所有中断请求的状态。

EXTI 可以检测到脉冲宽度小于内部 AHB 总线时钟周期的电平变化。

2.2.8 时钟和启动

芯片启动后选择系统时钟。在复位后，使用内部的 60 MHz 振荡器作为默认的系统时钟，并对系统时钟进行 8 分频的配置，随后可选择改变系统时钟的分频配置以提高系统频率（需同时关注 Flash 访问的等待控制）。

时钟系统中，使用多个预分频器产生 AHB 总线、高速 APB1 总线的时钟。其中 AHB 和高速 APB 总线的时钟最高可达 60 MHz。时钟系统的时钟树如下图所示。

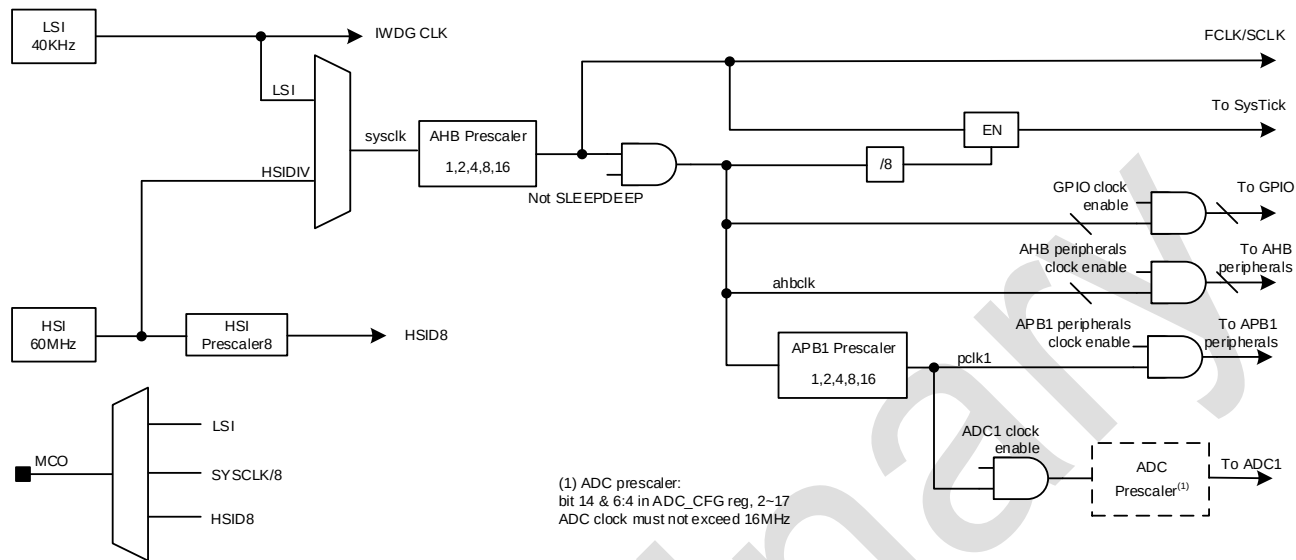


图 3 时钟树

2.2.9 供电方案 Power Supply Schemes

- $V_{DD} = 2.5V \sim 5.5V$: 通过 V_{DD} 引脚为 I/O 引脚和内部调节器供电。为 ADC、复位模块、振荡器提供供电。

2.2.10 供电监控器 Power Supply Supervisors

本产品内部集成了上电复位 (POR)/ 掉电复位 (PDR) 电路，该电路始终处于工作状态，保证系统供电超过 2.5V 时工作；当 V_{DD} 低于设定的阈值 (V_{POR}/V_{PDR}) 时，置器件于复位状态。

器件中还有一个可编程电压监测器 (PVD)，它监视 V_{DD} 供电并与阈值 V_{PVD} 比较，当 V_{DD} 低于或高于阈值 V_{PVD} 时产生中断，中断处理程序可以发出警告信息或将微控制器转入安全模式。PVD 功能需要通过程序开启。

2.2.11 电压调压器 Voltage Regulator

片内的电压调压器将外部电压转成内部电路工作的电压。电压调压器在芯片复位后始终处于工作状态。

2.2.12 低功耗模式 Low Power Mode

产品支持低功耗模式，可以在要求低功耗、快速启动时间之间达到最佳的平衡。

表 3 低功耗模式一览

模式	进入方式	唤醒方式	对 1.5V 域时钟的影响	对 VDD 域时钟的影响	电压稳压器	对数据和寄存器的影响	注意事项
睡眠模式 (Sleep Mode)	WFI (Wait for Interrupt)	任一中断	CPU 时钟关, 对其他时钟和 ADC 时钟无影响	无	开		外设时钟继续维持, 寄存器和 SRAM 的内容保持
	WFE (Wait for Event)	唤醒事件					
停机模式 (Stop Mode)	设置 SLEEPDEEP 位; WFI 或 WFE;	任一外部中断 (在外部中断寄存器中设置) 或事件、IWDG 中断 (非复位) 唤醒	所有使用 1.5V 域的时钟都已关闭	HSI 关闭	开	寄存器和 SRAM 的内容保持	进入低功耗模式前不使用的 GPIO 应该设置模拟输入状态

睡眠模式

在睡眠模式, CPU 停止, 所有芯片外设包括 CPU 的外设, 如 NVIC、SysTick 等仍在运行

停机模式

在保持 SRAM 和寄存器内容不丢失的情况下, 停机模式可以达到较低的电能消耗。在停机模式下, HSI 被关闭。可以通过任一配置成 EXTI 的信号把微控制器从停机模式中唤醒, EXTI 信号可以是 16 个外部 I/O 口之一、PVD 的输出的唤醒信号。

2.2.13 硬件除法器 HWDIV

内嵌硬件除法器单元, 能自动执行有符号或者无符号的 32 位整数除法运算。硬件除法在一些高性能的应用中非常有用。

2.2.14 直接存储器访问控制器 DMA

灵活的 2 路通用 DMA 可以管理存储器到存储器、设备到存储器和存储器到设备的数据传输; DMA 控制器支持环形缓冲区的管理, 避免了控制器传输到达缓冲区结尾时所产生的中断。

每个通道都有专门的硬件 DMA 请求逻辑, 同时可以由软件触发每个通道; 传输的长度、传输的源地址和目标地址都可以通过软件单独设置。

DMA 可以用于主要的外设, 如 USART、ADC 和通用/基本/高级控制定时器 TIMx。

2.2.15 定时器和看门狗 TIM & WDG

产品包含 1 个高级定时器、1 个通用定时器、3 个基本定时器。以及 1 个看门狗定时器和 1 个 SysTick 定时器。下表比较了高级控制定时器、通用定时器和基本定时器的功能:

表 4 定时器功能比较

定时器类型	名称	计数器分辨率	计数器类型	预分频系数	DMA 请求生成	捕获/比较通道	互补输出
高级	TIM1	16 位	递增、递减、 递增/递减	1 ~ 65536 之间的任意整数	有	无/4	有

通用	TIM2	32 位	递增、递减、 递增/递减	1 ~ 65536 之间的 任意整数	有	4/4	无
基本	TIM6	16 位	递增	1 ~ 65536 之间的 任意整数	有	无	无
	TIM13/14	16 位	递增	1 ~ 65536 之间的 任意整数	有	1/1	无

高级控制定时器(TIM1)

高级控制定时器是由 16 位计数器、4 个比较通道以及三相互补 PWM 发生器组成，具有带死区插入的互补 PWM 输出，还可以被当成完整的通用定时器。四个独立的通道可以用于：

- 输出比较
- 产生PWM（边缘或中心对齐模式）
- 单脉冲输出

配置为 16 位通用定时器时，与 TIM2 定时器具有相同的功能。配置为 16 位 PWM 发生器时，具有全调制能力 (0 ~ 100%)。

在调试模式下，计数器可以被冻结，同时 PWM 输出被禁止，从而切断由这些输出所控制的开关。

很多功能都与通用定时器相同，内部结构也相同，因此高级控制定时器可以通过定时器链接功能与通用定时器协同操作，提供同步或事件链接功能。

32 位通用定时器 (TIM2)

产品中内置了 1 个可同步运行的通用定时器 (TIM2)。定时器有一个 32 位的自动加载递增/递减计数器、一个 16 位的预分频器和 4 个独立的通道，每个通道都可用于输入捕获、输出比较、PWM 和单脉冲模式输出。

基本定时器 (TIM6)

基本定时器基于一个 16 位可实时编程预分频器和一个 16 位自动重装载计数器组成，可以为用户提供便捷的计数定时功能，计数器时钟由预分频器分频得到。

基本定时器 (TIM13/14)

基本定时器均基于一个 16 位可实时编程预分频器和一个 16 位自动重装载计数器组成，计数器时钟由预分频器分频得到。TIM13/14 具有多种用途，如输入功能(测量输入信号的脉冲宽度、频率等)，输出功能(PWM 输出、比较输出等)。

独立看门狗 (IWDG)

独立的看门狗是基于一个 12 位的递减计数器和一个 8 位的预分频器，它由一个内部独立的 40KHz 的振荡器提供时钟。这个振荡器独立于主时钟，可运行于所有工作模式。IWDG 可以用在系统发生问题时复位整个系统或作为一个自由定时器为应用程序提供超时管理。通过选项字节可以配置成是软件或硬件启动看门狗。在调试模式下，计数器可以被冻结。

系统时基定时器 (SysTick)

这个定时器是专用于实时操作系统，也可当成一个标准的递减计数器。它具有下述特性：

- 24 位的递减计数器
- 自动重加载功能
- 当计数器为 0 时能产生一个可屏蔽中断
- 可编程时钟源

2.2.16 通用接口 GPIO

每个 GPIO 引脚都可以由软件配置成输出（推挽或开漏）、输入（带或不带上拉或下拉）或复用的外设功能端口。多数 GPIO 引脚都与数字或模拟的复用外设共用。

在需要的情况下，I/O 引脚的外设功能可以通过一个特定的操作锁定，以避免意外的写入 I/O 寄存器。

2.2.17 通用同步异步收发器 USART

USART 支持异步模式（UART）、同步模式。其中 UART 支持单线半双工通信，UART 和同步模式支持调制解调器（CTS/RTS 硬件自动流控制操作）

USART 接口支持 DMA 操作，在同步模式下，能与 SPI 实现数据通信。

2.2.18 模数转换器 ADC

产品内嵌 1 个 12 位的模拟/数字转换器 (ADC)，有 10 个外部通道可用，可以实现单次、单周期和连续扫描转换。在扫描模式下，自动进行已选定的一组模拟输入上的采集值转换。ADC 支持 DMA 操作。

模拟看门狗功能允许非常精准地监视一路或所有选中的通道，当被监视的信号超出预置的阈值时，将产生中断。

由定时器 (TIMx) 产生的事件，可以分别连接到 ADC 的触发输入，可配置 ADC 转换与时钟同步。

温度传感器

温度传感器产生一个随温度线性变化的电压，在内部可连接到 ADC 的输入通道上。

2.2.19 模拟比较器 COMP

产品内嵌 2 个比较器，可独立使用，也可与定时器结合使用。COMP 可用于多种功能，包括：

- 由模拟信号触发低功耗模式唤醒事件
- 支持窗口控制功能，用于屏蔽 PWM 开启瞬间产生的电流过冲毛刺
- 与定时器输出的 PWM 相结合，组成逐周期的电流控制回路
- 每个比较器有可选门限
- 内部比较电压 8-bit CRV 可选择 V_{DD} 或者内部基准电压的分压电压值
- 可编程迟滞电压
- 可以实现定周期切换的轮询功能

- 可编程的速率和功耗
- 输出端可以重定向到一个I/O 端口或多个定时器输入端，可以触发以下事件：
 - 捕获事件
 - OCref_clr 事件（逐周期电流控制）
- 可实现快速 PWM 关断的刹车事件

2.2.20 运算放大器 OPAMP

芯片内嵌两个运算放大器，每个运算放大器的输入输出都连接到 I/O ，通过共享 I/O 可以与 ADC ，比较器相连。支持轨到轨输入/输出。

2.2.21 串行调试口 (SWD)

内嵌 Arm 标准的两线串行调试接口 (SW-DP)。

3 引脚定义及复用功能

3.1 引脚分布图

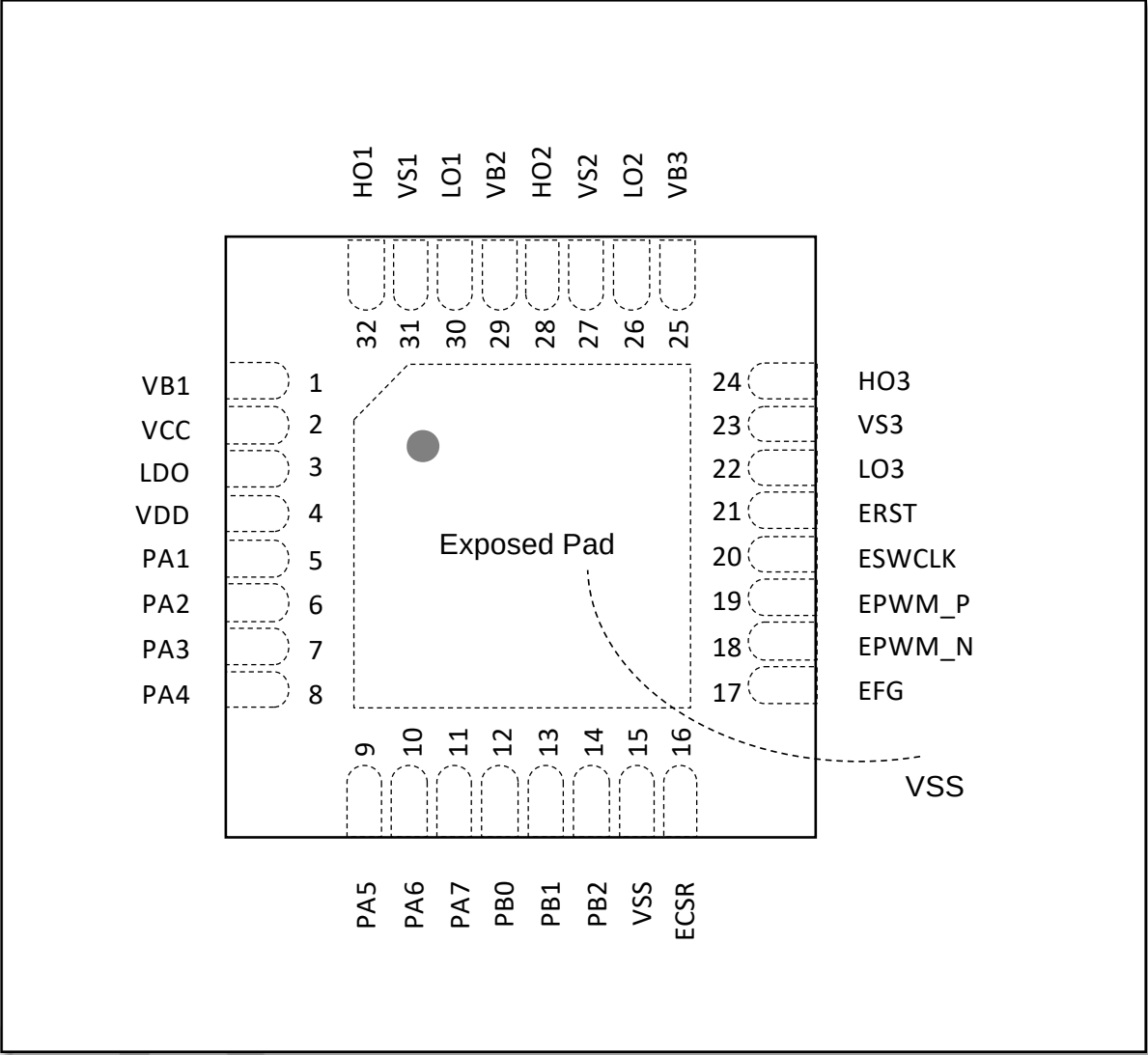


图 4 QFN32 引脚分布

3.2 引脚定义表

表 5 引脚定义

引脚编码	引脚名称	类型 (1)	I/O 电 平 (2)	主功能	可选的复用功能	附加功能
QFN32						
1	VB1	HV	-	VB1	-	-
2	VCC	HV	-	VCC	-	-
3	LDO	HV	-	LDO / VREG	-	-
4	VDD	-	-	VDD / VDDIO	-	-
5	PA1	I/O	TC	PA1	TIM2_ETR TIM13_CH1 TIM2_CH2 USART1_TX COMP1_OUT	ADC_IN0
6	PA2	I/O	TC	PA2	TIM2_ETR TIM14_CH1 TIM1_ETR TIM1_BKIN5 USART1_RX COMP2_OUT	ADC_IN1
7	PA3	I/O	TC	PA3	TIM2_CH1 TIM13_CH1 USART1_nCTS	ADC_IN2 COMP1_INP[0] OPA2_IN+
8	PA4	I/O	TC	PA4	TIM2_CH2 TIM14_CH1 USART1_nRTS	ADC_IN3 COMP1_INM[0]/COMP2_INM[0] OPA2_IN-
9	PA5	I/O	TC	PA5	TIM2_CH3 TIM14_CH1 TIM1_ETR TIM1_BKIN6	ADC_IN4 COMP1_INP[1] OPA2_OUT
10	PA6	I/O	TC	PA6	TIM2_CH1 TIM13_CH1	COMP1_INP[2] OPA1_IN+
11	PA7	I/O	TC	PA7	TIM2_CH2 TIM14_CH1 MCO USART1_nCTS	COMP2_INM[1]/COMP1_INM[1] OPA1_IN-
12	PB0	I/O	TC	PB0	TIM2_CH3 TIM13_CH1 USART1_nRTS	ADC_IN5 COMP2_INP[0]/COMP1_INP[3] OPA1_OUT
13	PB1	I/O	TC	PB1	TIM2_CH4 TIM14_CH1 USART1_RX USART1_TX	ADC_IN6 COMP2_INM[2]
14	PB2	I/O	TC	PB2	TIM2_CH3 TIM13_CH1 TIM1_BKIN7 USART1_SCLK	ADC_IN7 COMP2_INP[1]
15	VSS	-	-	VSS/GND	-	-
16	ECSR	PW	-	ECSR	-	-
17	EFG/SWDIO	PW	-	EFG/SWDIO	-	-
18	EPWM_N	PW	-	EPWM_N	-	-
19	EPWM_P	PW	-	EPWM_P	-	-
20	ESWCLK	PW	-	ESWCLK	-	-
21	ERST	I/O	TC	ERST	-	-
22	LO3	HV	-	LO3	-	-
23	VS3	HV	-	VS3	-	-

引脚定义及复用功能

引脚编码	引脚名称	类型 (1)	I/O 电 平 (2)	主功能	可选的复用功能	附加功能
QFN32						
24	HO3	HV	-	HO3	-	-
25	VB3	HV	-	VB3	-	-
26	LO2	HV	-	LO2	-	-
27	VS2	HV	-	VS2	-	-
28	HO2	HV	-	HO2	-	-
29	VB2	HV	-	VB2	-	-
30	LO1	HV	-	LO1	-	-
31	VS1	HV	-	VS1	-	-
32	HO1	HV	-	HO1	-	-
33	VSS	HV	-	VSS/GND	-	-

1. I = 输入, O = 输出, S = 电源, HiZ = 高阻

2. TC: 标准 IO, 输入信号不超过 V_{DD} 电压

3. HV: High voltage 引脚在 3.4 章节描述功能

4. PW: 电平转换引脚

3.3 复用功能表

表 6 PA 端口功能复用 AF0-AF7

Pin Name	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
PA0	TIM2_CH1			TIM13_CH1	TIM1_BKIN4		USART1_SCLK	ADC_TRIG_O
PA1	TIM2_ETR		TIM13_CH1	TIM2_CH2			USART1_TX	COMP1_OUT
PA2	TIM2_ETR		TIM14_CH1		TIM1_ETR	TIM1_BKIN5	USART1_RX	COMP2_OUT
PA3	TIM2_CH1		TIM13_CH1				USART1_nCTS	
PA4	TIM2_CH2		TIM14_CH1				USART1_nRTS	
PA5	TIM2_CH3		TIM14_CH1		TIM1_ETR	TIM1_BKIN6		
PA6	TIM2_CH1			TIM13_CH1				
PA7	TIM2_CH2			TIM14_CH1	MCO		USART1_nCTS	
PA8	TIM2_CH2		TIM14_CH1		MCO		USART1_TX	
PA9	TIM2_CH1		TIM13_CH1				USART1_RX	
PA10/NRST								-
PA11	TIM2_ETR	ADC_TRIG_O	TIM1_ETR	TIM13_CH1		USART1_TX	TIM2_CH1	COMP1_OUT
PA12	TIM2_ETR		TIM1_BKIN1	TIM14_CH1		USART1_RX	ADC_TRIG_O	COMP2_OUT
PA13	SWDIO			TIM13_CH1		USART1_SCLK	USART1_RX	COMP1_OUT
PA14	SWDCLK			TIM14_CH1		USART1_nRTS	USART1_TX	COMP2_OUT
PA15	TIM1_CH4N	TIM1_CH3	TIM1_CH4	TIM1_CH1N	TIM1_CH1	TIM1_CH3N	TIM13_CH1	TIM14_CH1

引脚定义及复用功能

表 7 PB 端口功能复用 AF0-AF7

Pin Name	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
PB0	TIM2_CH3			TIM13_CH1			USART1_nRTS	
PB1	TIM2_CH4			TIM14_CH1			USART1_RX	USART1_TX
PB2	TIM2_CH3		TIM13_CH1			TIM1_BKIN7	USART1_SCLK	
PB3	TIM1_CH4	TIM1_CH2	TIM1_CH1	TIM1_CH2N	TIM1_CH1N	TIM1_BKIN2	TIM1_CH3N	TIM1_CH3
PB4	TIM1_CH3N	TIM1_CH3	TIM1_CH1N	TIM1_CH1	TIM1_CH2	TIM1_CH4N	TIM1_CH4	TIM1_CH2N
PB5	TIM1_CH3	TIM1_CH4	TIM1_CH1N	TIM1_CH1	TIM1_CH2N	TIM1_CH4N	TIM1_CH3N	TIM1_CH2
PB6	TIM1_CH2N	TIM1_CH1N	TIM1_CH3N	TIM1_CH4	TIM1_CH3	TIM1_CH2	TIM1_CH1	TIM1_CH4N
PB7	TIM1_CH2	TIM1_CH2N	TIM1_CH4	TIM1_CH3	TIM1_CH3N	TIM1_CH1	TIM1_CH1N	TIM1_CH4N
PB8	TIM1_CH1N	TIM1_CH3N	TIM1_CH3	TIM1_CH2	TIM1_CH1	TIM1_BKIN3	TIM13_CH1	TIM1_CH2N
PB9	TIM1_CH1	TIM1_CH1N	TIM1_CH3N	TIM1_CH4	TIM1_CH4N	TIM1_CH3	TIM14_CH1	TIM1_CH2

表 8 比较器使用的 IO 口

	INP0	INP1	INP2	INP3	INM0	INM1	INM2	OUT
COMP1	PA3	PA5	PA6	PB0	PA4	PA7	PA8	PA1/PA11/PA13
COMP2	PB0	PB2	PA8	PA9	PA4	PA7	PB1	PA2/PA12/PA14

表 9 OP 使用的 IO 口

	INP	INM	OUT
OP1	PA6	PA7	PB0
OP2	PA3	PA4	PA5

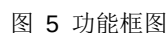
3.4 驱动芯片扩展引脚说明

表 10 GateDriver 引脚说明

引脚编码	引脚名称	引脚功能
QFN32		
1	VB1	栅极驱动器自举电源输出 1。
2	VCC	IC 内部的栅极驱动器电源以及 IC 内部 LDO 电压输入引脚。
3	LDO	IC 内部 LDO 电压输出引脚。
33	VSS	地
22	LO3	第三相低侧输出端，其输入对应到 PB4。
23	VS3	第三相浮动地。
24	HO3	第三相高侧输出端，其输入对应到 PB5。
25	VB3	第三相浮动电源。
26	LO2	第二相低侧输出端，其输入对应到 PB6。
27	VS2	第二相浮动地。
28	HO2	第二相高侧输出端，其输入对应到 PB7。
29	VB2	第二相浮动电源。
30	LO1	第一相低侧输出端，其输入对应到 PB8。
31	VS1	第一相浮动地。
32	HO1	第一相高侧输出端，其输入对应到 PB9。

3.5 功能框图与应用参考电路

3.5.1 功能框图



3.5.2 四线烧录建议电路

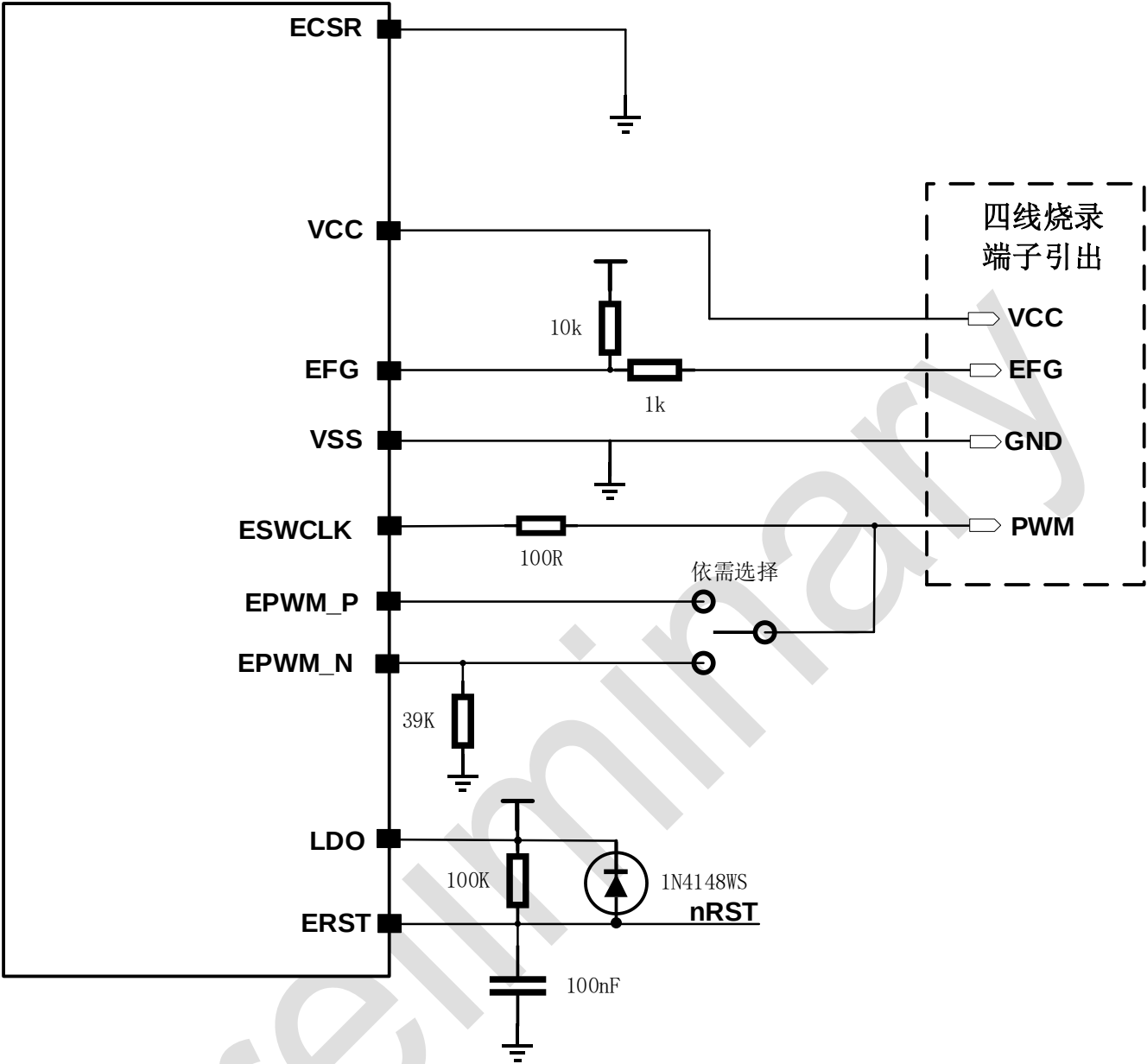


图 6 四线烧录建议电路

SWDIO 和 FG 转速反馈 PWM 输出电路共用芯片的 EFG 引脚，连接到四线烧录端子的 EFG 引脚。

根据 PWM 逆曲率/正曲率需要，选择 EPWM_P 和 EPWM_N 中的一个作为 PWM 输入检测引脚，连接到四线烧录端子的 PWM 引脚，并用 100ohm 电阻连接到芯片 ESWCLK 引脚。

将芯片的电源引脚 VCC 和接地引脚 VSS 连接到四线烧录端子对应电源和接地引脚。

使用注意事项：烧录程序时，EFG 控制输出(MCU 内部控制脚 PA11)；EFG 作为转速反馈 PWM 输出时(MCU PA11 控制)，内部为开漏结构，使用时需要外接上拉电阻；当使用 EPWM_N 为 PWM 的输入引脚时，该引脚需要外挂 39Kohm 下拉电阻；烧录程序时，烧写器需要使用+5V 的供电电压，连接到芯片的 VCC 供电(烧写器 3.3V 的供电电压太低)。

PWM&EFG 逻辑介绍

表 12 EPWM_N 输入检测真值表

输入：EPWM_N	输出：MCU引脚PA12
悬空	L
H	H
L	L

表 13 EPWM_P 输入检测真值表

输入：EPWM_P	输出：MCU引脚PA12
悬空	L
H	L
L	H

表 14 EFG 真值表

输入：MCU引脚PA11	输出：EFG (配有外置上拉电阻)
高阻	H
H	L
L	H

4

MCU 电气特性

4.1 测试条件

除非特别说明，所有电压都以 VSS 为基准。

4.1.1 负载电容

测量引脚参数时的负载条件示于下图。

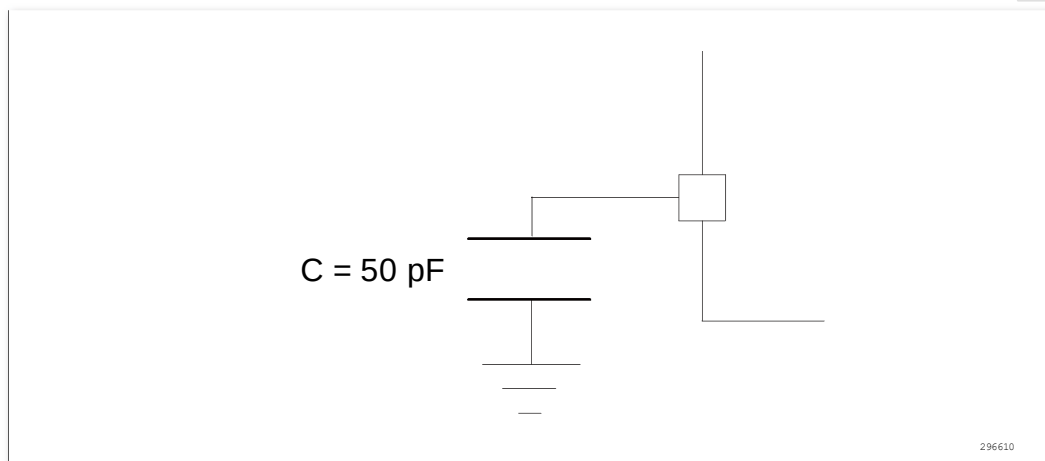


图 7 引脚的负载条件

4.1.2 引脚输入电压

引脚上输入电压的测量方式示于下图。

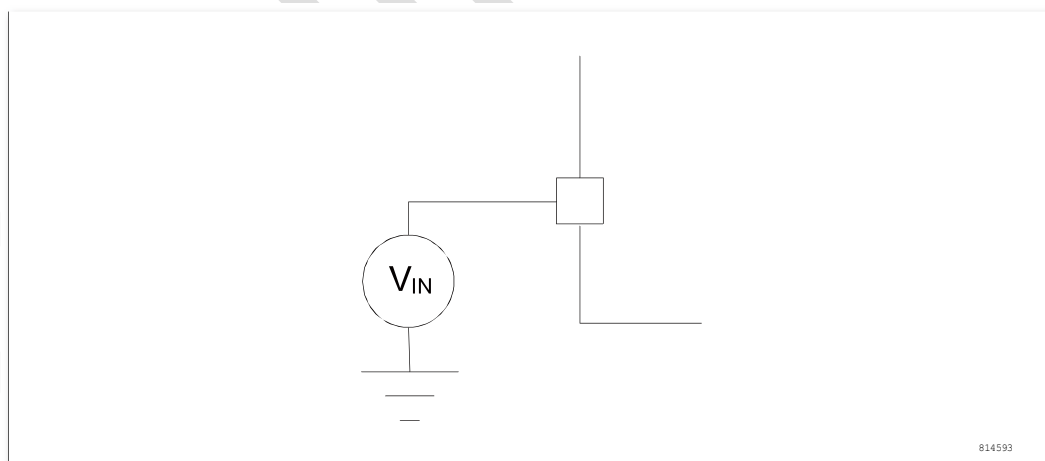


图 8 引脚输入电压图

4.1.3 供电方案 Power Supply

供电设计方案示于下图。

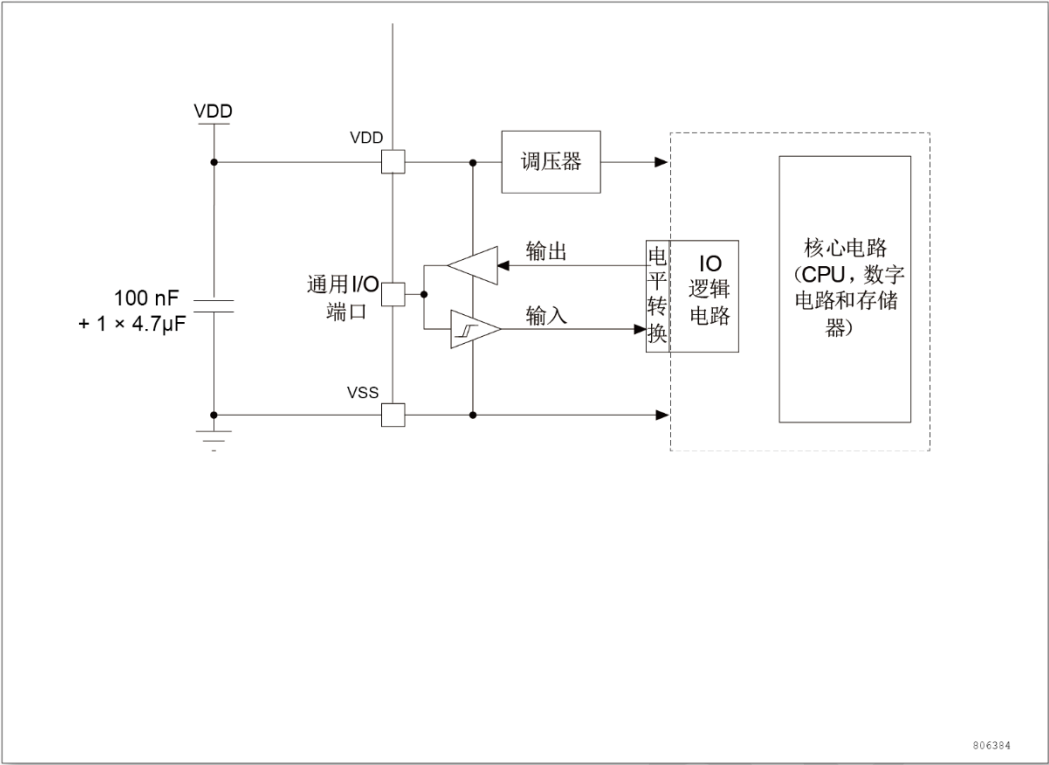


图 9 供电方案

4.1.4 电流消耗测量

引脚上电流消耗的测量方式示于下图。

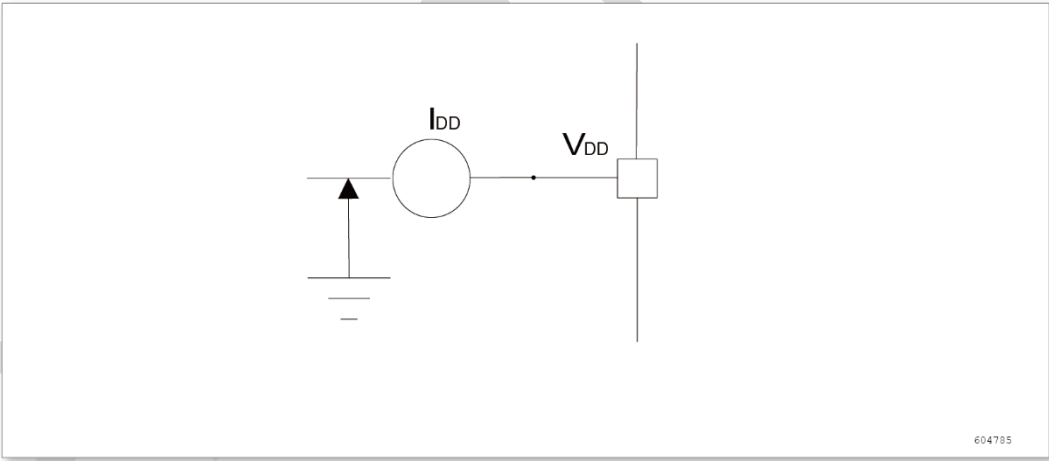


图 10 电流消耗测量方案

4.2 绝对最大额定值

加在器件上的载荷如果超过“绝对最大额定值”列表（表 15，表 16）中给出的值，可能会导致器件永久性地损坏。这里只是给出能承受的最大载荷，并不意味着在此条件下器件的功能性操作无误。器件长期工作在最大值条件下会影响器件的可靠性。

表 15 电压特性

符号	描述	最小值	最大值	单位
$V_{DD}-V_{SS}^{(1)}$	外部主供电电压	-0.3	5.8	V
$V_{IN}^{(2)}$	在其它引脚上的输入电压	-0.3	5.8	

- 所有的电源 VDD 和地 VSS 引脚必须始终连接到外部允许范围内的供电系统上。
- 引脚输入电压必须始终遵循 V_{IN} 的范围。有关允许的最大注入电流值的信息，请参见下表。

表 16 电流特性

符号	描述	最大值	单位
$I_{VDD}^{(1)}$	经过 VDD 电源线的总电流（供应电流）	+60	mA
$I_{VSS}^{(1)}$	经过 VSS 地线的总电流（流出电流）	-60	
I_{IO}	任意 I/O 和控制引脚上的输出灌电流	+20	
	任意 I/O 和控制引脚上的输出拉电流	-20	
$I_{INJ(PIN)}^{(2)(3)}$	NRST 引脚的注入电流	± 5	
$\sum I_{INJ(PIN)}^{(2)(4)}$	其他引脚的注入电流	± 10	

1. 在允许的范围内，所有主电源VDD 和接地VSS 引脚必须始终连接到外部电源。
2. 正向/反向注入电流会干扰器件的模拟性能。
3. 当 $V_{IN} > V_{DD}$ 时，会产生正向注入电流；当 $V_{IN} < V_{SS}$ 时，会产生反向注入电流。
4. 当多个输入同时存在注入电流时， $\sum I_{INJ(PIN)}$ 的最大值等于正向注入电流和反向注入电流(瞬时值) 的绝对值之和。

4.3 工作条件

4.3.1 通用工作条件

表 17 通用工作条件

符号	参数	条件	最小值	典型值	最大值	单位
f_{HCLK}	内部 AHB 时钟频率	-			60	MHz
f_{PCLK1}	内部 APB1 时钟频率	-			60	
V_{DD}	工作电压	-	2.5		5.5	V
T_A	环境温度	-	-40		105	℃
$T_J^{(1)}$	结温范围	-	-40		125	℃

1. $T_J=125^{\circ}\text{C}$ 为绝对最大额定值。

4.3.2 上电和掉电时的工作条件

下表中给出的参数是在一般的工作条件下测试得出。

表 18 上电和掉电时的工作条件⁽¹⁾⁽²⁾⁽³⁾

符号	条件	最小值	典型值	最大值	单位
t_{VDD}	V_{DD} 上升时间 t_r	300		50000	us
	V_{DD} 下降时间 t_f	300		50000	
V_{ft}	掉电阈值电压	0			mV

1. 由综合评估得出，不在生产中测试。
2. 芯片上与掉电 V_{DD} 波形需遵循以下波形图中 t_r 和 t_f 阶段。
3. 芯片重新上电应从 0V 开始，确保芯片上电可靠性。

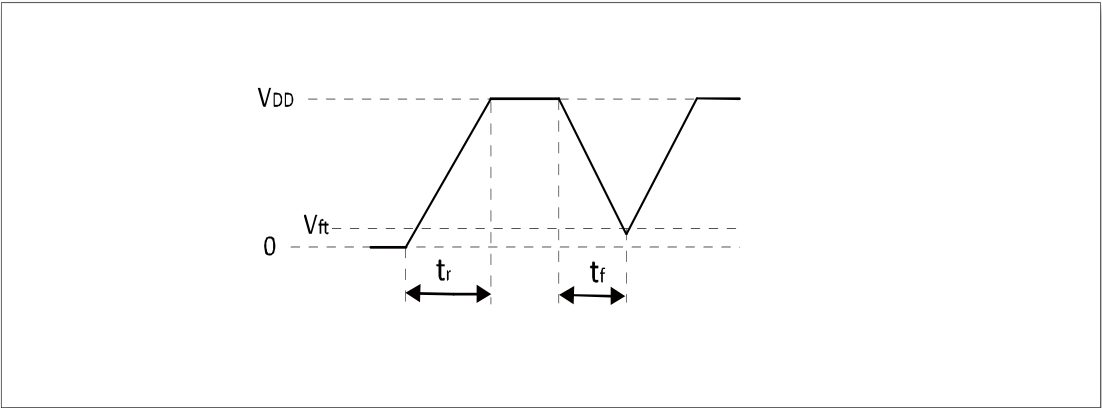


图 11 上电与掉电波形

4.3.3 内嵌复位和电源控制模块特性

下表中给出的参数是依据通用工作条件表列出的环境温度下和 V_{DD} 供电电压下测试得出。

表 19 内嵌复位和电源控制模块特性⁽¹⁾

符号	参数	条件	最小值	典型值	最大值	单位
V_{PVD}	可编程的电压检测器的电平选择	PLS[3:0]=0010 (上升沿)		2.4		V
		PLS[3:0]=0010 (下降沿)		2.3		
		PLS[3:0]=0011 (上升沿)		2.7		
		PLS[3:0]=0011 (下降沿)		2.6		
		PLS[3:0]=0100 (上升沿)		3.0		
		PLS[3:0]=0100 (下降沿)		2.9		
		PLS[3:0]=0101 (上升沿)		3.3		
		PLS[3:0]=0101 (下降沿)		3.2		
		PLS[3:0]=0110 (上升沿)		3.6		
		PLS[3:0]=0110 (下降沿)		3.5		
		PLS[3:0]=0111 (上升沿)		3.9		
		PLS[3:0]=0111 (下降沿)		3.8		
		PLS[3:0]=1000 (上升沿)		4.2		
		PLS[3:0]=1000 (下降沿)		4.1		
		PLS[3:0]=1001 (上升沿)		4.5		
		PLS[3:0]=1001 (下降沿)		4.4		
		PLS[3:0]=1010 (上升沿)		4.8		
		PLS[3:0]=1010 (下降沿)		4.7		
V_{POR}	上电复位阈值	-		2.2		V
$V_{hyst_POR/PDR}$	POR/PDR 迟滞	-		60		mV
$T_{RSTTEMPO}^{(2)}$	复位持续时间	-		1.84		ms

1. 由综合评估得出，不在生产中测试。
2. 复位持续时间：从 POR 复位释放到用户第一条应用代码执行。

4.3.4 内置的参照电压

下表中给出的参数是依据通用工作条件表列出的环境温度下和 V_{DD} 供电电压下测试得出。

表 20 内置的参照电压

符号	参数	条件	最小值	典型值	最大值	单位
$V_{REFINT}^{(1)}$	内置参考电压	$T_A = 25^\circ\text{C}$	1.14	1.2	1.26	V
$T_{s_vrefint}$	当读出内部参考电压时，ADC 的采样保持时间	-		11.8		us

1. 芯片内部 Flash 地址 0x1FFFF7E0 低 16 位存储 ADC 参考电压在 3.3V 下的 V_{REFINT} 采样值

4.3.5 供电电流特性

电流消耗是多种参数和因素的综合指标，这些参数和因素包括工作电压、环境温度、I/O 引脚的负载、产品的软件配置、工作频率、I/O 脚的翻转速率、程序在存储器中的位置以及执行的代码等。

本节中给出的所有运行模式下的电流消耗测量值，都是在执行一套精简的代码。

电流消耗

微控制器处于下列条件：

- 所有的 I/O 引脚都处于输入模式，并连接到一个静态电平上 (V_{DD} 或 V_{SS})。
- 所有的外设都处于关闭状态，除非特别说明。

- Flash 存储器的访问时间调整到 f_{HCLK} 的频率（0 ~ 30 MHz 时为 0 个等待周期，30 ~ 60MHz 时为1 个等待周期）。
- 指令预取功能开启。当开启外设时： $f_{HCLK} = f_{PCLK1}$ 。

注：指令预取功能必须在设置时钟和总线分频之前设置。

下表中给出的参数，是依据通用工作条件表列出的环境温度下和 V_{DD} 供电电压下测试得出。

表 21 运行模式下的典型电流消耗

符号	参数	条件	$f_{HCLK}(Hz)^{(1)}$	典型值 使能所有外设				典型值 关闭所有外设				单位
				-40℃	25℃	85℃	105℃	-40℃	25℃	85℃	105℃	
I_{DD}	运行模式下的 供应电流	内部 时钟	60MHz	8.44	8.61	8.78	8.80	7.00	7.08	7.27	7.35	mA
			30MHz	5.29	5.33	5.38	5.41	4.58	4.61	4.67	4.71	
			15MHz	3.42	3.41	3.43	3.45	3.05	3.02	3.05	3.07	
			7.5MHz	2.44	2.40	2.41	2.42	2.25	2.20	2.21	2.22	
			40KHz ⁽²⁾	1.10	1.02	1.00	1.01	1.09	1.00	0.98	0.99	

- HCLK 频率由 HSI 60MHz 分频得到 AHB 时钟。
- 40KHz 为 LSI 时钟作为系统时钟，此时 HSI 关闭。

表 22 睡眠模式下的典型电流消耗

符号	参数	条件	$f_{HCLK}(Hz)^{(1)}$	典型值 使能所有外设				典型值 关闭所有外设				单位
				-40℃	25℃	85℃	105℃	-40℃	25℃	85℃	105℃	
I_{DD}	睡眠模式下的 供应电流	内部 时钟	60MHz	3.55	3.52	3.53	3.54	2.31	2.25	2.25	2.26	mA
			30MHz	2.51	2.46	2.46	2.47	1.89	1.83	1.82	1.83	
			15MHz	1.96	1.90	1.89	1.90	1.65	1.58	1.57	1.58	
			7.5MHz	1.69	1.62	1.61	1.61	1.54	1.46	1.45	1.46	
			40KHz ⁽²⁾	1.08	1.00	0.99	1.00	1.08	1.00	0.99	1.00	

- HCLK 频率由 HSI 60MHz 分频得到 AHB 时钟。
- 40KHz 为 LSI 时钟作为系统时钟，此时 HSI 关闭。

表 23 停机模式下的典型电流消耗

符号	参数	条件	典型值				单位
			-40℃	25℃	85℃	105℃	
$I_{DD}^{(1)}$	停机模式下的供应 电流	复位后进入停机模式， $V_{DD}=3.3V$	113.3	106.8	111.3	118.4	μA

- I/O 状态为模拟输入。

内置外设电流消耗

内置外设的电流消耗列于表 24 内置外设的电流消耗⁽¹⁾，MCU 的工作条件如下：

- 所有的 I/O 引脚都处于输入模式，并连接到一个静态电平上（ V_{DD} 或 V_{SS} ）。
- 所有的外设都处于关闭状态，除非特别说明。
- 给出的数值是通过测量电流消耗计算得出：
 - 关闭所有外设的时钟
 - 只开启一个外设的时钟
- 环境温度和 V_{DD} 供电电压条件列于表 17 通用工作条件。

表 24 内置外设的电流消耗⁽¹⁾

符号	外设	总线	典型值	单位
I_{DD}	GPIOB	AHB	0.30	$\mu A/MHz$
	GPIOA		0.31	
	HWDIV		0.88	
	DMA		0.86	

符号	外设	总线	典型值	单位
	TIM1	APB1	4.65	
	TIM2		3.72	
	ADC1		2.98	
	USART1		1.86	
	TIM14		1.61	
	TIM13		1.60	
	TIM6		1.29	
	COMP		0.51	
	SYSCFG		0.11	
	DBG		0.05	
	PWR		0.01	
	EXTI		0.01	
	IWDG		0.01	

1. $f_{HCLK} = 60\text{MHz}$, $f_{APB1} = f_{HCLK}$, 每个外设的预分频系数为默认值。

从低功耗模式唤醒的时间

下表列出的唤醒时间是在内部时钟 HSI 的唤醒阶段测量得到。

所有的时间是使用环境温度和供电电压符合通用工作条件测量得到。

表 25 低功耗模式的唤醒时间

符号	参数	条件	典型值	单位
$t_{WUSLEEP}$	从睡眠模式唤醒	系统时钟为 HSI	1.5	μS
t_{WUSTOP}	从停机模式唤醒	系统时钟为 HSI	65	μS

4.3.6 内部时钟源特性

下表中给出的特性参数是使用环境温度和供电电压符合通用工作条件测量得到。

高速内部 (HSI) 振荡器

表 26 HSI 振荡器特性⁽¹⁾

符号	参数	条件	最小值	典型值	最大值	单位
f_{HSI}	频率	-		60		MHz
ACC_{HSI}	HSI 振荡器的精度	$T_A = -40^{\circ}\text{C} \sim 105^{\circ}\text{C}$	-2.5		2.5	%
		$T_A = -10^{\circ}\text{C} \sim 85^{\circ}\text{C}$	1.5		1.5	%
		$T_A = 25^{\circ}\text{C}$	-1		1	%
$t_{SU(HSI)}$	HSI 振荡器启动时间	-		61		μS
$I_{DD(HSI)}$	HSI 振荡器功耗	-	145.7	183.2	239.3	μA

1. 由综合评估得出, 不在生产中测试。

低速内部(LSI) 振荡器

表 27 LSI 振荡器特性⁽¹⁾

符号	参数	条件	最小值	典型值	最大值	单位
$f_{LSI}^{(2)}$	频率	$T_A = -40^{\circ}\text{C} \sim 105^{\circ}\text{C}$	20	40	60	KHz
$t_{SU(LSI)}^{(2)}$	LSI 振荡器启动时间	-			300	μS
$I_{DD(LSI)}^{(2)}$	LSI 振荡器功耗	-		0.34		μA

1. $V_{DD} = 3.3\text{V}$, , 除非特别说明。

2. 由综合评估得出, 不在生产中测试。

4.3.7 存储器特性

表 28 Flash 存储器特性

符号	参数	条件	最小值	典型值	最大值	单位
t_{prog}	16 位的编程时间	-		164		μS
	32 位的编程时间			177		

MCU 电气特性

符号	参数	条件	最小值	典型值	最大值	单位
t_{ERASE}	页（1024 字节）擦除时间	-		5.18		mS
t_{ME}	整片擦除时间	-		50.98		mS

表 29 Flash 存储器寿命和数据保存期限 ⁽¹⁾

符号	参数	条件	最小值	单位
N_{END}	擦写次数		2	万次
T_{DR}	数据保存	$T_A = 105^{\circ}\text{C}$	10	Years
		$T_A = 25^{\circ}\text{C}$	100	

1. 由综合评估得出，不在生产中测试。

4.3.8 EMC 特性

敏感性测试是在产品的综合评估时抽样进行测试的。

功能性 EMS（电磁敏感性）

当运行一个简单的应用程序时（通过 I/O 端口闪烁 2 个 LED），测试样品被施加 1 种电磁干扰直到产生错误，LED 闪烁指示了错误的产生。

- EFT：在 VDD 和 VSS 上通过一个 100 pF 的电容器施加一个瞬变电压的脉冲群（正向和反向）直到产生功能性错误。这个测试符合 IEC61000-4-4 标准。

测试结果列于下表中。

表 30 EMS 特性

符号	参数	条件	级别/类型
V_{FESD}	施加到任一 I/O 脚，从而导致功能错误的电压极限	$V_{DD} = 3.3\text{V}$, $T_A = +25^{\circ}\text{C}$, $f_{HCLK} = 60\text{MHz}$ 。符合 IEC61000-4-2	2A
V_{FEFT}	在 VDD 和 VSS 上通过 100pF 的电容器施加的导致功能错误的瞬变脉冲群电压极限。	$V_{DD} = 3.3\text{V}$, $T_A = +25^{\circ}\text{C}$, $f_{HCLK} = 60\text{MHz}$ 。符合 IEC61000-4-4	2A

设计可靠的软件以避免噪声的问题

在器件级进行 EMC 的评估和优化，是在典型的应用环境中进行的。应该注意的是，好的 EMC 性能与用户应用和具体的软件密切相关。因此，建议用户对软件实行 EMC 优化，并进行与 EMC 有关的认证测试。

软件建议

软件的流程中必须包含程序跑飞的控制，如：

- 被破坏的程序计数器
- 意外的复位
- 关键数据被破坏（控制寄存器等）

认证前的试验

很多常见的失效（意外的复位和程序计数器被破坏），可以通过人工在 NRST 上引入一个低电平而重现。

在进行 ESD 测试时，可以把超出应用要求的电压直接施加在芯片上，当检测到意外动作的地方，软件部分需要加强以防止发生不可恢复的错误。

4.3.9 功能性 EMS（电气敏感性）

基于三个不同的测试 (HBM,CDM, LU)，使用特定的测量方法，对芯片进行强度测试以决定它的电气敏感性方面的性能。

表 31 ESD 特性

符号	参数	条件	最大值	单位
VESD(HBM)	静电放电电压 (人体模型)	TA = 25℃, 符合 ESDA/JEDEC JS-001-2017	±2000	V
VESD(CDM)	静电放电电压 (充电设备模型)	TA = 25℃, 符合 ESDA/JEDEC JS-002-2018	±500	V
ILU	静态栓锁类 (Latch-up current)	TA = 105℃, 符合 JESD78E	±300	mA

1. 由综合评估得出，不在生产中测试。
2. ESD 特性只针对主芯片，不针对栅极驱动。

4.3.10 GPIO 端口通用输入/输出特性

除非特别说明，下表列出的参数是按照表 17 通用工作条件的条件测量得到。所有的 I/O 端口都是兼容 CMOS。

表 32 I/O 静态特性⁽¹⁾

SPEED	参数	条件	最小值	典型值	最大值	单位
V _{IL}	输入低电平电压	3.3V CMOS端口	-	-	0.8	V
V _{IL}	输入低电平电压	5V CMOS端口	-	-	0.3 * V _{DD}	V
V _{IH}	输入高电平电压	3.3V CMOS端口	2.0	-	-	V
V _{IH}	输入高电平电压	5V CMOS端口	0.7 * V _{DD}	-	-	V
V _{hy}	I/O脚施密特触发器电压迟滞	3.3V	0.1 * V _{DD}	0.50	-	V
V _{hy}	I/O脚施密特触发器电压迟滞	5V	0.1 * V _{DD}	0.60	-	V
I _{lkg}	输入漏电流 ⁽²⁾	3.3V	-1	-	1	μA
I _{lkg}	输入漏电流 ⁽²⁾	5V	-1	-	1	μA
R _{PU}	弱上拉等效电阻	3.3V V _{IN} = V _{SS}	50	60	75	kΩ
R _{PU}	弱上拉等效电阻	5V V _{IN} = V _{SS}	50	60	75	kΩ
R _{PD}	弱下拉等效电阻	3.3V V _{IN} = V _{DD}	50	60	75	kΩ
R _{PD}	弱下拉等效电阻	5V V _{IN} = V _{DD}	50	60	75	kΩ
C _{IO}	I/O引脚的电容	-	-	-	10	pF

1. 由综合评估得出，不在生产中测试。
2. 如果在相邻引脚有反向电流倒灌，则漏电流可能高于最大值。

输出驱动电流

GPIO（通用输入/输出端口）可以吸收或输出多达 ±20mA 电流。

在用户应用中，I/O 脚的数目必须保证驱动电流不能超过 4.2 节给出的绝对最大额定值：

- 所有 I/O 端口从 V_{DD} 上获取的电流总和，加上 MCU 在 V_{DD} 上获取的最大运行电流，不能超过绝对最大额定值 I_{VDD}。
- 所有 I/O 端口吸收并从 V_{SS} 上流出的电流总和，加上 MCU 在 V_{SS} 上流出的最大运行电流，不能超过绝对最大额定值 I_{VSS}。

输出电压

除非特别说明，下表列出的参数是使用环境温度和 V_{DD} 供电电压符合表 17 的条件测量得到。所有的 I/O 端口都是兼容 CMOS 的。

表 33 输出电压特性⁽¹⁾

符号	参数	条件	典型值	单位
V _{OL}	输出低电平	I _{IO} = 6mA, V _{DD} = 3.3V	0.15	V
V _{OH}	输出高电平		3.0	

符号	参数	条件	典型值	单位
V_{OL}	输出低电平	$ I_{IO} = 8\text{mA}$, $V_{DD}=3.3\text{V}$	0.21	
V_{OH}	输出高电平		2.98	
V_{OL}	输出低电平	$ I_{IO} = 20\text{mA}$, $V_{DD}=3.3\text{V}$	0.59	
V_{OH}	输出高电平		2.31	

1. 由综合评估得出，不在生产中测试。

输入输出交流特性

输入输出交流特性的定义和数值分别在图 12 和表 34 给出。

除非特别说明，下表列出的参数是使用环境温度和供电电压符合通用工作条件表的条件测量得到。

表 34 输入输出交流特性⁽¹⁾

符号	参数	条件	典型值	单位
$t_{r(IO)out}$	输出高至低电平的下降时间	$C_L = 50\text{pF}$ $V_{DD}=3.3\text{V}$	5.3	ns
$t_{f(IO)out}$	输出低至高电平的上升时间		5.8	ns

1. IO 最大输出频率在图 11 中定义。
2. 由设计保证，不在生产中测试。

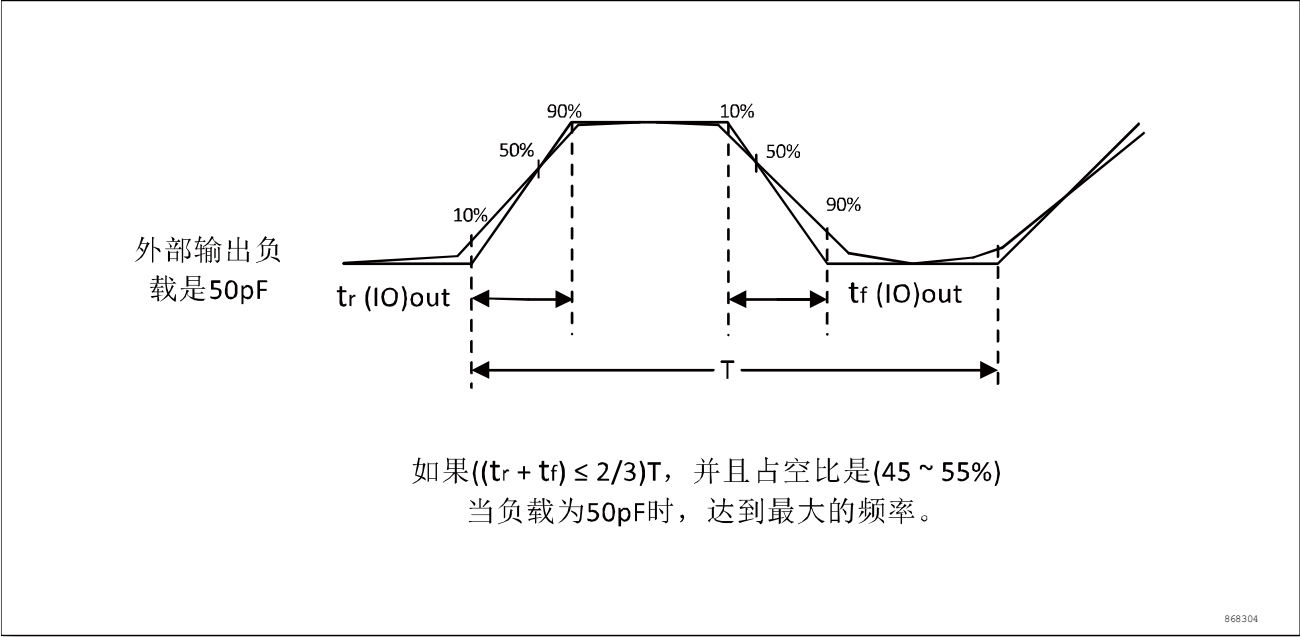


图 12 输入输出交流特性定义

4.3.11 NRST 引脚特性

除非特别说明，下表列出的参数是使用环境温度和 V_{DD} 供电电压符合表 17 的条件测量得到。

表 35 NRST 引脚特性⁽¹⁾

符号	参数	条件	最小值	典型值	最大值	单位
$V_{IL}(\text{NRST})$	NRST 输入低电平电压	$V_{DD}=3.3\text{V}$			0.8	V
$V_{IH}(\text{NRST})$	NRST 输入高电平电压	$V_{DD}=3.3\text{V}$	$0.7 * V_{DD}$			V
$V_{hys}(\text{NRST})$	NRST 施密特触发器电压迟滞	$V_{DD}=3.3\text{V}$		0.50		V
R_{PU}	弱上拉等效电阻	$V_{IN} = V_{SS}$	50	60	75	kΩ
$V_F(\text{NRST})$	NRST 输入滤波脉冲	-			0.5	uS
$V_{NF}(\text{NRST})$	NRST 输入非滤波脉冲	-	0.7			uS

1. 由设计保证，不在生产中测试。

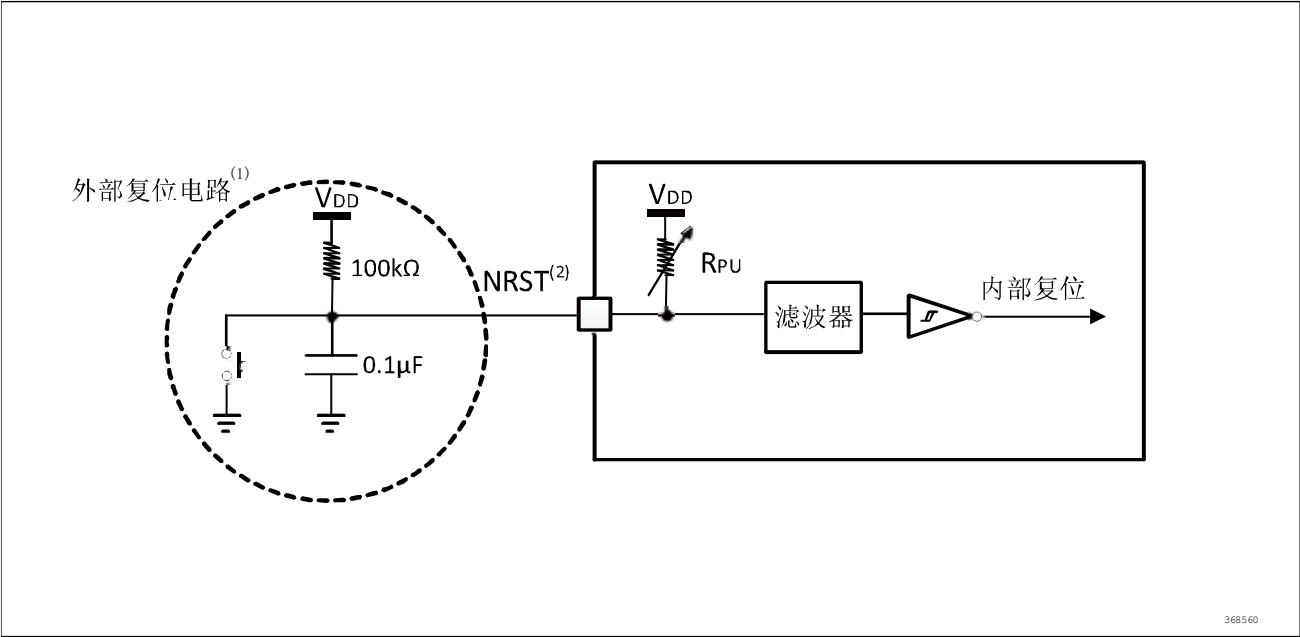


图 13 建议的 NRST 引脚保护

1. 复位网络是为了防止寄生复位。
2. 用户必须保证 NRST 引脚的电位能够低于表 30 中列出的最大 $V_{IL(NRST)}$ 以下，否则 MCU 不能得到复位。

4.3.12 TIM 定时器特性

表 36 TIMx⁽¹⁾ 特性

符号	参数	条件	最小值	最大值	单位
$t_{res(TIM)}$	定时器分辨率时间	-	1	-	$t_{TIMxCLK}$
		$f_{TIMxCLK} = 60MHz$	16.7	-	nS
f_{EXT}	CH1 至 CH4 的定时器外部时钟频率	-	0	-	MHz
		$f_{TIMxCLK} = 60MHz$	-	30	
Res_{TIM}	定时器分辨率	-	-	16/32	位
$t_{COUNTER}$	16 位计数器时钟周期	-	1	65536	$t_{TIMxCLK}$
		$f_{TIMxCLK} = 60MHz$	0.0167	1092.3	μS
t_{MAX_COUNT}	16 位计数器最大可能计数周期 (TIM_PSC 可调)	-	-	65536	$t_{TIMxCLK}$
		$f_{TIMxCLK} = 60MHz$		71.6	S
t_{MAX_IN}	TIM 最高输入频率	$f_{HCLK} = 60MHz$		60	MHz

1. 由设计保证，不在生产中测试。

4.3.13 通信接口

USART 特性

除非特别说明，表 37 列出的参数是使用环境温度， f_{PCLKx} 频率和 V_{DD} 供电电压符合表 12 的条件测量得到。

表 37 USART 同步模式特性 ⁽¹⁾

符号	参数	条件	最小值	最大值	单位
$f_{SCK1}/t_{c(SCK)}$	SPI 时钟频率	主模式	-	7.5	MHz
		从模式	-	7.5	

符号	参数	条件	最小值	最大值	单位
$t_{r(SCK)}$	SPI 时钟上升时间	负载电容: $C = 15\text{pF}$	-	6	ns
$t_{f(SCK)}$	SPI 时钟下降时间	负载电容: $C = 15\text{pF}$	-	6	ns
$t_{w(SCKH)}^{(1)}$	SCK 电平为高的时间	-	$t_{c(SCK)}/2 - 6$	$t_{c(SCK)}/2 + 6$	ns
$t_{w(SCKL)}^{(1)}$	SCK 电平为低的时间	-	$t_{c(SCK)}/2 - 6$	$t_{c(SCK)}/2 + 6$	ns
$t_{su(MI)}^{(1)}$	数据输入建立时间	主模式, $f_{PCLK} = 60\text{MHz}$, 预分频系数=8, 高速模式	5	-	ns
$t_{su(SI)}^{(1)}$		从模式	5	-	ns
$t_{h(MI)}^{(1)}$	数据输入保持时间	主模式, $f_{PCLK} = 60\text{MHz}$, 预分频系数=8, 高速模式	5	-	ns
$t_{h(SI)}^{(1)}$		从模式	5	-	ns
$t_{v(MO)}^{(1)}$	数据输出有效时间	主模式 (使能边沿之后)	-	10	ns
$t_{v(SO)}^{(1)}$	数据输出有效时间	从模式 (使能边沿之后)	-	26	ns

1. 由综合评估得出, 不在生产中测试。
2. 最小值表示驱动输出的最小时间, 最大值表示正确获得数据的最大时间。
3. 最小值表示关闭输出的最小时间, 最大值表示把数据线置于高阻态的最大时间。

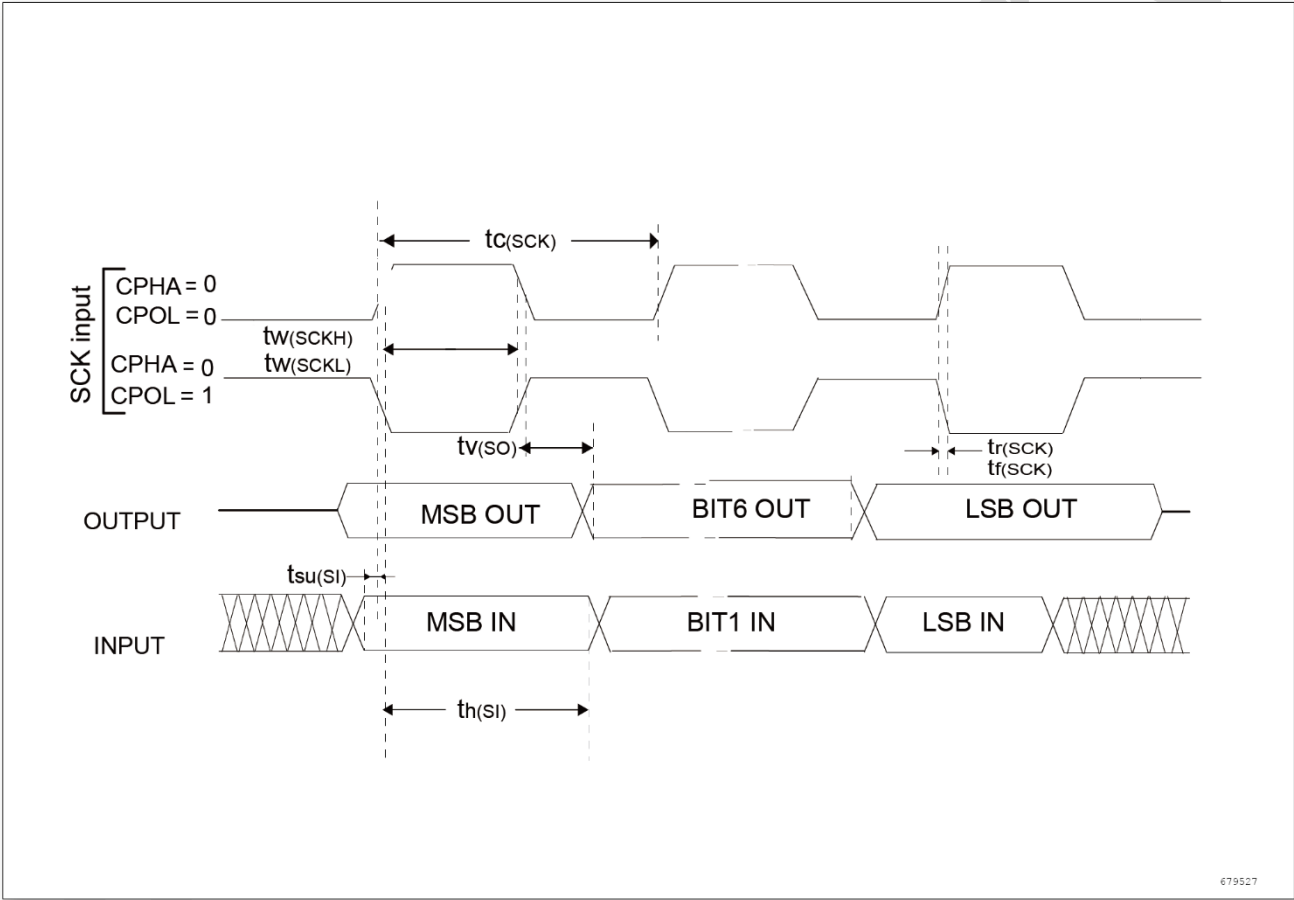


图 14 USART 同步模式时序图

4.3.14 ADC 特性

除非特别说明, 下表的参数是使用符合表 17 的环境温度、 f_{PCLK1} 频率和 V_{DD} 供电电压测量得到。

表 38 ADC 特性⁽¹⁾

符号	参数	条件	最小值	典型值	最大值	单位
V_{DD}	供电电压	-	2.5		5.5	V
f_{ADC}	ADC 时钟频率	$V_{DD} \geq 2.5\text{V}$			15	MHz
f_s	采样速率	12bits; $V_{DD} \geq 2.5\text{V}$			1	MHz
f_{TRIG}	外部触发频率 ⁽³⁾	12bits; $f_{ADC} = 15\text{MHz}$			1	MHz

符号	参数	条件	最小值	典型值	最大值	单位
		12bits			15	1/f _{ADC}
V _{AIN}	转换电压范围	V _{DD} ≥ 2.5V	0		V _{DD}	V
R _{AIN}	外部输入阻抗	-	见下面公式			kΩ
R _{ADC}	采样开关电阻	-			1.5	kΩ
C _{ADC}	内部采样和保持电容	-			5	pF
t _{STAB}	上电时间	-			10	μS
t _{lat}	注入触发转换时延	-			512	1/f _{ADC}
t _{latr}	常规触发转换时延	-			512	1/f _{ADC}
t _s	采样时间	f _{ADC} =15MHz	0.167		16.03	μS
		-				1/f _{ADC}
t _{CONV}	总的转换时间（包括采样时间）	12bits; f _{ADC} =15MHz	1		16.87	μS
		12bits				1/f _{ADC}
ENOB	有效位数	12bits; V _{DD} ≥ 3.3V; f _{ADC} =15MHz		10.9		bit

1. 由设计保证，不在生产中测试。
2. 对于外部触发，必须在时延中加上一个延迟 1/f_{ADC}。

输入阻抗列表

$$R_{AIN} < \frac{T_s}{f_{ADC} \times C_{ADC} \times \ln(2^{n+2})} - R_{ADC}$$

上述公式用于决定最大的外部阻抗，使得误差可以小于 1/4 LSB。其中 n = 12（表示 12 位分辨率），是在 f_{ADC} = 15MHz 时测量所得。

表 39 f_{ADC}=15MHz⁽¹⁾ 时的最大 R_{AIN}

T _s (周期)	t _s (μS)	最大 R _{AIN} (kΩ)
2.5	0.167	1.9
3.5	0.233	3.3
4.5	0.300	4.7
5.5	0.367	6.1
6.5	0.433	7.4
7.5	0.500	8.8
8.5	0.567	10.2
14.5	0.967	18.4
29.5	1.967	39.0
42.5	2.833	56.9
56.5	3.767	76.1
72.5	4.833	98.1
240.5	16.033	328.9

1. 由设计保证，不在生产中测试。

表 40 ADC 静态参数⁽¹⁾⁽²⁾

符号	参数	条件	典型值	单位
ET	综合误差	f _{PCLK1} = 60MHz, f _{ADC} = 15MHz, R _{AIN} < 0.1 kΩ, V _{DD} = 3.3V, T _A = 25°C	-6/+7	LSB
EO	偏移误差		-4.8/+6	
EG	增益误差		-1.2/+5.8	
ED	微分线性误差		-0.9/1.5	
EL	积分线性误差		-4/+4.2	

1. ADC 精度与反向注入电流的关系：需要避免在任何标准的模拟输入引脚上注入反向电流，因为这样会显著地降低另一个模拟输入引脚上正在进行的转换精度。建议在可能产生反向注入电流的标准模拟引脚上，（引脚与地之间）增加一个肖特基二极管。
2. 由综合评估得出，不在生产中测试。

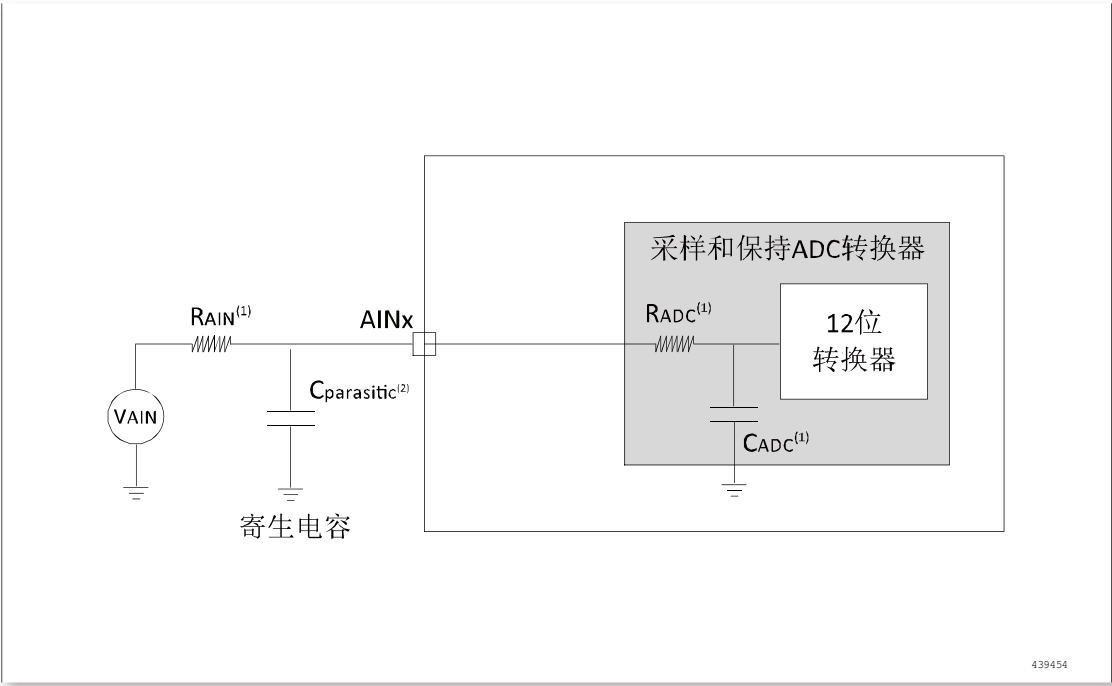


图 15 使用 ADC 典型的连接图

- 1. 有关 R_{AIN} 、 R_{ADC} 和 C_{ADC} 的数值，参见表 38。
- 2. $C_{parasitic}$ 表示 PCB(与焊接和 PCB 布局质量相关) 与焊盘上的寄生电容 (大约 7pF)。较大的 $C_{parasitic}$ 数值将降低转换的精度，解决的办法是减小 f_{ADC} 。

PCB 设计建议

电源的去耦必须按照下图连接。图中的 10 nF 电容必须是瓷介电容，它们应该尽可能地靠近 MCU 芯片。

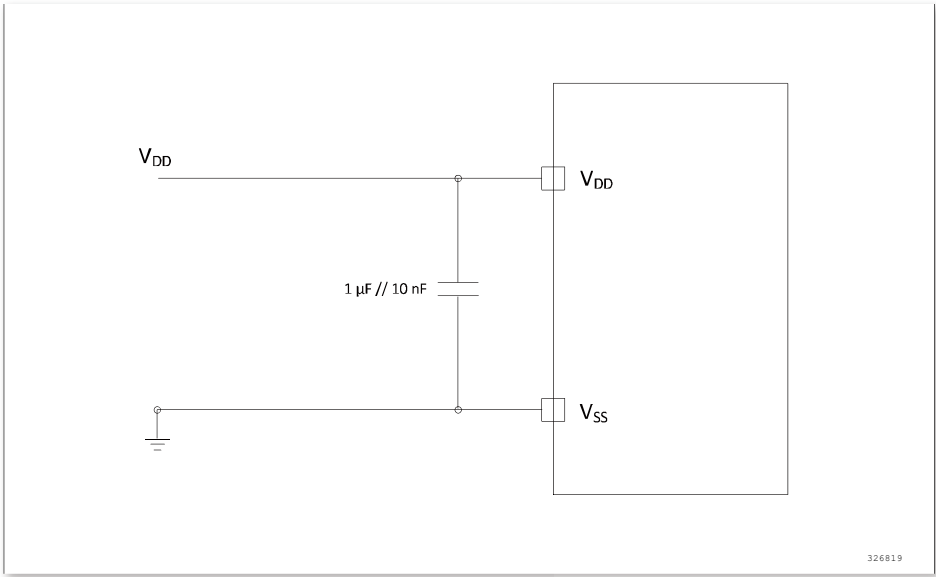


图 16 供电电源和参考电源去耦线路

4.3.15 温度传感器特性

表 41 温度传感器特性 (3)

符号	参数	最小值	典型值	最大值	单位
$T_L^{(1)}$	V_{SENSE} 相对于温度的线性度		± 5		$^{\circ}C$
$Avg_Slope^{(1)}$	平均斜率		-3.89		mV/ $^{\circ}C$
$V_{25^{\circ}C}^{(1)}$	在 25 $^{\circ}C$ 时的电压		1.289		V

MCU 电气特性

符号	参数	最小值	典型值	最大值	单位
$t_{START}^{(2)}$	建立时间		1		μS
$t_{S_temp}^{(2)}$	当读取温度时, ADC 采样时间		11.8		μS

1. 由综合评估保证, 不在生产中测试。
2. 由设计保证, 不在生产中测试。
3. 温度公式: $T_{sensor} = 25 + (ADC_{value} * v_{dd} - offset * 3300) / (4096 * Avg_Slope)$, offset 记录于 0x1FFFF7F6 低 12 位中。

4.3.16 比较器特性

表 42 比较器特性

比较器特性						
符号	参数	寄存器配置	最小值	典型值	最大值	单位
t_{HYST}	迟滞	00(迟滞), 高功率	-	0	-	mV
		00(迟滞), 低功率	-	0	-	mV
		01(迟滞), 高功率	15	22	43	mV
		01(迟滞), 低功率	13	15	23	mV
		10(迟滞), 高功率	32	45	92	mV
		10(迟滞), 低功率	25.2	32	46.7	mV
		11(迟滞), 高功率	55	85	182	mV
		11(迟滞), 低功率	25.5	60	83.9	mV
V_{OFFSET}	失调电压	-		+/-6	+/-10.4	mV
t_{DELAY}	传播延时 ⁽¹⁾	00 (高功率)	3.7	10.7	43	ns
		01 (中功率)	10.5	34.9	83	ns
		10 (低功率)	13.8	49	114	ns
		11 (极低功率)	22.2	86	194.5	ns
I_q	工作电流均值	00 (高功率)	6.5	45	205.4	μA
		01 (中功率)	3.3	21.7	81.3	μA
		10 (低功率)	2.6	15.3	59.6	μA
		11 (极低功率)	1.7	8.8	35.3	μA

1. 输出翻转 50% 与输入翻转的时间差。

4.3.17 运算放大器特性

表 43 运算放大器特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{DD}	供电电压	-	2.5		5.5	V
$V_{OFFSET}^{(1)}$	输入偏置电压	-		1		mV
I_{LOAD}	驱动电流	驱动电流(灌电流)($V_{DD}=5V$ $V_{OUT}=1V$)			15	mA
C_{LOAD}	电容负载	-			30	pF
CMRR	共模抑制比	-		80		dB
PSRR	电源抑制比	-		80		dB
GBW	增益带宽积	-		12		MHz
SR	压摆率	-		7		V/ μs
GOL	开环增益	-	90	110	120	dB

1. 由设计保证, 不在生产中测试。

5 栅极驱动器电气特性

5.1 工作条件

表 44 Gatedriver 绝对最大额定值

符号	描述	最小值	最大值	单位
VCC	LDO 和栅极驱动器电源电压	-0.3	25	V
VLDO	5V 线性稳压器输出	-0.3	5.8	
VHIN1,2,3	栅级驱动器上桥臂输入	-0.3	VCC+ 0.3	
VLIN1,2,3	栅级驱动器下桥臂输入	-0.3	VCC + 0.3	
VB1,2,3	栅级驱动器自举电源输出	-0.3	120	
VS1,2,3	功率切换电路输出相节点	VB - 20	VB + 0.3	
VHO1,2,3	栅级驱动器上桥臂输出	VS - 0.3	VB + 0.3	
VLO1,2,3	栅级驱动器下桥臂输出	- 0.3	VCC + 0.3	
Tj	结温	-40	125	℃

表 45 Gatedriver 推荐工作范围

符号	描述	最小值	最大值	单位
VCC	LDO 和栅极驱动器电源电压	5.5	18	V
VLDO	5V 线性稳压器输出	4.6	5.4	
VHIN1,2,3	栅级驱动器上桥臂输入	0	VCC	
VLIN1,2,3	栅级驱动器下桥臂输入	0	VCC	
VB1,2,3	栅级驱动器自举电源输出	VS	VS + 18	
VS1,2,3	功率切换电路输出相节点	-5	100	
VHO1,2,3	栅级驱动器上桥臂输出	VS	VB	
VLO1,2,3	栅级驱动器下桥臂输出	0	VCC	
Tj	结温	-40	125	℃

5.2 工作特性

无特殊说明的情况下 TA=25℃, VVCC=VBS=12V。

栅极驱动器特性如下图。

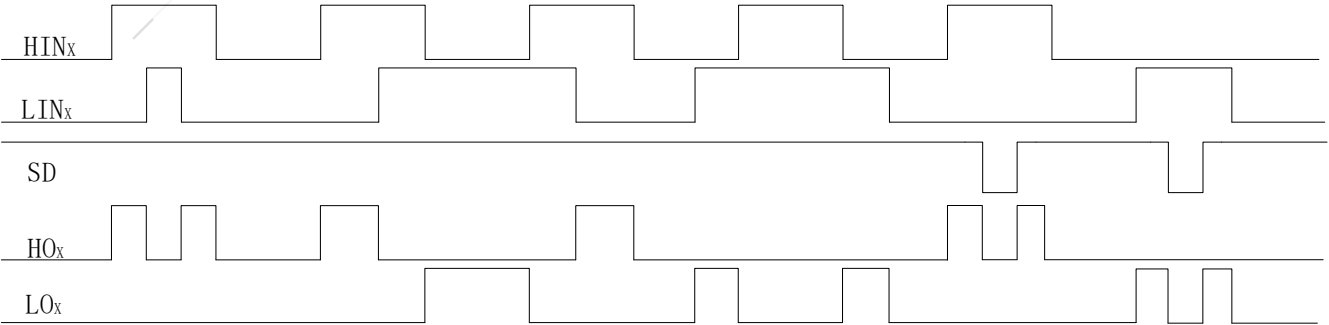


图 17 输入输出时序波形

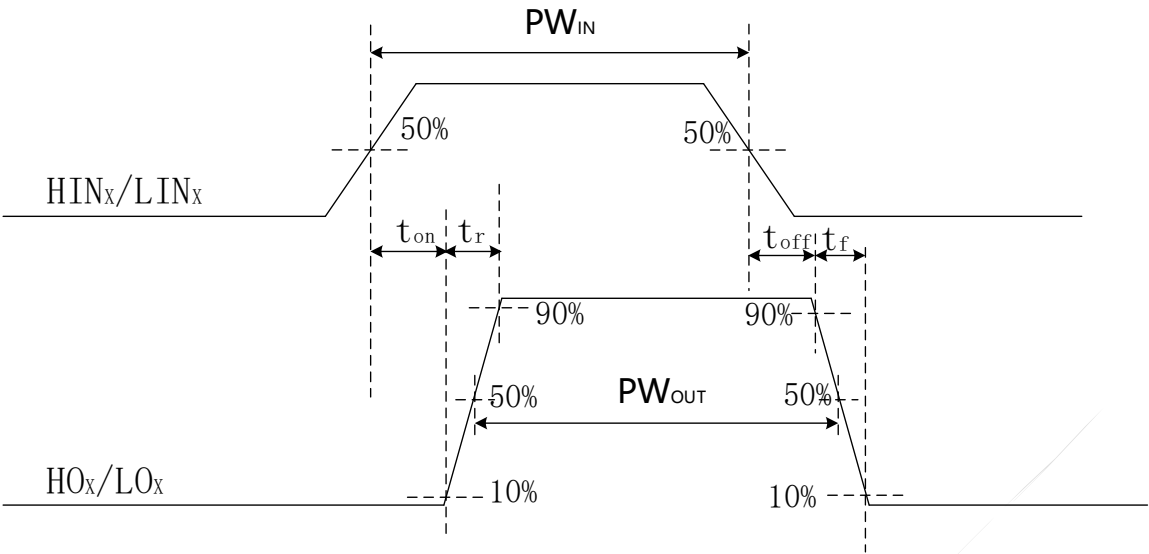


图 18 传输延时波形定义

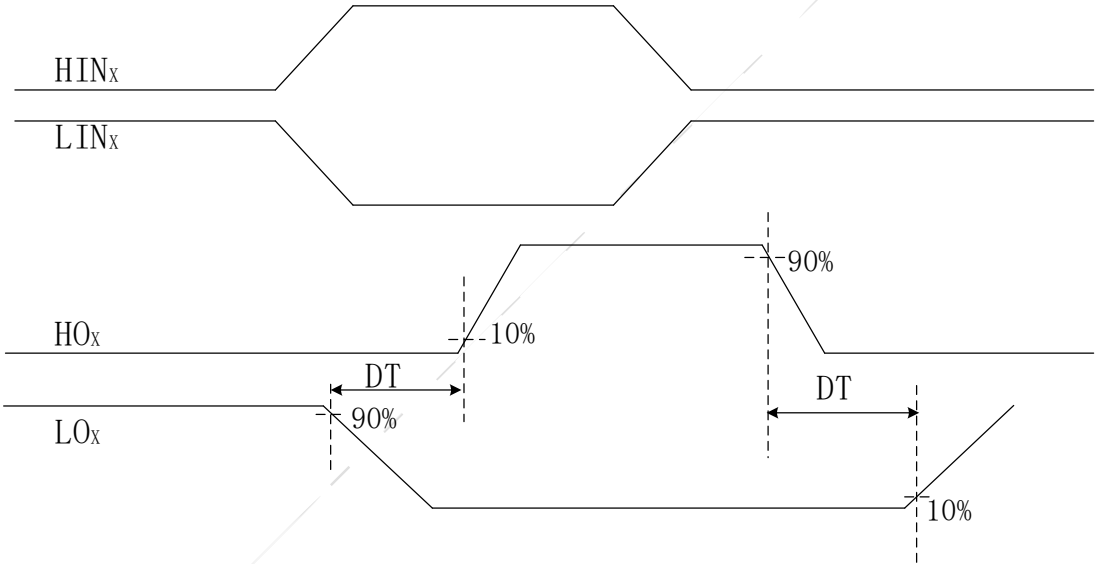


图 19 延时匹配波形定义

表 46 Gatedriver 电气特性

符号	描述	最小值	典型值	最大值	单位
V_{IH}	高电平输入电压阈值	2.5	-	-	V
V_{IL}	低电平输入电压阈值	-	-	0.8	
R_{BSD}	内建二极管等效电阻	-	120	-	Ω
I_{IN+}	输入 ($HIN1, 2, 3, LIN1, 2, 3, SD$) 偏置电流, $V_{IN}=5V$	15	25	35	uA
I_{IN-}	输入 ($HIN1, 2, 3, LIN1, 2, 3, SD$) 偏置电流, $V_{IN}=0V$	-	-	2	
I_{QCC}	VCC 静态电源电流 ($HIN=LIN=0V$)	-	350	500	
I_{QBS}	VB 静态电源电流 ($HO=low$)	-	30	-	A
I_{O-}	输入电流	-	1	-	
I_{O+}	输出电流	-	0.7	-	
V_{OH}	输出高电平电压 ($IO=20mA$)	$VCC-0.3$	-	-	V
V_{OL}	输出低电平电压 ($IO=20mA$)	-	-	$VSS+0.2$	

栅极驱动器电气特性

符号	描述	最小值	典型值	最大值	单位
tr	输出上升时间	-	40		ns
tf	输出下降时间	-	15		
tDT	死区时间		220		
ton	导通延迟时间	-	150		
toff	关断延迟时间	-	130		
MTon	匹配延迟开启时间	-	20		
MToff	匹配延迟关断时间	-	40		
tPM	输出脉冲宽度匹配时间	-	50		
UVCC+	VCC 欠压恢复阈值		4.8		V
UVCCHYS	VCC 欠压迟滞		0.2	-	V
UVBS+	VBS 欠压恢复阈值		4.3		V
UVBSHYS	VBS 欠压迟滞	-	0.2	-	V

表 47 LDO 5V

符号	描述	最小值	典型值	最大值	单位
VCC	LDO 和栅极驱动器电源电压	5.5	-	18	V
VLDO5	5V 线性稳压器输出 (Io=40 mA, 悬空 V53S)	4.6	5	5.4	V
ILDO5	线性稳压器输出电流 , VCC=12V		90		mA
VLDO5,drop	跌落电压(Io =20 mA, VCC=5V)		0.5		V

6 四线烧录电气特性

6.1 工作条件

表 48 四线烧录绝对最大额定值

符号	描述	最小值	最大值	单位
VERST	四线烧录外接端口电压	-0.3	V _{LDO} + 0.3	V
VEWCLK	四线烧录外接端口电压	-0.3	25	
VEPWM_P	四线烧录外接端口电压	-0.3	25	
VEPWM_N	四线烧录外接端口电压	-0.3	25	
VEFG	四线烧录外接端口电压	-0.3	25	
VESCR	四线烧录外接端口电压	-0.3	25	

表 49 四线烧录推荐工作范围

符号	描述	最小值	最大值	单位
VERST	四线烧录外接端口电压	-0.3	V _{LDO} + 0.3	V
VEWCLK	四线烧录外接端口电压	-0.3	18	
VEPWM_P	四线烧录外接端口电压	-0.3	18	
VEPWM_N	四线烧录外接端口电压	-0.3	18	
VESCR	四线烧录外接端口电压	-0.3	18	

6.2 工作特性

表 50 四线烧录特性

符号	描述	最小值	典型值	最大值	单位
V _{OH_SWCLK}	SWDCLK 输出高电平电压	0.7 * V _{LDO5}	-	-	V
V _{OL_SWCLK}	SWDCLK 输出低电平电压	-	-	0.8	V
V _{OH_SWDIO}	SWDIO 输出高电平电压	0.7 * V _{LDO5}	-	-	V
V _{OL_SWDIO}	SWDIO 输出低电平电压	-	-	0.8	V
V _{OH_PWM}	PWM 输出高电平	0.7 * V _{LDO5}	-	-	V
V _{OL_PWM}	PWM 输出低电平	-	-	0.8	V
V _{IH_EPWM_P}	EPWM_P 输入高电平	2	-	-	V
V _{IL_EPWM_P}	EPWM_P 输入低电平	-	-	0.8	V
V _{IH_EPWM_N}	EPWM_N 输入高电平	2.5	-	-	V
V _{IL_EPWM_N}	EPWM_N 输入低电平	-	-	0.8	V
V _{IH_FG}	FG 输入高电平	2.5	-	-	V
V _{IL_FG}	FG 输入低电平	-	-	0.8	V
V _{IH_SWDIO}	SWDIO 输入高电平	3.5	-	-	V
V _{IL_SWDIO}	SWDIO 输入低电平	-	-	0.8	V
V _{IH_EFG}	EFG 输入高电平	3.5	-	-	V
V _{IL_EFG}	EFG 输入低电平	-	-	0.8	V
I _{CS}	过流开关最大导通电流	100	-	-	mA

7

封装特性

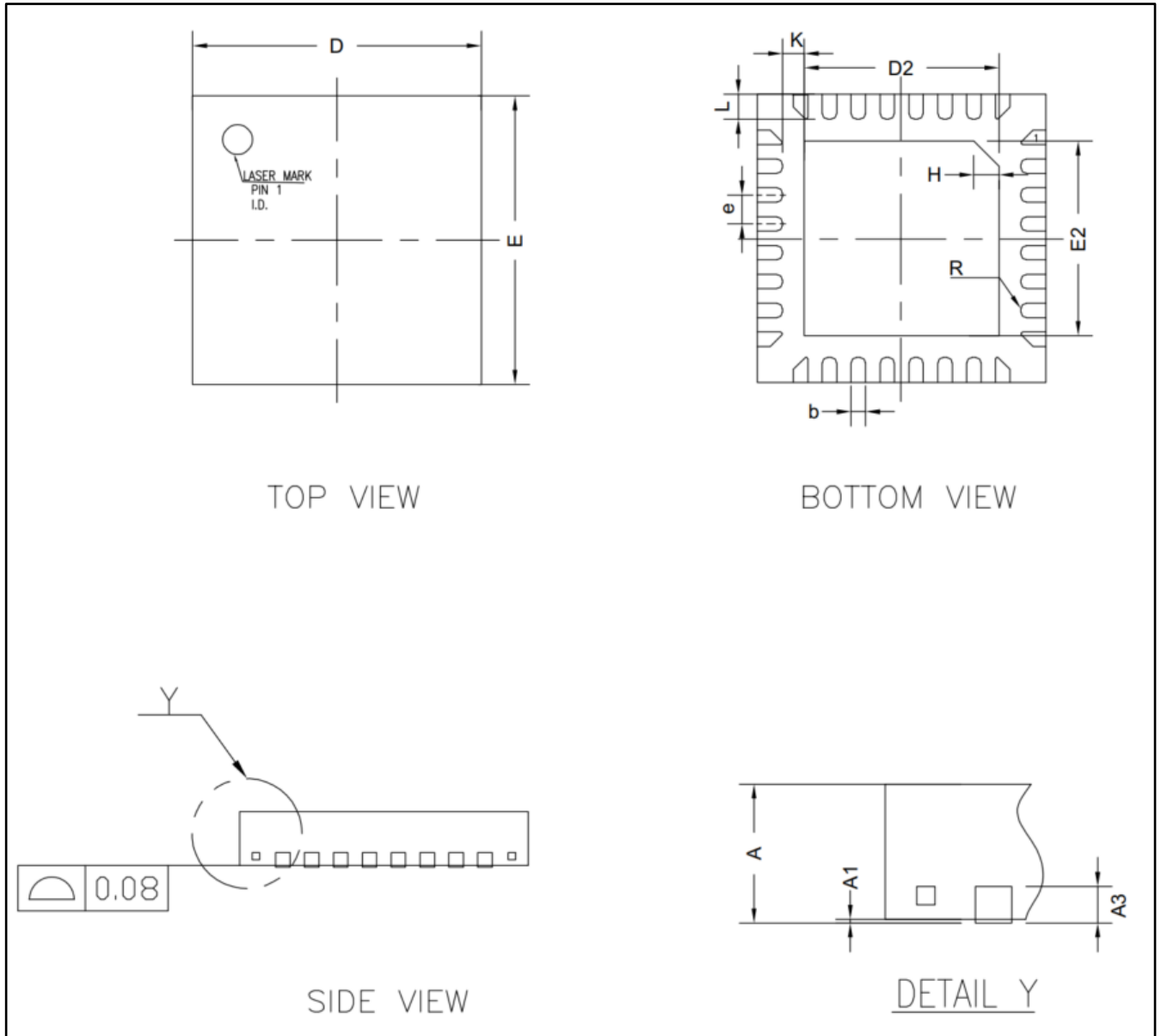
7.1 QFN32 4x4 mm²

图 20 QFN32, 32 脚方形扁平无引线封装外形封装图

1. 图不是按照比例绘制。
2. 尺寸单位为毫米。

表 51 QFN32 尺寸说明

ID	Millimeters		
	最小值	典型值	最大值
A	0.70	0.75	0.80
A1	0.00	0.02	0.05
A3	0.203REF		
b	0.15	0.20	0.25
D	3.90	4.00	4.10
E	3.90	4.00	4.10
D2	2.55	2.70	2.85
E2	2.55	2.70	2.85
e	-	0.40	-
K	0.30REF		
H	0.35REF		
L	0.30	0.35	0.40
R	0.075REF		

8

修订记录

日期	版本	内容
2024/04/12	Rev0.2	初版
2024/05/28	Rev0.3	更新四线烧录建议线路