

兆易创新半导体股份有限公司

GD32VW553xx
RISC-V 32位微控制器

数据表

修订版 1.4

(2025年11月)

目录

目录	1
图表清单	4
表格清单	5
1. 总体描述	7
2. 设备概览	8
2.1. 设备信息	8
2.2. 块图	9
2.3. 引脚定义与引脚分配	10
2.4. 内存映射	12
2.5. 时钟树	16
2.6. 引脚定义	17
2.6.1. GD32VW553Hx QFN40 引脚定义	17
2.6.2. GD32VW553Kx QFN32 引脚定义	20
2.6.3. GD32VW553xx 引脚复用功能	23
3. 功能描述	25
3.1. RISC-V 核心	25
3.2. 片上存储器	25
3.3. 时钟、复位和电源管理	26
3.4. 启动模式	26
3.5. 节能模式	28
3.6. 电子保险丝 (EFUSE)	30
3.7. 通用输入/输出 (GPIO)	30
3.8. CRC 计算单元 (CRC)	30
3.9. 真正随机数生成器 (TRNG)	30
3.10. 直接存储器访问控制器 (DMA)	31
3.11. 模数转换器 (ADC)	31
3.12. 实时时钟 (RTC)	32
3.13. 定时器与PWM生成	32
3.14. 通用同步异步收发传输器 (USART)	33
3.15. 集成电路间接口 (I2C)	34
3.16. 串行外设接口 (SPI)	34

3.17. 四路 SPI 接口 (QSPI).	34
3.18. 加密加速单元 (CAU).	35
3.19. 哈希加速单元 (HAU).	35
3.20. 公钥加密加速单元 (PKCAU).	36
3.21. 红外线端口 (IFRP) .	36
3.22. 无线.	36
3.22.1. 无线网络.	36
3.22.2. BLE (低功耗蓝牙) .	37
3.22.3. 无线电.	38
3.23. 调试模式.	38
3.24. 封装与操作温度.	38
4. 电气特性.	39
4.1. 绝对最大额定值.	39
4.2. 操作条件特点.	39
4.3. 功耗.	41
4.4. 电磁兼容特性.	46
4.5. 电源监控器特性.	47
4.6. 电气敏感性.	47
4.7. 外部时钟特性.	48
4.8. 内部时钟特性.	50
4.9. PLL 特性.	50
4.10. 内存特性.	51
4.11. NRST 引脚特性.	51
4.12. GPIO 特性.	52
4.13. ADC 特性.	54
4.14. 温度传感器特性.	56
4.15. I2C 特性.	56
4.16. SPI 特性.	57
4.17. USART 特性.	58
4.18. 定时器特性.	59
4.19. WDG 特性.	59
4.20. Wi-Fi 无线电特性.	60
4.21. 蓝牙低功耗射频特性.	62
4.22. 参数条件.	65

5. 包装信息.66

5.1. QFN40 封装外形尺寸.66

5.2. QFN32 封装外形尺寸.68

5.3. 热特性.70

6. 订购信息.72

7. 修订历史.73

图表目录

图 2-1. GD32VW553xx 块图.9
图 2-2. GD32VW553Hx QFN40 引脚分布.10
图 2-3. GD32VW553Kx QFN32 引脚排列.11
图 2-4. GD32VW553xx 时钟树.16
图 4-1. 推荐的电源去耦电容器 ⁽¹⁾⁽²⁾⁽³⁾ .40
图 4-2. 推荐的外部 NRST 引脚电路.51
图 4-3. I2C 总线时序图.57
图 4-4. SPI 时序图 - 主模式.58
图 4-5. SPI 定时图 - 从机模式.58
图 5-1. QFN40 封装轮廓.66
图 5-2. QFN40 推荐焊盘布局.67
图 5-3. QFN32 封装轮廓.68
图 5-4. QFN32 推荐焊盘布局.69

表格列表

表 2-1. GD32VW553xx 设备特性及外设列表.8	
表 2-2. GD32VW553xx 内存映射.12	
表 2-3. GD32VW553Hx QFN40 引脚定义.17	
表 2-4. GD32VW553Kx QFN32 引脚定义.20	
表 2-5. 端口 A 备用功能汇总.23	
表 2-6. 端口 B 备用功能概述.24	
表 2-7. 端口 C 备用功能汇总.24	
表 3-1. BOOT0 模式.27	
表 3-2. BOOT1 模式.27	
表 3-3 引导地址模式.27	
表 4-1. 绝对最大额定值 (1)(4).39	
表4-2 直流工作条件.39	
表 4-3. 时钟频率 (1).40	
表 4-4. 开机/关机操作条件(1).40	
表 4-5. 运行条件启动时间 (1)(2)(3).40	
表 4-6. 节能模式唤醒时间特性 (1)(2).41	
表 4-7. Wi-Fi 功耗特性.41	
表 4-8. Wi-Fi 功耗特性 (1)(2)(3).41	
表 4-9. 功耗特性 (2)(3)(4)(5)(6).42	
表 4-10. EMS 特性 (1).46	
表4-11. 电源监控器特性.47	
表 4-12. 静电放电 (ESD) 特性 (1).48	
表 4-13. 静态锁存特性 (1).48	
表 4-14. 由晶体/陶瓷产生的高速外部时钟 (HXTAL) 特性.48	
表 4-15. 高速外部用户时钟特性 (HXTAL 旁路模式) 48	表 4-16. 由晶体/陶瓷产生的低速外部时钟 (LXTAL) 特性.48
表 4-17. 低速外部用户时钟特性 (LXTAL 旁路模式) 49	表 4-18. 高速内部时钟 (IRC16M) 特性.50
表 4-19. 低速内部时钟 (IRC32K) 特性.50	
表4-20. PLLDIG特性.50	
表 4-21. 闪存特性.51	
表4-22. NRST引脚特性.51	
表 4-23. 输入/输出端口直流特性 (1)(3).52	
表 4-24. 输入/输出端口交流特性 (1)(2).54	
表 4-25. ADC 特性.54	
表 4-26. $f_{ADC} = 42$ MHz 的 ADC R_{AIN} max (1).55	
表 4-27. ADC 在 $f_{ADC} = 42$ MHz 的动态精度 (1).55	
表 4-28. ADC 在 $f_{ADC} = 42$ MHz 下的静态精度.55	
表 4-29. 温度传感器特性 (1).56	
表 4-30. I2C 特性 (1)(2)(3).56	

表 4-31. 标准 SPI 特性 (1).	57
表 4-32. USART 特性 (1).	58
表 4-33. TIMER 特性 (1).	59
表 4-34. 32 kHz (IRC32K) 下 FWDGT 最小/最大超时时间 (1).	59
表 4-35. 在 40 MHz (fPCLK1) 下的 WWDGT 最小-最大超时时间值 (1).	59
表 4-36. 发射机功率特性 (1)(2).	60
表 4-37. 接收机灵敏度特性 (1)	.60
表 4-38. Rx 最大输入电平 (1).	61
表 4-39. 邻道抑制 (1)(4).	61
表 4-40. 发射器特性 - 蓝牙低功耗 1 Mbps.	62
表 4-41. 发射器特性 - 蓝牙低功耗 2 Mbps.	62
表 4-42. 发射器特性 - 蓝牙低功耗 125 Kbps.	62
表 4-43. 接收机特性 - 蓝牙低功耗 1 Mbps.	63
表 4-44. 接收器特性 - 蓝牙低功耗 2 Mbps.	63
表 4-45. 接收器特性 - 蓝牙低功耗 125 Kbps.	64
表 4-46. 接收器特性 - 蓝牙低功耗 500 Kbps.	64
表 5-1. QFN40 封装尺寸.	66
表 5-2. QFN32 封装尺寸.	68
表 5-3. 封装热特性 ⁽¹⁾	.70
表 6-1. GD32VW553xx 设备的零件订购代码.	72
表 7-1. 修订历史.	73

1. 一般描述

GD32VW553xx 是一款高度集成的 2.4GHz Wi-Fi 和 BLE 系统级芯片 (SoC)，内置 RISC-V 处理器、单流 IEEE 802.11b/g/n/ax MAC/基带/射频、电源放大器 (PA) 和接收低噪声放大器 (LNA)。它是一款针对物联网 (IoT) 应用的各种智能设备优化设计的 SoC。

GD32VW553xx 设备集成了运行频率为 160 MHz 的 RISC-V 32 位处理器内核，以达到最高效率。它提供高达 4096 KB 的片上 Flash 存储器和 320 KB (288 KB + 32 KB 共享) SRAM 存储器。大量增强型 I/O 和外设连接到两个 APB 总线。该设备提供 12 位 ADC、多达四个通用 16 位定时器、一个基础定时器、一个 PWM 高级定时器，以及标准和高级通信接口：一个 SPI、两个 I2C、一个 USART、两个 UART 和一个无线 (BLE / Wi-Fi)。额外外设包括加密加速单元 (CAU)、哈希加速单元 (HAU)、公钥加密加速单元 (PKCAU) 以及四路 SPI 接口 (QSPI)。

该设备的工作电源为 1.8 至 3.6 伏，6 级设备的工作温度范围为 -40 至 +85 °C，7 级设备的工作温度范围为 -40 至 +105 °C。多种节能模式提供了在唤醒延迟和功耗之间实现最大优化的灵活性，这在低功耗应用中尤为重要。

上述特点使 GD32VW553xx 设备适用于广泛的应用，特别是在工业控制、智能家居控制系统、用户界面、电源监控和报警系统、消费类及手持设备、游戏和 GPS、电动自行车、物联网等领域。

2. 设备概览

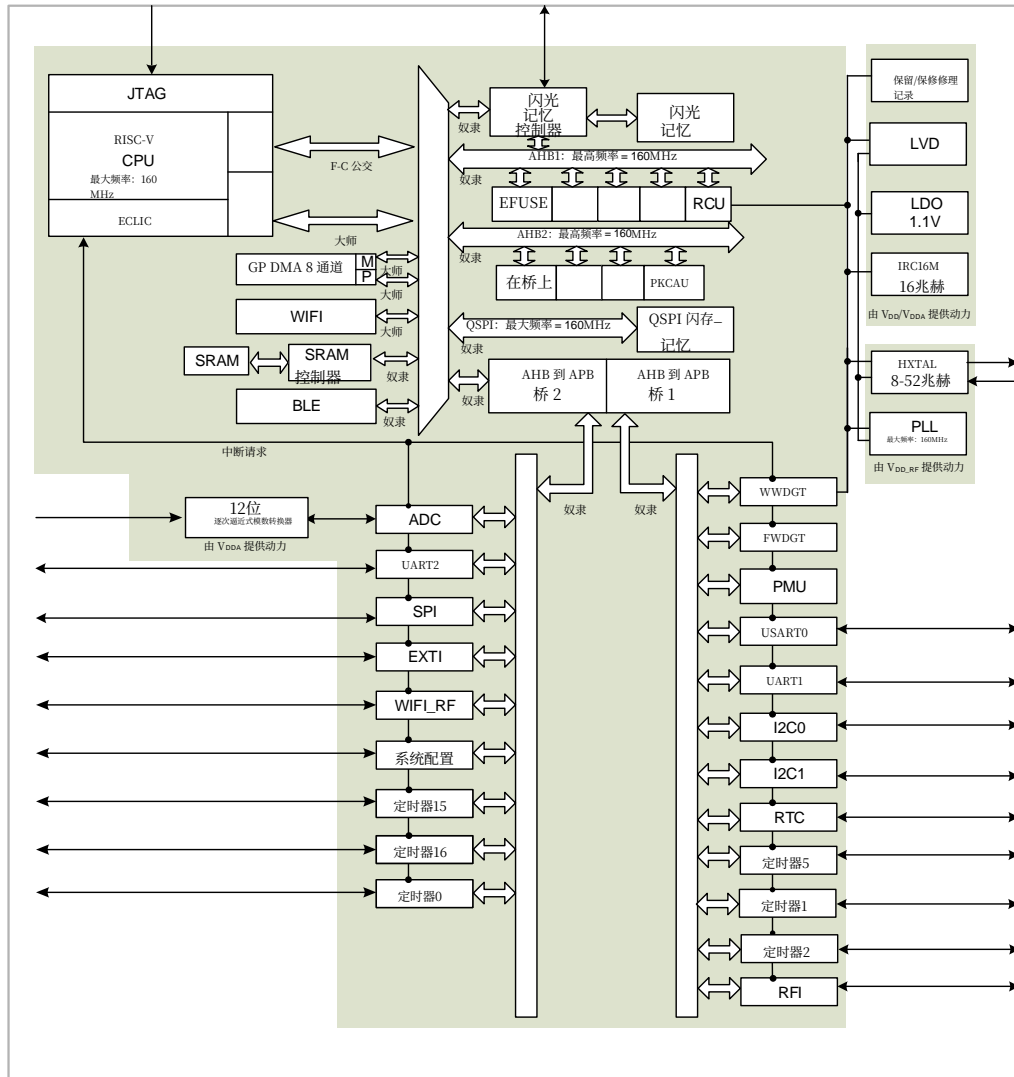
2.1. 设备信息

表 2-1. GD32VW553xx 设备特点及外设列表

部件号	GD32VW553xx							
	KIQ6	KIQ7	KMQ6	KMQ7	HIQ6	HIQ7	HMQ6	HMQ7
闪存 (KB)	2048	2048	4096	4096	2048	2048	4096	4096
静态随机存取存储器 (KB)	320	320	320	320	320	320	320	320
S T M	普通 timer (16位)	2 <small>(15-16)</small>	2 <small>(15-16)</small>	2 <small>(15-16)</small>	2 <small>(15-16)</small>	2 <small>(15-16)</small>	2 <small>(15-16)</small>	2 <small>(15-16)</small>
	普通 timer (32位)	2 <small>(1-2)</small>	2 <small>(1-2)</small>	2 <small>(1-2)</small>	2 <small>(1-2)</small>	2 <small>(1-2)</small>	2 <small>(1-2)</small>	2 <small>(1-2)</small>
	高级 定时器 (16位)	1 <small>(0)</small>	1 <small>(0)</small>	1 <small>(0)</small>	1 <small>(0)</small>	1 <small>(0)</small>	1 <small>(0)</small>	1 <small>(0)</small>
	基础 定时器 (16位)	1 <small>(5)</small>	1 <small>(5)</small>	1 <small>(5)</small>	1 <small>(5)</small>	1 <small>(5)</small>	1 <small>(5)</small>	1 <small>(5)</small>
	SysTick(64-bit)	1	1	1	1	1	1	1
	看门狗	2	2	2	2	2	2	2
	RTC	1	1	1	1	1	1	1
P M C	通用同步异步收发传输器	1 <small>(0)</small>	1 <small>(0)</small>	1 <small>(0)</small>	1 <small>(0)</small>	1 <small>(0)</small>	1 <small>(0)</small>	1 <small>(0)</small>
	UART	2 <small>(1-2)</small>	2 <small>(1-2)</small>	2 <small>(1-2)</small>	2 <small>(1-2)</small>	2 <small>(1-2)</small>	2 <small>(1-2)</small>	2 <small>(1-2)</small>
	I2C	2	2	2	2	2	2	2
	SPI	1	1	1	1	1	1	1
	QSPI	1	1	1	1	1	1	1
	无线网络 蓝牙低功耗 5.3	1	1	1	1	1	1	1
	TRNG	1	1	1	1	1	1	1
CAU	1	1	1	1	1	1	1	
HAU	1	1	1	1	1	1	1	
PKCAU	1	1	1	1	1	1	1	
GPIO	22	22	22	22	29	29	29	29
C D A	单位	1	1	1	1	1	1	1
	频道	9	9	9	9	9	9	9
包裹	QFN32				QFN40			

2.2. 方框图

图 2-1. GD32VW553xx 方框图



2.3. 引脚和引脚分配

图 2-2. GD32VW553Hx QFN40 引脚分布

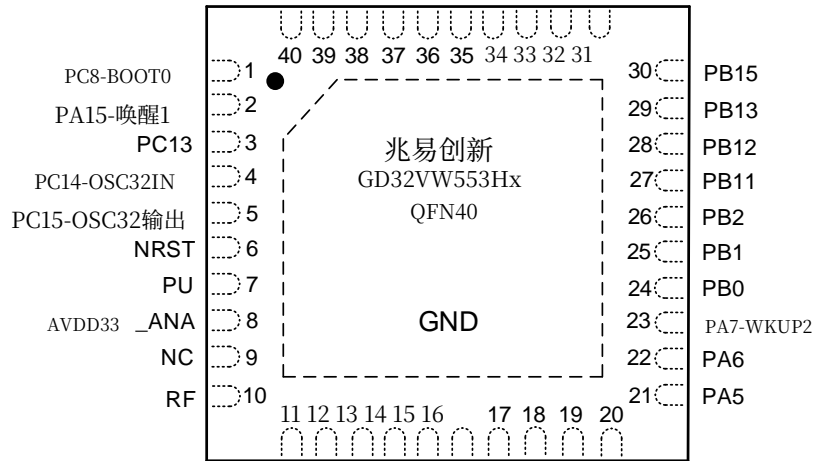
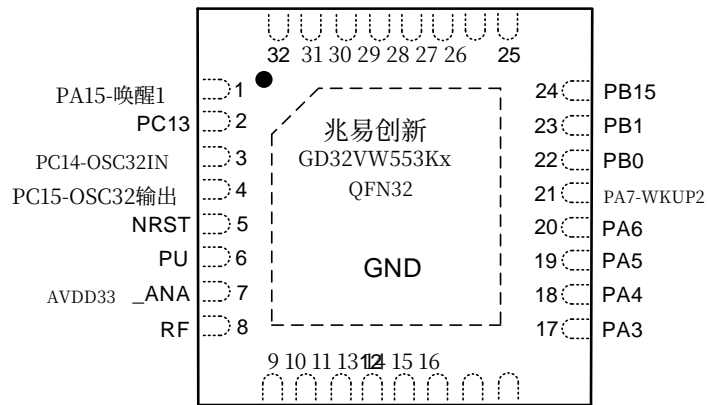


图 2-3. GD32VW553Kx QFN32 引脚排列



2.4. 内存映射

表 2-2. GD32VW553xx 内存映射

预定义地区	Bus	地址	外设
外部设备	QSPI	0x9800 0000 - 0xD0FF FFFF	保留
		0x9000 0000 - 0x97FF FFFF	QSPI_闪存 (内存)
		0x7000 0000 - 0x8FFF FFFF	保留
		0x6000 0000 - 0x67FF FFFF	保留
外围设备	AHB2	0x4C06 3000 - 0x4FFF FFFF	保留
		0x4C06 1000 - 0x4C06 2FFF	PKCAU
		0x4C06 0C00 - 0x4C06 0FFF	保留
		0x4C06 0800 - 0x4C06 0BFF	TRNG
		0x4C06 0400 - 0x4C06 07FF	HAU
		0x4C06 0000 - 0x4C06 03FF	CAU
		0x4C05 0400 - 0x4C05 FFFF	保留
		0x4C05 0000 - 0x4C05 03FF	保留
		0x4C04 0000 - 0x4C04 FFFF	保留
		0x4C00 0000 - 0x4C03 FFFF	保留
	AHB1	0x4904 0000 - 0x4BFF FFFF	保留
		0x4900 0000 - 0x4903 FFFF	保留
		0x400B 1000 - 0x48FF FFFF	保留
		0x400B 0800 - 0x400B 0FFF	保留
		0x400B 0400 - 0x400B 07FF	保留
		0x400B 0000 - 0x400B 03FF	保留
		0x400A 1000 - 0x400A FFFF	保留
		0x400A 0C00 - 0x400A 0FFF	保留
		0x400A 0800 - 0x400A 0BFF	保留
		0x400A 0400 - 0x400A 07FF	保留
		0x400A 0000 - 0x400A 03FF	保留
		0x4008 0400 - 0x4009 FFFF	保留
		0x4008 0000 - 0x4008 03FF	保留
		0x4003 0000 - 0x4007 FFFF	WIFI
		0x4002 BC00 - 0x4002 FFFF	保留
		0x4002 B000 - 0x4002 BBFF	保留
		0x4002 A000 - 0x4002 AFFF	保留
		0x4002 8000 - 0x4002 9FFF	保留
		0x4002 6800 - 0x4002 7FFF	保留
		0x4002 6400 - 0x4002 67FF	保留
		0x4002 6000 - 0x4002 63FF	DMA
		0x4002 5C00 - 0x4002 5FFF	保留
		0x4002 5800 - 0x4002 5BFF	QSPI_闪存(REG)
		0x4002 5400 - 0x4002 57FF	保留

预定义地区	Bus	地址	外设	
		0x4002 5000 - 0x4002 53FF	保留	
		0x4002 4000 - 0x4002 4FFF	保留	
		0x4002 3C00 - 0x4002 3FFF	保留	
		0x4002 3800 - 0x4002 3BFF	RCU	
		0x4002 3400 - 0x4002 37FF	保留	
		0x4002 3000 - 0x4002 33FF	CRC	
		0x4002 2C00 - 0x4002 2FFF	保留	
		0x4002 2800 - 0x4002 2BFF	电子保险丝	
		0x4002 2400 - 0x4002 27FF	保留	
		0x4002 2000 - 0x4002 23FF	FMC	
		0x4002 1C00 - 0x4002 1FFF	保留	
		0x4002 1800 - 0x4002 1BFF	保留	
		0x4002 1400 - 0x4002 17FF	保留	
		0x4002 1000 - 0x4002 13FF	保留	
		0x4002 0C00 - 0x4002 0FFF	保留	
		0x4002 0800 - 0x4002 0BFF	GPIOC	
		0x4002 0400 - 0x4002 07FF	GPIOB	
		0x4002 0000 - 0x4002 03FF	GPIOA	
		APB2	0x4001 8800 - 0x4001 FFFF	保留
			0x4001 8400 - 0x4001 87FF	定时器16
	0x4001 8000 - 0x4001 83FF		定时器15	
	0x4001 7C00 - 0x4001 7FFF		保留	
	0x4001 7800 - 0x4001 7BFF		WIFI_RF	
	0x4001 6800 - 0x4001 77FF		保留	
	0x4001 6000 - 0x4001 67FF		保留	
	0x4001 5800 - 0x4001 5FFF		保留	
	0x4001 5400 - 0x4001 57FF		保留	
	0x4001 4C00 - 0x4001 53FF		保留	
	0x4001 4800 - 0x4001 4BFF		保留	
	0x4001 4400 - 0x4001 47FF		保留	
	0x4001 4000 - 0x4001 43FF		保留	
	0x4001 3C00 - 0x4001 3FFF		EXTI	
	0x4001 3800 - 0x4001 3BFF		系统配置	
	0x4001 3400 - 0x4001 37FF		保留	
	0x4001 3000 - 0x4001 33FF		SPI	
	0x4001 2C00 - 0x4001 2FFF		保留	
	0x4001 2400 - 0x4001 2BFF		保留	
	0x4001 2000 - 0x4001 23FF		ADC	
	0x4001 1400 - 0x4001 1FFF		保留	
	0x4001 1000 - 0x4001 13FF		UART2	
	0x4001 0800 - 0x4001 0FFF	保留		
	0x4001 0400 - 0x4001 07FF	保留		

预定义地区	Bus	地址	外设
		0x4001 0000 - 0x4001 03FF	定时器0
	APB1	0x4000 D000 - 0x4000 FFFF	保留
		0x4000 CC00 - 0x4000 CFFF	RFI
		0x4000 7400 - 0x4000 CBFF	保留
		0x4000 7000 - 0x4000 73FF	PMU
		0x4000 6C00 - 0x4000 6FFF	保留
		0x4000 5C00 - 0x4000 6BFF	保留
		0x4000 5800 - 0x4000 5BFF	I2C1
		0x4000 5400 - 0x4000 57FF	I2C0
		0x4000 4C00 - 0x4000 53FF	保留
		0x4000 4800 - 0x4000 4BFF	USART0
		0x4000 4400 - 0x4000 47FF	UART1
		0x4000 4000 - 0x4000 43FF	保留
		0x4000 3C00 - 0x4000 3FFF	保留
		0x4000 3800 - 0x4000 3BFF	保留
		0x4000 3400 - 0x4000 37FF	保留
		0x4000 3000 - 0x4000 33FF	FWDGT
		0x4000 2C00 - 0x4000 2FFF	WWDGT
		0x4000 2800 - 0x4000 2BFF	RTC
		0x4000 2400 - 0x4000 27FF	保留
		0x4000 2000 - 0x4000 23FF	保留
		0x4000 1C00 - 0x4000 1FFF	保留
		0x4000 1800 - 0x4000 1BFF	保留
		0x4000 1400 - 0x4000 17FF	保留
		0x4000 1000 - 0x4000 13FF	定时器5
		0x4000 0C00 - 0x4000 0FFF	保留
		0x4000 0800 - 0x4000 0BFF	保留
	0x4000 0400 - 0x4000 07FF	定时器2	
0x4000 0000 - 0x4000 03FF	定时器1		
SRAM	AHB	0x2101 0000 - 0x3FFF FFFF	保留
		0x2100 0000 - 0x2100 FFFF	BLE
		0x2005 0000 - 0x20FF FFFF	保留
		0x2003 0000 - 0x2004 FFFF	SRAM3 (96KB + 共享32KB)
		0x2002 0000 - 0x2002 FFFF	SRAM2 (64KB)
		0x2001 0000 - 0x2001 FFFF	SRAM1 (64KB)
		0x2000 0000 - 0x2000 FFFF	SRAM0 (64KB)
Code	AHB	0x1000 0000 - 0x1FFF FFFF	外部存储重映射
		0x0FFC 0100 - 0x0FFF FFFF	保留
		0x0FFC 0000 - 0x0FFC 00FF	EFUSE (256字节)
		0x0BF8 0000 - 0x0FFB FFFF	保留
		0x0BF4 0000 - 0x0BF7 FFFF	只读存储器(256KB)
		0x0A07 0000 - 0x0BF3 FFFF	保留

预定义地区	Bus	地址	外设
		0x0A04 0000 - 0x0A06 FFFF	保留
		0x0A02 0000 - 0x0A03 FFFF	保留
		0x0A01 0000 - 0x0A01 FFFF	保留
		0x0A00 0000 - 0x0A00 FFFF	保留
		0x0840 0000 - 0x09FF FFFF	保留
		0x0800 0000 - 0x083F FFFF	闪存
		0x0000 0000 - 0x07FF FFFF	外部存储重映射

2.6. 引脚定义

2.6.1. GD32VW553Hx QFN40 引脚定义

表 2-3. GD32VW553Hx QFN40 引脚定义

GD32VW553Hx QFN40				
引脚名称	Pins	Pin 类型(1)	I/O 等级(2)	功能描述
PC8-BOOT0	1	I/O	5VT	默认: BOOT0 备用: TIMER2_CH2, I2C0_SDA, I2C1_SDA, USART0_TX, UART1_TX, 事件输出 附加: PC8
PA15-唤醒1	2	I/O	5VT	默认: JTDI, PA15 备用: 定时器1_CH0, 定时器1_ETI, I2C0_SCL, I2C1_SCL, USART0_接收端, 串口1_RX, 事件输出 附加: WKUP1
PC13	3	I/O	5VT	默认: PC13 备用: USART0_CK, 事件输出 附加: RTC_TAMP_0, RTC_OUT, RTC_TS
PC14-OSC32IN	4	I/O	5VT	默认: PC14 备用: EVENTOUT 附加: OSC32IN
PC15-OSC32OUT	5	I/O	5VT	默认: PC15 备用: IFRP_OUT, 事件输出 附加: OSC32OUT
NRST	6	I/O	-	默认: NRST
PU	7	-	-	默认: PU
AVDD33_ANA	8	P	-	默认: AVDD33_ANA
NC	9	-	-	-
RF	10	人工智能/人工智能运作	-	默认: RF
AVDD33_PA	11	P	-	默认: AVDD33_PA
AVDD33_CLK	12	P	-	默认: AVDD33_CLK
晶体1	13	AI	-	默认: XTAL1
晶体2	14	AO	-	默认: XTAL2
VDDA	15	P	-	默认: VDDA
PA0-唤醒0	16	I/O	5VT	默认: PA0 备用: USART0_TX, 定时器1_CH0, 定时器1_ETI, SPI_MOSI, UART1_CTS, 定时器0_ETI, 事件输出 附加: ADC_IN0, 唤醒0, RTC_TAMP1
PA1	17	I/O	5VT	默认: PA1 备用: USART0_RX, 定时器1_CH1, SPI_MISO, UART1_RTS, 事件输出 附加: ADC_IN1

GD32VW553Hx QFN40				
引脚名称	Pins	Pin 类型(1)	I/O 等级(2)	功能描述
PA2	18	I/O	5VT	默认: PA2 备用: USART0 _CTS, 定时器1 _CH2, I2C0_SCL, SPI _SCK, TIMER0 _CH0, UART1 _TX, 事件输出 附加: ADC _IN2
PA3	19	I/O	5VT	默认: PA3 备用: USART0 _RTS, 定时器1 _CH3, I2C0_SDA, SPI _NSS, TIMER0 _CH0_ON, UART1 _RX, RTC_OUT, 事件输出 附加: ADC _IN3
PA4	20	I/O	5VT	默认: PA4 备用: UART1 _TX, SPI _MOSI, QSPI _SCK, SPI_NSS, 定时器0 _CH1, 事件输出 附加: ADC _IN4
PA5	21	I/O	5VT	默认: PA5 备用: UART1 _接收, 定时器2 _ETI, QSPI _CSN, SPI_MISO, SPI_SCK, 定时器0 _CH1_ON , 事件输出 附加: ADC _IN5
PA6	22	I/O	5VT	默认: PA6 备用: 定时器2 _CH0, QSPI _IO0, I2C1 _SCL, SPI_MISO, SPI_SCK, 定时器0 _CH1, 定时器1 _CH1, UART2 _TX, 事件输出 附加: ADC _IN6
PA7-WKUP2	23	I/O	5VT	默认: PA7 备用: I2C1 _SDA, 定时器0 _CH0_ON, 定时器2 _CH1, QSPI _IO1, SPI _NSS, SPI _MOSI, 定时器0 _CH1_ON, UART2 _RX, 定时器1 _CH2, 事件输出 附加: ADC _IN7, 唤醒2
PB0	24	I/O	5VT	默认: PB0 备用: TIMER0 _CH1_ON, 定时器0 _CH0, 定时器0 _CH2, UART1 _TX, I2C0_SCL, 定时器2 _ETI, 定时器16 _CH0, UART2 _CTS, 定时器0 _布尔金, 事件输出 附加: ADC _IN8
PB1	25	I/O	5VT	默认: PB1 备用: TIMER0 _CH2_ON, 定时器0 _CH0_ON, 定时器2 _CH2, UART1 _RX, I2C0_SDA, 定时器16 _CH0_ON, UART2 _RTS, 事件输出 附加: BOOT1
PB2	26	I/O	5VT	默认: PB2 备用: TIMER1 _CH3, 定时器2 _CH3, UART1 _CTS, 定时器0 _ETI, 定时器16 _布尔金, 事件输出
PB11	27	I/O	5VT	默认: PB11 备用: CK _OUT1, 定时器1 _CH2,

GD32VW553Hx QFN40				
引脚名称	Pins	Pin 类型 ⁽¹⁾	I/O 等级 ⁽²⁾	功能描述
				定时器0 _CH1_ON, UART1 _RTS, 定时器15 _布尔金, 事件输出
PB12	28	I/O	5VT	默认: PB12 备用: TIMER0 _布尔金, 定时器0 _CH3, 定时器1 _CH2, I2C1_SCL, 事件输出
PB13	29	I/O	5VT	默认: PB13 备用: TIMER0 _CH0_ON, 定时器1 _CH3, I2C1_SDA, 定时器15 _CH0, 事件输出
PB15	30	I/O	5VT	默认: PB15 备用: RTC _炼精, 定时器0 _CH2_ON, 定时器2 _CH0, I2C0_SCL, I2C1_SCL, UART1 _TX, USART0 _TX, IFRP_OUT, 事件输出
PA8	31	I/O	5VT	默认: PA8 备用: CK _OUT0, 定时器0 _CH0, USART0 _RX, UART1 _RX, I2C0_SDA, I2C1_SDA, USART0 _CK, 定时器15 _CH0, RTC_OUT, 定时器0 _CH2_ON, 事件输出
PA9	32	I/O	5VT	默认: PA9 备用: SPI _MOSI, TIMER0 _CH1, QSPI _SCK, USART0 _TX, 定时器15 _CH0_ON, 事件输出
PA10	33	I/O	5VT	默认: PA10 备用: SPI _MISO, TIMER0 _CH2, QSPI _CSN, 定时器16 _CH0, USART0 _RX, 事件输出
PA11	34	I/O	5VT	默认: PA11 备用: SPI _SCK, TIMER0 _CH3, QSPI _IO0, 定时器16 _布尔金, 定时器1 _CH3, 事件输出
PA12- WKUP3	35	I/O	5VT	默认: PA12 备用: TIMER0 _ETI, TIMER0 _CH3, QSPI _IO1, SPI_NSS, USART0 _CK, 定时器1 _CH2, 定时器16 _CH0_ON, 事件输出 附加: WKUP3
PB3	36	I/O	5VT	默认: JTDO, PB3 备用: TIMER1 _CH1, QSPI _IO2, USART0 _RX, UART1 _RX, 定时器15 _布尔金, 事件输出
PB4	37	I/O	5VT	默认: NJTRST, PB4 备用: 定时器1 _CH0, TIMER1 _ETI, QSPI _IO3, USART0 _TX, UART1 _TX, 事件输出
PA13	38	I/O	5VT	默认: JTMS, PA13 备用: I2C0 _SMBA, I2C1_SCL, USART0 _CTS, UART1 _CTS, 事件输出
PA14	39	I/O	5VT	默认: JTCK, PA14 备用: I2C1 _SMBA, I2C1_SDA, USART0 _RTS, UART1 _RTS, 事件输出
VDD	40	P	-	默认: VDD

注意: (1) 类型: I = 输入, O = 输出, A = 模拟,
P = 电源。(2) 输入/输出电平: 5VT = 5 V 容许。

2.6.2. GD32VW553Kx QFN32 引脚定义

表 2-4. GD32VW553Kx QFN32 引脚定义 条件

GD32VW553Kx QFN32				
引脚名称	Pins	Pin 类型(1)	I/O 等级(2)	功能描述
PA15- 唤醒1	1	I/O	5VT	默认: JTDI , PA15 备用: 定时器1 _CH0, 定时器1 _ETI, I2C0_SCL, I2C1_SCL, USART0 接收端, _RX, UART1 事件输出 附加: WKUP1
PC13	2	I/O	5VT	默认: PC13 备用: USART0 _CK, 事件输出 附加: RTC _TAMP_0, RTC_OUT, RTC_TS
PC14- OSC32IN	3	I/O	5VT	默认: PC14 备用: EVENTOUT 附加: OSC32IN
PC15- OSC32OUT	4	I/O	5VT	默认: PC15 备用: IFRP _OUT, 事件输出 附加: OSC32OUT
NRST	5	I/O		默认: NRST
PU	6	-		默认: PU
AVDD33 _AN A	7	P		默认: AVDD33 _ANA
RF	8	人工智能/人工智能运作		默认: RF
AVDD33 _PA	9	P		默认: AVDD33 _PA
AVDD33 _CL K	10	P		默认: AVDD33 _CLK
晶体1	11	AI		默认: XTAL1
晶体2	12	AO		默认: XTAL2
VDDA	13	P		默认: VDDA
PA0-唤醒0	14	I/O	5VT	默认: PA0 备用: USART0 _TX, 定时器1 _CH0, 定时器1 _ETI, SPI_MOSI, UART1 _CTS, 定时器0 _ETI, 事件输出 附加: ADC _IN0, 唤醒0 , RTC_TAMP1
PA1	15	I/O	5VT	默认: PA1 备用: USART0 _RX, 定时器1 _CH1, SPI_MISO, UART1 _RTS, 事件输出 附加: ADC _IN1
PA2	16	I/O	5VT	默认: PA2 备用: USART0 _CTS, 定时器1 _CH2, I2C0_SCL, SPI _SCK, TIMER0 _CH0, UART1 _TX, 事件输出 附加: ADC _IN2
PA3	17	I/O	5VT	默认: PA3 备用: USART0 _RTS, 定时器1 _CH3, I2C0_SDA, SPI_NSS, 定时器0 _CH0_ON,

GD32VW553Kx QFN32				
引脚名称	Pins	Pin 类型(1)	I/O 等级(2)	功能描述
				UART1 _RX, RTC_OUT, 事件输出 附加: ADC _IN3
PA4	18	I/O	5VT	默认: PA4 备用: UART1 _TX, SPI _MOSI, QSPI _SCK, SPI_NSS, 定时器0 _CH1, 事件输出 附加: ADC _IN4
PA5	19	I/O	5VT	默认: PA5 备用: UART1 _接收, 定时器2 _ETI, QSPI _CSN, SPI_MISO, SPI_SCK, 定时器0 _CH1_ON , 事件输出 附加: ADC _IN5
PA6	20	I/O	5VT	默认: PA6 备用: 定时器2 _CH0, QSPI _IO0, I2C1 _SCL, SPI_MISO, SPI_SCK, 定时器0 _CH1, 定时器1 _CH1, UART2 _TX, 事件输出 附加: ADC _IN6
PA7-WKUP2	21	I/O	5VT	默认: PA7 备用: I2C1 _SDA, 定时器0 _CH0_ON, 定时器2 _CH1, QSPI _IO1, SPI _NSS, SPI _MOSI 定时器0 _CH1_ON, UART2 _RX, 定时器1 _CH2, 事件输出 附加: ADC _IN7, WAKUP2
PB0	22	I/O	5VT	默认: PB0 备用: TIMER0 _CH1_ON, 定时器0 _CH0, 定时器0 _CH2, UART1 _TX, I2C0_SCL, 定时器2 _ETI, 定时器16 _CH0, UART2 _CTS, 定时器0 _布尔金, 事件输出 附加: ADC _IN8
PB1	23	I/O	5VT	默认: PB1 备用: TIMER0 _CH2_ON, 定时器0 _CH0_ON, 定时器2 _CH2, UART1 _RX, I2C0_SDA, 定时器16 _CH0_ON, UART2 _RTS, 事件输出 附加: BOOT1
PB15	24	I/O	5VT	默认: PB15 备用: RTC _精炼 , 定时器0 _CH2_ON, 定时器2 _CH0, I2C0_SCL, I2C1_SCL, UART1 _TX, USART0 _TX, IFRP_OUT , 事件输出
PA8	25	I/O	5VT	默认: PA8 备用: CK _OUT0, 定时器0 _CH0, USART0 _RX, UART1 _RX, I2C0_SDA, I2C1_SDA, USART0 _CK, 定时器15 _CH0, RTC_OUT, 定时器0 _CH2_ON, 事件输出
PA12- WKUP3	26	I/O	5VT	默认: PA12 备用: TIMER0 _ETI, TIMER0 _CH3, QSPI _IO1, SPI_NSS, USART0 _CK, 定时器1 _CH2, 定时器16 _CH0_ON, 事件输出 附加: WKUP3

GD32VW553Kx QFN32				
引脚名称	Pins	Pin 类型(1)	I/O 等级(2)	功能描述
PB3	27	I/O	5VT	默认: JTDO , PB3 备用: 定时器1 _CH1, QSPI _IO2, USART0 _RX, UART1 _RX, 定时器15 _布尔金, 事件输出
PB4	28	I/O	5VT	默认: NJTRST , PB4 备用: 定时器1 _CH0, TIMER1 _ETI, QSPI _IO3, USART0 _TX, UART1 _TX, 事件输出
PA13	29	I/O	5VT	默认: JTMS , PA13 备用: I2C0 _SMBA, I2C1_SCL, USART0 _CTS, UART1 _CTS, 事件输出
PA14	30	I/O	5VT	默认: JTCK , PA14 备用: I2C1 _SMBA, I2C1_SDA, USART0 _RTS, UART1 _RTS, 事件输出
VDD	31	P		默认: VDD
PC8-BOOT0	32	I/O	5VT	默认: BOOT0 备用: 定时器2 _CH2, I2C0_SDA, I2C1_SDA, USART0 _TX, UART1 _TX, 事件输出 附加: PC8

注意: (1) 类型: I = 输入, O = 输出, A = 模拟,
P = 电源。 (2) 输入/输出电平: 5VT = 5 V 容忍。

2.6.3. GD32VW553xx 引脚备用功能

表 2-5. 端口 A 备用功能汇总

引脚名称	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
PA0	USART0 _TX	定时器1 _CH0/定时器1_ETI				SPI_MOSI		UART1 _CTS		定时器0 _ETI						事件_T
PA1	USART0 _RX	定时器1 _CH1				SPI_MISO		UART1 _RTS								事件_T
PA2	USART0 _CTS	定时器1 _CH2			I2C0_SCL	SPI _SCK	定时器0 _CH0	UART1 _TX								事件_T
PA3	USART0 _RTS	定时器1 _CH3			I2C0_SDA	SPI _NSS	定时器0 _CH0_ON	UART1 _RX		RTC_OUT						事件_T
PA4	UART1 _TX		SPI_MOSI	QSPI _SCK		SPI_NSS			定时器0 _CH1							事件_T
PA5	UART1 _RX		定时器2 _ETI	QSPI_CSN	SPI _MISO	SPI _SCK			定时器0 _CH1_ON							事件_T
PA6			定时器2 _CH0	QSPI IO0	I2C1_SCL	SPI_MISO		SPI_SCK	定时器0 _CH1	定时器1 _CH1	UART2 发送					事件_T
PA7	I2C1_SDA	定时器0 _CH0_ON	定时器2 _CH1	QSPI IO1	SPI片选	SPI主输出从输入		定时器0 _CH1_ON	UART2 _RX	定时器1 _CH2						事件_T
PA8	CK_OUT0	定时器0 _CH0	USART0 _RX	UART1 _RX		I2C0_SDA	I2C1 _SDA	USART0 _CK	定时器15 _CH0	RTC_OUT	定时器0 _CH2_ON					事件_T
PA9	SPI_MOSI	定时器0 _CH1			QSPI_SCK			USART0 _TX	定时器15 _CH0_ON							事件_T
PA10	SPI_MISO	定时器0 _CH2			QSPI_CSN			定时器16 _CH0	USART0 _RX							事件_T
PA11	SPI_SCK	定时器0 _CH3			QSPI_IO0			定时器16 _布尔金		定时器1 _CH3						事件_T
PA12		定时器0 _ETI	定时器0 _CH3		QSPI IO1		SPI_NSS	USART0 _CK		定时器1 _CH2	定时器16 _CH0_ON					事件_T
PA13	JTMS				I2C0_SMB_A		I2C1_SCL	USART0 _CTS	UART1 _CTS							事件_T
PA14	JTCK				I2C1_SMB_A		I2C1_SDA	USART0 _RTS	UART1 _RTS							事件_T
PA15	JTDI	定时器1 _CH0/定时器1_ETI			I2C0_SCL		I2C1_SCL	USART0 _RX	UART1 _RX							事件_T

表 2-6. 端口 B 备用功能汇总

引脚名称	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
PB0		定时器0 _C H1_ON	定时器0 _C H0	定时器0 _C H2	UART1 _TX		I2C0_SCL		定时器2 _E TI	定时器16 _ CH0	UART2 _C TS	定时器0 _B RKIN				事件 T ⁽¹⁾
PB1		定时器0 _C H2_ON	定时器0 _C H0_ON	定时器2 _C H2	UART1 _R X		I2C0_SDA			定时器16 _ CH0_ON	UART2 _R TS					事件 T ⁽¹⁾
PB2		定时器1 _C H3		定时器2 _C H3	UART1 _C TS				定时器0 _E TI	定时器16 _ 布尔金						事件 T ⁽¹⁾
PB3	JTDO	定时器1 _C H1		QSPI_IO2				USART0 _ RX	UART1 _TX			定时器15 _ 布尔金				事件 T
PB4	新泽西交通	定时器1 _C H0/定时器 1_ETI		QSPI_IO3				USART0 _T X	UART1 _R X							事件 T
PB11	CK_OUT1	定时器1 _C H2	定时器0 _C H1_ON						UART1 _R TS			定时器15 _ 布尔金				事件 T
PB12		定时器0 _B RKIN	定时器0 _C H3	定时器1 _C H2			I2C1_SCL									事件 T
PB13		定时器0 _C H0_ON		定时器1 _C H3			I2C1_SDA		定时器15 _ CH0							事件 T
PB15	RTC_REFI N	定时器0 _C H2_ON	定时器2 _C H0		I2C0_SCL		I2C1_SCL	UART1 _TX	USART0 _T X	IFRP_OUT						事件 T

表 2-7. 端口 C 备用功能汇总

引脚名称	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
PC8			定时器2 _C H2		I2C0_SDA		I2C1_SDA	USART0 _T X	UART1 _TX							事件 T
PC13	USART0 _ CK															事件 T
PC14																事件 T
PC15	IFRP_OUT															事件 T

3. 功能描述

3.1. RISC-V 内核

GD32VW553xx 系列设备是基于 Nuclei N307 处理器的 32 位通用微控制器。N307 处理器基于 RISC-V 架构指令集。RISC-V 处理器包含两个 AHB 总线，分别称为 I-Cache 总线和系统总线。RISC-V 处理器的所有内存访问会根据不同的用途和目标内存空间在这两条总线上执行。内存组织采用哈佛架构，具有预定义的内存映射，并支持高达 4 GB 的内存空间，使系统具有灵活性和可扩展性。它支持 64 个通用寄存器 (GPRs)：

- 3 流水线阶段，采用最先进的处理器微架构，实现一流的性能效率和最低成本。
- 支持机器 (M) 和用户 (U) 权限级别。
- 非屏蔽中断 (NMI) 支持。
- 支持动态分支预测。
- 可配置的指令预取逻辑，可以预取后续两条指令，以隐藏指令存储器访问延迟。

- 支持 WFI (等待中断) 和 WFE (等待事件) 方案进入睡眠模式。

- 中断优先级可配置和可编程。
- 增强矢量中断处理以提高实时性能。
- 支持带优先级的中断抢占。
- 支持中断尾链。
- 标准 4 线 JTAG 调试端口和 2 线 cJTAG 调试端口。
- 支持交互式调试功能。
- 支持 8 个硬件断点触发器。
- 支持 RV32I / M / A / F / D / C / P / B 指令扩展。
- 支持两级睡眠模式：浅睡模式和深睡模式。
- 支持 64 位宽实时计数器 (可用作系统滴答)。
- 支持物理内存保护 (PMP) 以保护内存，共 8 个条目。
- 支持指令缓存 (I-Cache)，2 路组相联，缓存行大小 32 字节，总计 32KB。

- 支持单精度/双精度 FPU。
- 支持 2 周期浮点运算单元 (MAC)。
- 支持打包 SIMD DSP。

3.2. 芯片内存

- 最多 4096 K 字节的闪存。
- 最多 288 K 字节 + 32 K 字节 (共享 SRAM) SRAM 内存。

最多可用于存储程序 and 数据的闪存为 4096 K 字节，SRAM 为 320 K 字节（288 K 字节 + 32 K 字节共享）。表 2-2 GD32VW553xx 内存映射显示了 GD32VW553xx 系列器件的内存映射，包括代码区、SRAM、外设区及其他预定义区域。

3.3. 时钟、复位和电源管理

- 内部 16 MHz 出厂校准 RC 振荡器和外部 8 至 52 MHz 晶体振荡器。
- 内部 32 KHz RC 校准振荡器和外部 32.768 KHz 晶体振荡器。
- 集成系统时钟 PLL。
- 1.8 到 3.6 伏的应用电源和输入/输出接口。
- 供电主管：POR（通电复位）、PDR（断电复位）和低电压检测器（LVD）。

时钟控制单元（CCTL）提供一系列振荡器和时钟功能。这些功能包括高速内部 RC 振荡器和外部晶体振荡器，分为高速和低速两种类型。多个预分频器允许配置 AHB 和两个 APB 域的频率。AHB、APB2 和 APB1 域的最大频率分别为 160 MHz/160 MHz/80 MHz。有关时钟树的详细信息，请参见图 2-4 GD32VW553xx 时钟树。

复位控制单元（RCU）控制三种复位：系统复位重置处理器内核和外设 IP 组件。上电复位（POR）和掉电复位（PDR）始终处于激活状态，并确保从 1.55V 到 1.51V 的正常操作。当 V_{DD} 低于指定阈值时，器件保持在复位模式。嵌入式低电压检测器（LVD）监控电源，将其与电压阈值进行比较，并生成中断作为警告信息，引导 MCU 进入安全状态。

电源方案：

- VDD 范围：1.8 至 3.6 V，用于 I/O 和内部稳压器的外部电源。通过 VDD 引脚外部提供。
- VSSA 为 0 伏特。
- VDDA 范围：1.8 到 3.6 V，用于 ADC、复位模块、RC 和 PLL 的外部模拟电源。

3.4. 启动模式

在启动时，BOOT0 值和 BOOT1 值用于选择启动地址。BOOT0 值和 BOOT1 值由表 3-1 所示的配置以及表 3-2 所示的 BOOT1 模式分别确定。

- BOOT0 的值可能来自 BOOT0 引脚，也可能来自 EFUSE CTL0 寄存器中 SWBOOT0 位的值，以便在需要时释放 GPIO 引脚。–
- BOOT1 的值可能来自 PB1 引脚，也可能来自 EFUSE_CTL0 寄存器中的 SWBOOT1 位，以便在需要时释放 GPIO 引脚。

表 3-1. BOOT0 模式

SWBOOT0	EFBOOT0	BOOT0 PC8 引脚	启动0
0	-	0	0
0	-	1	1
1	0	-	0
1	1	-	1

表 3-2. BOOT1 模式

SWBOOT1	EFBOOT1	BOOT1 PB1 pin	启动1
0	-	0	0
0	-	1	1
1	0	-	0
1	1	-	1

参见表 3-3。启动地址的启动地址模式。

当 BOOT0 值为 0 时：

- 启动地址根据 EFUSE_CTL0 寄存器中的 EFSB 位值选择。

当 BOOT0 值为 1 时：

- 当 EFUSE_CTL0 寄存器中的 EFBOOTLK 位为 0 时，启动地址将根据 BOOT0 值和 BOOT1 值来选择。
- 当 EFUSE_CTL0 寄存器中的 EFBOOTLK 位为 1 时，引导地址将根据 BOOT0 的值选择。

表 3-3. 启动地址模式

EFBOOTLK	启动0	启动1	EFSB	启动地址	启动区
-	0	-	0	0x08000000	SIP 快闪
-	0	-	1	0x0BF46000	安全启动
0	1	0	-	0x0BF40000	引导程序 / 系统固件
0	1	1	-	0x0A000000	SRAM0
1	1	-	-	0x0BF40000	引导程序 / 系统固件

BOOT_x (x=0/1) 的值（无论是来自引脚还是 EFBOOT_x 位）在复位释放时被锁存。用户需要自行设置 BOOT_x 值以选择所需的启动模式。BOOT_x 引脚或 EFBOOT_x 位（取决于 EFUSE_CTL0 寄存器中的 EFBOOTLK 和 SWBOOT_x 位的值）在退出待机模式时也会重新采样。因此，它们在待机模式下必须保持在所需的启动模式配置。在启动延迟之后，启动区域的选择在释放处理器复位之前完成。

嵌入式引导程序位于系统存储器中，用于重新编程闪存。引导程序可以通过以下任一串行接口激活：USART0 (PB15 和 PA8)、UART1 (PA4 和 PA5)、UART2 (PA6 和 PA7)。

3.5. 节能模式

MCU支持六种节能模式，以实现更低的功耗。它们是睡眠、深度睡眠、待机、SRAM睡眠、WIFI睡眠和BLE睡眠模式。这些操作模式可以降低功耗，使应用能够在CPU运行时间、速度和功耗之间达到最佳平衡。

■ 睡眠模式

睡眠模式对应于 RISC-V 的 SLEEPING 模式。在睡眠模式下，只有 RISC-V 的时钟关闭。进入睡眠模式，只需清除 RISC-V 系统控制寄存器中的 CSR_SLEEPVALUE 位，并执行 WFI 或 WFE 指令。如果通过执行 WFI 指令进入睡眠模式，任何中断都可以唤醒系统。如果通过执行 WFE 指令进入睡眠模式，任何唤醒事件都可以唤醒系统。该模式提供最短的唤醒时间，因为无需在中断进入或退出时浪费时间。

■ 深度睡眠模式

深度睡眠模式基于 RISC-V 的 SLEEPDEEP 模式。在深度睡眠模式下，V_{CORE} 域内的所有时钟关闭，IRC16M、HXTAL 和 PLL 全部被禁用。SRAM0/1/2/3 和寄存器的内容保持不变。LDO 可以根据 PMU_CTL0 寄存器中的 LDOLP 位正常工作或进入低功耗模式。在进入深度睡眠模式之前，需要在 RISC-V 系统控制寄存器中设置 CSR_SLEEPVALUE 位，并清除 PMU_CTL0 寄存器中的 STBMOD 位。然后，在执行 WFI 或 WFE 指令后，设备进入深度睡眠模式。如果通过执行 WFI 指令进入深度睡眠模式，来自 EXTI 线路的任何中断都可以唤醒系统。如果通过执行 WFE 指令进入深度睡眠模式，来自 EXTI 线路的任何唤醒事件都可以唤醒系统。退出深度睡眠模式时，系统时钟将选择 IRC16M。请注意，如果 LDO 以低功耗模式运行，将会产生额外的唤醒延迟。

在深度睡眠模式下，可以通过配置 PMU_CTL0 寄存器中的 LDEN[1:0]、LDNP、LDLP、LDOLP 位来进入低驱动模式。低驱动模式提供较低的驱动能力，而低功耗模式则消耗较少的电能。

普通驱动 & 普通功率：通过在 PMU_CTL0 寄存器中将 LDEN[1:0] 配置为 00，深度睡眠模式不会处于低驱动模式，并且根据 PMU_CTL0 寄存器中 LDOLP 位复位，深度睡眠模式也不会处于低功耗模式。

普通驱动与低功耗：通过将 PMU_CTL0 寄存器中的 LDEN[1:0] 配置为 00，深度睡眠模式不处于低驱动模式。低功耗模式的进入取决于 PMU_CTL0 寄存器中 LDOLP 位的设置。

低功耗驱动 & 正常功率：当 PMU_CTL0 寄存器中的 LDOLP 位复位时，根据 LDOLP 位，低功耗驱动模式在深度睡眠模式下进入，而 LDO 处于正常功率模式，可通过在 PMU_CTL0 寄存器中将 LDEN[1:0] 配置为 0b11 并将 LDNP 置为 1 来实现。

低驱动和低功耗：当 PMU_CTL0 寄存器中的 LDOLP 位设置时，LDO 处于低功耗模式下，Deep-sleep 模式下的低驱动模式，通过在 PMU_CTL0 寄存器中将 LDEN[1:0] 配置为 0b11 并将 LDLP 设置为 1 进入。

无低功耗驱动器：通过在 PMU_CTL0 寄存器中将 LDEN[1:0] 配置为 00，深度睡眠模式未处于低功耗驱动模式。

注意：为了顺利进入深度睡眠模式，必须清除所有 EXTI 线路待处理状态（在 EXTI_PD 寄存器中）以及 RTC 闹钟/时间戳/防篡改/自动唤醒标志。如果未清除，程序将跳过深度睡眠模式的进入过程，继续执行后续程序。

■ 待机模式

待机模式同样基于 RISC-V 的 SLEEPDEEP 模式。在待机模式下，整个 V_{CORE} 域断电，LDO 关闭，IRC16M、HXTAL 和 PLL 全部禁用。在进入待机模式之前，需要在 RISC-V 系统控制寄存器中设置 CSR_SLEEPVALUE 位，并在 PMU_CTL0 寄存器中设置 STBMOD 位，同时清除 PMU_CS0 寄存器中的 WUF 位。然后，在执行 WFI 或 WFE 指令后，设备进入待机模式，PMU_CS0 寄存器中的 STBF 状态标志表示 MCU 已处于待机模式。待机模式有四个唤醒源，包括来自 NRST 引脚的外部复位、RTC 报警/时间戳/防篡改/自动唤醒事件、FWDGT 复位以及 WKUP 引脚的上升沿。待机模式实现了最低功耗，但唤醒时间最长。此外，待机模式下 V_{CORE} 电源域中的 SRAM0/SRAM1/SRAM2/SRAM3 内容及寄存器内容将丢失。

■ SRAM_睡眠模式

当至少有一个 SRAM0 / SRAM1 / SRAM2 / SRAM3 处于断电状态时，在 PMU_CTL1 寄存器中设置 SRAMxPSLEEP ($x = 0/1/2/3$) 位，相应的 SRAMx ($x = 0/1/2/3$) 将进入断电状态（等待几个 PCLK 时钟，SRAM 可以完全断电并进入 SRAM 睡眠模式）。当在 PMU_CTL1 寄存器中设置 SRAMxPWAKE ($x = 0/1/2/3$) 位时，SRAMx ($x = 0/1/2/3$) 将被上电。SRAM0 / SRAM1 / SRAM2 / SRAM3 在运行 / 睡眠 / 深度_睡眠模式下可以配置为上电或断电。SRAM0 / SRAM1 / SRAM2 / SRAM3 在待机模式下为断电状态。

■ WIFL_睡眠模式

Wi-Fi 睡眠模式可以通过软件进入（将 WPEN 位设置为 1 并将 WPSLEEP 位设置为 1），也可以通过硬件进入（当 WPEN 为 1 时，由 Wi-Fi 硬件信号 sleep_wl 驱动）。该模式可以通过清除 WPEN 位为 0 退出，或者通过先将 WPEN 位设置为 1 再将 WPSLEEP 位设置为 1 退出，或者通过硬件（当 WPEN 为 1 时，由 Wi-Fi 硬件信号 wake_wl 驱动）退出。当 Wi-Fi 进入 Wi-Fi_睡眠模式时，Wi-Fi_OFF 域断电。

■ BLE_睡眠模式

当 BLE 进入 BLE_睡眠模式时，BLE_关闭域断电。退出 BLE_睡眠模式时，BLE 处于活动模式，所有 BLE 电源域通电。

3.6. 电子保险丝 (EFUSE)

- 一次性可编程非易失性EFUSE存储单元，组织为128*8位。
- efuse 中的所有位都不能从 1 回退到 0。
- 只能通过相应的寄存器访问。

Efuse 控制器具有用于存储系统参数的 Efuse 宏。作为一种非易失性存储单元，一旦 Efuse 宏的某个位被编程为 1，就无法恢复为 0。根据软件操作，Efuse 控制器可以编程系统参数中的所有位。

3.7. 通用输入输出 (GPIO)

- 最多可支持29个高速GPIO，全部可映射到16条外部中断线。
- 模拟输入/输出可配置。
- 可配置为备用功能的输入/输出。

GD32VW553xx 中最多有 29 个通用输入/输出引脚 (GPIO)，分别命名为 PA0 ~PA15、PB0 ~ PB4、PB11 ~ PB13、PB15、PC8 和 PC13 ~ PC15，用于实现逻辑输入/输出功能。每个 GPIO 端口都有相关的控制和配置寄存器，以满足特定应用的需求。器件 GPIO 引脚上的外部中断在中断/事件控制单元 (EXTI) 中具有相关的控制和配置寄存器。GPIO 端口与其他备用功能 (AF) 共享引脚，以在封装引脚上获得最大的灵活性。

每个GPIO引脚都可以通过软件配置为输出（推挽或开漏）、输入、外设复用功能或模拟模式。大多数GPIO引脚还与数字或模拟的复用功能共享使用。

3.8. CRC计算单元 (CRC)

- 32-位数据输入和32位数据输出。从输入数据到计算结果可用，对于32位输入数据，计算周期为4个AHB时钟周期。
- 空闲的8位寄存器与计算无关，可以被任何其他外围设备用于任何其他目的。
- 固定多项式： $0x4C11DB7 X^{32}+X^{26}+X^{23}+X^{22}+X^{16}+X^{12}+X^{11}+X^{10}+X^8+X^7+X^5+X^4+X^2+X+1$ 。

循环冗余检查 (CRC) 是一种常用于数字网络和存储设备中的错误检测码，用于检测原始数据的意外更改。该CRC计算单元可用于计算使用固定多项式的32位CRC码。

3.9. 真随机数生成器 (TRNG)

- 两次连续随机之间大约需要40个TRNG-CLK周期

数字

禁用 TRNG 模块将显著降低芯片的功耗。

- 32 位随机值种子是由模拟噪声生成的，因此随机数是真正的随机数。

真正的随机数生成器（TRNG）模块可以通过使用连续的模拟噪声生成一个32位的随机值。

3.10. 直接存储器访问控制器（DMA）

- 8 DMA 控制器的通道，每个通道最多支持 8 个具有固定硬件外设请求的外设。
- 支持独立的单次、4、8、16拍递增突发存储和外设传输。
- 支持的外设：定时器、ADC、SPI、QSPI、I2C、USART、CAU 和 HAU。

直接内存访问（DMA）控制器提供了一种硬件方法，可以在外设和/或内存之间传输数据，而无需MCU干预，从而通过减轻MCU复制大量数据的负担并避免频繁中断来为需要更多数据或有可用数据的外设提供服务，从而提高系统性能。

DMA控制器中提供了两个AHB主接口和八个四字深度、32位宽的FIFO，从而实现了高DMA传输性能。DMA控制器中有8个独立的通道，每个通道被分配用于管理内存访问请求的特定或多个目标外设。控制器内部分别实现了用于内存和外设的两个仲裁器，以处理DMA请求之间的优先级。

DMA 控制器和 RISC-V 内核都通过系统总线实现数据访问。为解决这两个主设备之间的竞争，实现了仲裁机制。当访问同一外设时，MCU 的访问将在特定总线周期内被暂停。在总线矩阵中使用轮询调度算法，以保证至少一半的带宽分配给 MCU。

3.11. 模数转换器 (ADC)

- 12位 SAR ADC 的转换速率最高可达 3 MSPS。
- 硬件过采样比可从2倍调节到256倍，将分辨率提高到16位。
- 输入电压范围： $0 \leq V_{IN} \leq V_{DDA}$ 。
- 温度传感器。

该设备集成了一个 12 位 3 MSPS 多通道 ADC。它共有 11 个复用通道：最多 9 个外部通道，1 个用于内部温度传感器（ V_{SENSE} ），1 个用于内部参考电压（ V_{REFINT} ）。输入电压范围为 0 到 V_{DDA} 。片上硬件超采样方案可提升性能

在减轻 CPU 相关计算负担的同时提升性能。模拟看门狗允许应用程序检测输入电压是否超出用户定义的高或低阈值。可配置的通道管理模块可用于以单次、连续、扫描或非连续模式执行转换，以支持更高级的使用需求。

ADC 可以通过 TIMERx (x= 0,1,2,5,15,16) 生成的事件触发，并且具有内部连接。温度传感器可以用来生成一个随温度线性变化的电压。它内部连接到 ADC_IN9 输入通道，该通道用于将传感器输出的电压转换为数字值。

为了确保ADC的高精度，采用了独立的电源V_{DDA} 以实现模拟电路的更好性能。V_{DDA} 可以通过外部滤波电路外接到V_{DD}，以避免V_{DDA}上的噪声，而V_{SSA} 应通过特定电路独立连接到V_{SS}。

3.12. 实时时钟 (RTC)

- 独立二进制编码十进制 (BCD) 格式定时器/计数器，带二十个32位备份寄存器。
- 日历，支持自动修正子秒、秒、分钟、小时、星期、日期、月份和年份。
- 具有深度睡眠和待机模式唤醒功能的闹钟功能。
- 原子钟调整（最大调整精度为0.95PPM），用于通过数字校准功能进行日历校准。

RTC 提供的时间包括时/分/秒/亚秒，同时日历包括年/月/日/星期几。时间和日历均以BCD码表示，亚秒除外，亚秒以二进制码表示。小时可进行夏令时调整。省电模式和智能唤醒可通过软件配置。支持使用外部高精度低频时钟来提高日历精度。

3.13. 定时器与 PWM 生成

- 一个16位高级定时器 (TIMER0)、两个32位通用定时器 (TIMER1, TIMER2)、两个16位通用定时器 (TIMER15, TIMER16) 和一个16位基本定时器 (TIMER5)。
- 每个通用定时器和外部触发输入最多可支持4个独立通道的PWM、输出比较或输入捕获。
- 16 位，带可编程死区时间生成输出匹配的电机控制 PWM 高级定时器。
- 具有两个输入的编码器接口控制器，使用正交解码器。
- 64位 SysTick 定时器增计数器。
- 2 看门狗定时器（自由看门狗定时器和窗口看门狗定时器）。

高级定时器 (TIMER0) 可用作三相 PWM，可在 6 路上复用

通道。它具有互补的PWM输出，并带有可编程死区时间生成功能。它也可以用作完整的通用定时器。4个独立通道可用于输入捕捉、输出比较、PWM生成（边沿对齐或中心对齐计数模式）以及单脉冲模式输出。如果配置为通用16位定时器，它具有与TIMERx定时器相同的功能。它可以与外部信号同步，或与具有相同架构和特性的其他通用定时器相互连接。

通用定时器可用于多种用途，包括一般计时、输入信号脉宽测量或输出波形生成，如单脉冲生成或PWM输出，最多支持4个独立的输入捕获/输出比较通道。TIMER1和TIMER2基于32位自动重载上下计数器和16位预分频器。TIMER15和TIMER16基于16位自动重载上升计数器和16位预分频器。只有TIMER1和TIMER2支持带有两个输入的编码器接口，使用正交解码器。

基本定时器 TIMER5 主要用作简单的 16 位时间基准。

GD32VW553xx 拥有两个看门狗外设，自由看门狗定时器和窗口看门狗定时器。它们提供了高安全性、使用灵活性和时序精确性的结合。

该独立看门狗定时器包括一个12位递减计数器和一个8级预分频器。它由独立的32 KHz内部RC时钟驱动，由于其独立于主时钟运作，因此可以在深度休眠和待机模式下工作。它既可以用作在出现问题时重置设备的看门狗，也可以用作应用超时管理的自由运行定时器。

窗口看门狗基于一个7位下降计数器，可以设置为自由运行模式。它可以用作看门狗，当出现问题时重置设备。它由主时钟驱动。它具有提前唤醒中断功能，并且在调试模式下计数器可以冻结。

SysTick 定时器专用于操作系统，但也可以作为标准的向下计数器使用。其特点如下：

- 一个64位向上计数器。
- 当计数器和比较值相等时，可屏蔽的系统中断生成。
- 可编程时钟源。

3.14. 通用同步异步收发传输器（USART）

- 最大速度可达 20 兆比特/秒。
- 支持异步和时钟同步串行通信模式。
- 支持IrDA SIR编码器和解码器。
- LIN 中断生成与检测。

- 符合 ISO 7816-3 标准的智能卡接口。
- 双时钟域。
- 从深度睡眠模式唤醒。

USART (USART0、UART1、UART2) 用于在并行接口和串行接口之间传输数据，提供使用同步或异步传输的灵活全双工数据交换。它还常用于RS-232标准通信。USART包括一个可编程的波特率发生器，能够分频系统时钟，为USART的发送器和接收器生成专用时钟。USART还支持DMA功能，用于高速数据通信。

3.15. 互联集成电路 (I2C)

- 支持主从模式，频率最高可达1 MHz（快速模式增强）。
- 提供仲裁功能，可选的PEC（数据包错误检查）生成和检查。
- 支持7位和10位寻址模式以及通用呼叫寻址模式。
- 兼容SMBus 3.0和PMBus 1.3。
- 在 I2C0 地址匹配时从深度睡眠模式唤醒。

I2C接口是一种内部电路，允许与外部I2C接口通信，外部I2C接口是一种行业标准的两线串行接口，用于连接外部硬件。这两条串行线分别称为串行数据线（SDA）和串行时钟线（SCL）。I2C模块提供不同的数据传输速率：标准模式下最高可达100 KHz，快速模式下最高可达400 KHz，以及快速模式增强版下最高可达1 MHz。I2C模块还具有仲裁检测功能，以防止多个主设备同时尝试向I2C总线传输数据的情况。I2C接口中还提供了CRC-8计算器，用于对I2C数据进行数据包错误检查。

3.16. 串行外设接口 (SPI)

- SPI接口的工作频率可达40 MHz。
- 支持主设备和从设备模式。
- 硬件CRC计算和传输自动CRC错误检测。
- 在主模式下可用的SPI四路模式配置。

SPI 接口使用 4 根引脚，其中包括串行数据输入输出线（MISO 和 MOSI）、时钟线（SCK）以及从设备选择线（NSS）。SPI 可以由 DMA 控制器提供服务。SPI 接口可用于多种用途，包括在两条线上进行单工同步传输（可能有双向数据线）或使用 CRC 校验实现可靠通信。

3.17. 四路 SPI 接口 (QSPI)

- 支持普通模式、读轮询模式和存储映射模式。

- 适用于普通模式和内存映射模式的全可编程命令格式。
- 用于收发的集成 FIFO。
- 8, 16 位或 32 位数据访问。
- 用于普通模式的DMA通道。

QSPI 是一种用于与闪存通信的专用接口。该接口支持单通道、双通道或四通道 SPI 闪存。

3.18. 加密加速单元 (CAU)

- 支持 DES、TDES 或 AES (128、192 或 256) 算法。
- DES/TDES支持电子密码本 (ECB) 或密码块链 (CBC) 模式。
- AES支持128位、192位或256位密钥。
- AES 支持电子密码本 (ECB)、密码分组链接 (CBC) 模式、计数器 (CTR) 模式、Galois/计数器模式 (GCM)、Galois 消息认证码模式 (GMAC)、计数器与 CBC-MAC (CCM)、密码消息认证码模式 (CMAC)、密码反馈模式 (CFB) 和输出反馈模式 (OFB)。

支持 ■ 的 DMA 传输，用于输入和输出数据。

加密加速单元支持 DES、TDES 或 AES (128、192 或 256) 算法的加速。DES/TDES 支持电子密码本 (ECB) 或密码分组链接 (CBC) 模式。AES 支持电子密码本 (ECB)、密码分组链接 (CBC) 模式、计数器模式 (CTR)、Galois/计数器模式 (GCM)、Galois 消息认证码模式 (GMAC)、计数器与 CBC-MAC 结合模式 (CCM)、密码反馈模式 (CFB) 以及输出反馈模式 (OFB)。

3.19. 哈希加速单元 (HAU)

- 支持 SHA-1、SHA-224 和 SHA-256 算法，符合 FIPS PUB 180-2 (美国联邦信息处理标准出版物 180-2)。
- 支持符合 IETF RFC 1321 (互联网工程任务组请求意见第 1321 号) 的 MD5。
- 支持 HMAC (密钥散列消息认证码) 算法。
- 自动切换以符合 MD5、SHA-1、SHA-224 和 SHA-256 算法的大端或小端模式。
- 自动填充以适应模块 512。
- 支持输入数据流的DMA模式。

HAU 支持 SHA-1、SHA-224、SHA-256、MD5 算法的加速，以及 HMAC (带密钥哈希消息认证码) 算法，该算法调用 SHA-1、SHA-224、SHA-256 或 MD5 哈希函数对密钥、消息、摘要进行三次计算。

3.20. 公钥密码加速单元 (PKCAU)

- 支持最多3136位操作数的RSA/DH算法。
- 支持最多640位操作数的ECC算法。
- 嵌入式 RAM，容量为 3584 字节。
- 蒙哥马利域与自然域之间的转换。
- 仅支持 32 位访问。

公钥加密也称为非对称加密，非对称加密算法使用不同的密钥进行加密和解密。公钥密码加速单元 (PKCAU) 可以加速 RSA (Rivest、Shamir 和 Adleman)、Diffie-Hellman (DH 密钥交换) 和 GF(p) 中的 ECC (椭圆曲线密码学) 运算。这些操作在 Montgomery 域中进行，以提高计算效率。

3.21. 红外线端口 (IFRP)

- IFRP输出信号由TIMER15_CH0和TIMER16_CH0决定。
- 为了获得正确的红外信号，TIMER15 应产生低频调制包络信号，而 TIMER16 应产生高频载波信号。

红外端口 (IFRP) 用于控制红外光LED，并发送红外数据以实现红外遥控。

该模块中没有寄存器，该模块由TIMER15和TIMER16控制。IFRP_OUT引脚可以通过GPIO复用功能选择寄存器进行配置。

3.22. 无线

3.22.1. 无线网络

支持的标准

- 802.11b / g / n /ax 兼容。
- 802.11e QoS 增强 (WMM)。
- 802.11i (WPA、WPA2、WPA3)。开放、共享密钥和对等密钥认证服务。
- WiFi WPS。
- WiFi 直连。
- 集成的 TCP/IP 协议。

Wi-Fi MAC

- 目标唤醒时间(TWT)操作。

- 两只NAV。
- 多 BSSID 操作。
- 基于OFDMA的随机接入。
- 空间重用。
- 用于高吞吐量的聚合MPDU (A-MPDU) 传输和接收。
- 支持立即确认 (ACK) 和块确认 (Block-ACK) 策略。
- 支持电源管理方案, 包括 WMM 节能、节能多轮询 (PSMP) 和多相 PSMP 操作。

- 帧间间隔时间支持, 包括RIFS。
- 支持 RTS / CTS 以及 CTS-to-self 帧序列以保护帧交换。

- 硬件中的退避计数器, 用于支持 WMM 规范中指定的多种优先级。

- 定时同步功能 (TSF)、网络分配向量 (NAV) 维护以及目标信标传输时间 (TBTT) 的硬件生成。
- 用于AES-CCMP、传统WPA TKIP、传统WEP加密以及支持密钥管理的硬件引擎。

- 可编程独立基础服务集 (IBSS) 或基础设施基础服务集或接入点功能。

Wi-Fi 物理层

- 单天线 1x1 流, 20MHz 信道。
- 20M 带宽。
- 作为非接入点站, 在上行和下行中使用MU-OFDMA。
 - 作为非接入点 (STA) 的下行多用户多输入多输出 (DL MU-MIMO)。
- 作为波束接收端的波束成形。
- Rx STBC方案 (1条空间流和2条时空流)。
- 中段序曲。
- DCM。
- 所有保护间隔 (0.8 / 1.6 / 3.2微秒)。
- 支持802.11ax MCS最高到MCS9, 最大物理传输速率为114.7Mbps。
- 每包发送功率控制。
- 高级信道估计/均衡、自动增益控制、CCA、载波/符号恢复以及帧检测。

- 数字校准算法用于应对 CMOS 射频芯片的工艺、电压和温度 (PVT) 变化。

- 每个数据包的信道质量和信号强度测量。
- 符合 FCC 及其他全球监管要求。

3.22.2. 蓝牙低功耗 (BLE)

支持的标准

- BLE5.3.

蓝牙低功耗链接层

- 支持多个同时的硬件连接 n.
- 广告扩展。
- 高占空比不可连接广播。
- 信道选择算法 #2。
- 支持多重同时蓝牙低功耗连接。

蓝牙低功耗调制解调器

- 高速 2M 物理层。
- 长距离编码物理层。
- 数据传输速率：125、500、1000 和 2000kbps。

3.22.3. 收音机

无线电在 Wi-Fi 和 BLE 之间共享。

- 分数-N用于多参考时钟支持。
- 集成式功率放大器，带功率控制。
- 优化的发射增益分布以提高线性度和噪声性能。
- 直接转换架构。
- 片上增益可选低噪声放大器，具有优化的噪声系数。
- 高动态范围自动增益控制。

3.23. 调试模式

- RISC-V 外部调试支持 0.13 版。

GD32VW553xx 系列提供多种调试功能。它们采用标准的 RISC-V 模块配置，并配有菊花链式标准 TAP 控制器。调试功能集成在 RISC-V 中。调试系统支持标准的 JTAG 调试。

3.24. 封装和工作温度

- QFN40 (GD32VW553Hx) 和 QFN32 (GD32VW553Kx) 。
- 工作温度范围：-40°C 到 +105°C (GD32VW553HxQ7) ， -40°C 到 +85°C (GD32VW553HxQ6) 。

4. 电气特性

4.1. 绝对最大额定值

最大额定值是指器件在不造成永久性损坏的情况下所能承受的极限。请注意，器件在超过最大额定值的条件下不能保证能够正常工作。长时间接触绝对最大额定条件可能会影响器件的可靠性。

表4-1. 绝对最大额定值(1)(4)

符号	参数	Min	Max	Unit
V_{DD}	外部电压范围 ⁽²⁾	-0.3	3.6	V
V_{DDA}	外部模拟电源电压	-0.3	3.6	V
AVDD33 模拟 ₋	射频模拟电压	-0.3	3.6	V
AVDD33 PA ₋	射频功率放大器电压	-0.3	3.6	V
AVDD33 时钟 ₋	射频时钟电压	-0.3	3.6	V
V_{IN}	5V 耐压引脚 ⁽³⁾ 上的输入电压	-0.3	$V_{DD} + 3.6$	V
	其他 I/O 的输入电压	-0.3	3.6	V
$ \Delta V_{DDx} $	不同 V_{DD} 电源引脚之间的差异	—	50	mV
I_{IO}	GPIO 引脚的最大电流	—	± 25	mA
T_A	工作温度范围	-40	+105	°C
$P_D^{(5)}$	QFN40在 $T_A = 105^\circ\text{C}$ 时的功耗	—	418	mW
	QFN32在 $T_A = 105^\circ\text{C}$ 时的功耗	—	389	
T_{STG}	存储温度范围	-65	+150	°C
T_J	最高结温	—	125	°C

(1) 通过设计保证，而非在生产中测试。(2) 所有主要电源和地引脚应连接到允许范围内的外部电源。(3) V_{IN} 最大值不能超过 5.5 V。(4) 建议 V_{DD} 和 V_{DDA} 由同一电源供电。在上电和运行期间， V_{DD} 和 V_{DDA} 之间的最大差异不超过 300 mV。(5) 当射频关闭时。

4.2. 操作条件特性

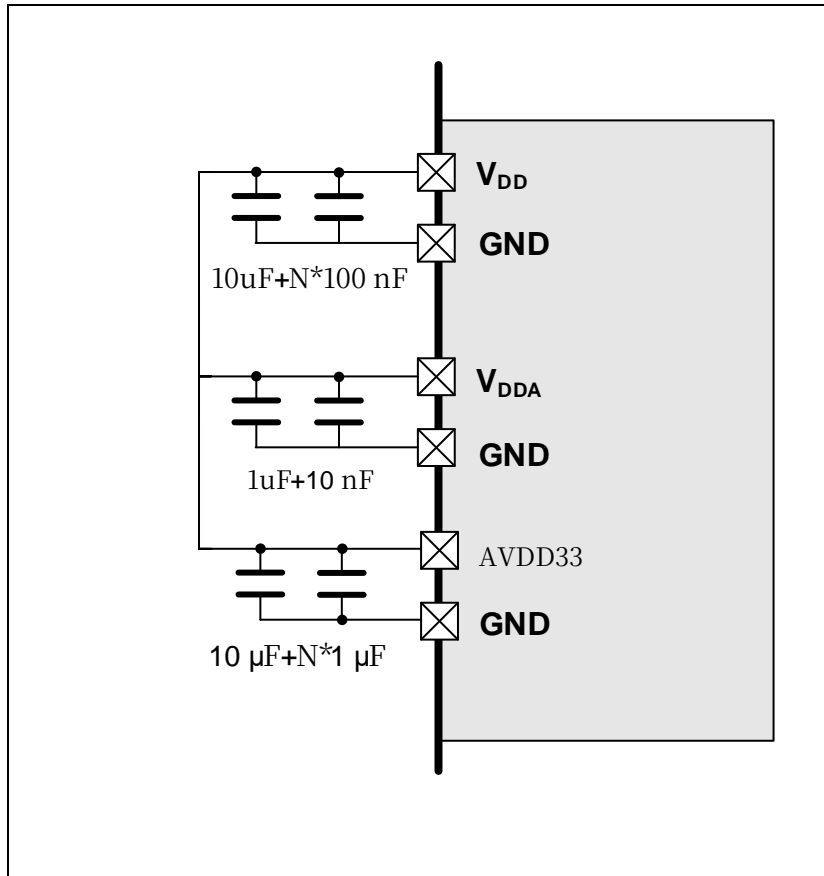
表 4-2. 直流工作条件

符号	参数	条件	最小 ⁽¹⁾			
V_{DD}	电源电压	—	1.8	3.3	3.6	V
V_{DDA}	模拟电源电压	—	1.8	3.3	3.6	V
AVDD33 模拟 ₋	射频模拟电压	—	2.5 ⁽²⁾	3.3	3.6	V
AVDD33 PA ₋	射频功率放大器电压	—	2.5 ⁽²⁾	3.3	3.6	V
AVDD33 时钟 ₋	射频时钟电压	—	2.5 ⁽²⁾	3.3	3.6	V
核心电压	核心逻辑供电电压 由内部电压调节器提供	—	—	1.1	—	V

(1) 基于特性评估，未在生产环境中测试。

(2) RF 性能可能在低于 3V 时下降。

图 4-1. 推荐的电源去耦电容器⁽¹⁾⁽²⁾⁽³⁾



(1) 使用精密内部参考电压时，需要一个约 0.1 μF 的旁路电容（或推荐并联连接的 1 μF ）。(2) AVDD33 包括 AVDD33_PA、AVDD33_ANA、AVDD33_CLK。(3) 所有去耦电容需要尽可能靠近 PCB 板上的引脚。

表 4-3. 时钟频率 (1)

符号	参数	条件	Min	Max	Unit
f_{HCLK}	AHB 时钟频率	—	—	160	MHz
f_{APB1}	APB1 时钟频率	—	—	80	MHz
f_{APB2}	APB2 时钟频率	—	—	160	MHz

(1) 通过设计保证，而非在生产中测试。

表 4-4. 上电/断电时的操作条件

拥有

符号	参数	条件	Min	Max	Unit
t_{VDD}	V_{DD} 上升时间速率	—	—	∞	$\mu\text{s}/\text{V}$
	V_{DD} 下落时间速率		TBD	—	

(1) 通过设计保证，而不是在生产中测试。

表 4-5. 操作条件的启动时序 (1)(2)(3)

符号	参数	条件	Typ	Unit
$t_{\text{start-up}}$	启动时间	来自 HXTAL 的时钟源	181	ms
		来自 IRC16M 的时钟源	1.03	

(1) 基于特性，不在生产环境中测试。

(2) 上电后，启动时间是指 NRST 上升沿高电平到第一个 I/O 之间的时间

指令。
(3) PLL 已关闭。

表 4-6. 节能模式唤醒时间特性 (1)(2)

符号	参数	Typ	Unit
t_{Sleep}	从睡眠模式唤醒	15.2	μs
$t_{Deep-sleep}$	从深度睡眠模式唤醒 (LDO开启)	67	
	从深度睡眠模式唤醒 (低功耗模式下的LDO)	66.8	
	从深度睡眠模式唤醒 (LDO开启和低驱动模式)	66.6	
	从深度睡眠模式唤醒 (LDO 处于低功耗且驱动器功率低模式)	66.6	
$t_{Standby}$	从待机模式唤醒	1030	

(1) 基于特性描述, 尚未在生产环境中测试。(2) 唤醒时间的测量从唤醒事件发生到应用程序代码读取第一条指令的时间, 条件如下: $V_{DD} = V_{DDA} = 3.3V$, $IRC16M = \text{系统时钟} = 16\text{ MHz}$ 。

4.3. 功耗

GD32VW553xx 采用先进的电源管理技术设计, 适用于物联网应用。

表 4-7. Wi-Fi 功耗特性

电源模式	MCU 状态	Wi-Fi 状态
活跃	活跃	活跃
Wi-Fi 休眠	活跃	省电模式: Wi-Fi 定期唤醒以监听信标帧以保持与接入点的连接。
轻度睡眠	电源开启, PLL 关闭, 时钟门控	省电模式: Wi-Fi 定期唤醒以监听信标帧以保持与接入点的连接。
冬眠	大部分时间关闭电源, 只保持唤醒上游资源就是力量	关闭电源
关机	—	关闭电源

表 4-8. Wi-Fi 功耗特性 (1)(2)(3)

电源模式	描述	消费	unit
活跃	Wi-Fi 发送 802.11b, CCK 1Mbps, 输出功率 = +18dBm ⁽⁴⁾	331	mA
	Wi-Fi 发送 802.11b, CCK 11Mbps, 输出功率 = +17dBm ⁽⁴⁾	315	mA
	Wi-Fi 发送 802.11g, OFDM 6Mbps, 输出功率 = +18分贝毫瓦 ⁽⁴⁾	317	mA
	Wi-Fi 发送 802.11g, OFDM 54Mbps, 输出功率 = +15分贝毫瓦 ⁽⁴⁾	283	mA
	Wi-Fi 发送 802.11n , HT 20M MCS0 , 撅嘴 +18分贝毫瓦 ⁽⁴⁾	316	mA
	Wi-Fi 发送 802.11n , HT 20M MCS7 , 撅嘴 +14分贝毫瓦 ⁽⁴⁾	275	mA
	Wi-Fi 发送 802.11ax , HE 20M MCS0 , 撅嘴 +18分贝毫瓦 ⁽⁴⁾	316	mA

电源模式	描述	消费	unit
	Wi-Fi 发送 802.11ax , HE 20M MCS9 , 撅嘴 +12分贝毫瓦 ⁽⁴⁾	265	mA
	Wi-Fi 接收 802.11b, CCK 1Mbps, -90dBm ⁽⁵⁾	99	mA
	Wi-Fi 接收 802.11b, CCK 11Mbps, -80Bm ⁽⁵⁾	100	mA
	Wi-Fi 接收 802.11g, OFDM 6Mbps, -80dBm ⁽⁵⁾	101	mA
	Wi-Fi 接收 802.11g, OFDM 54Mbps, -70dBm ⁽⁵⁾	102	mA
	Wi-Fi 接收 802.11n , HT 20M MCS0 , -75dBm ⁽⁵⁾	100	mA
	Wi-Fi 接收 802.11n , HT 20M MCS7 , -65dBm ⁽⁵⁾	103	mA
	Wi-Fi 接收 802.11ax , HE 20M MCS0 , -75dBm ⁽⁵⁾	101	mA
	Wi-Fi 接收 802.11ax , HE 20M MCS9 , -60dBm ⁽⁵⁾	107	mA
Wi-Fi 休眠	MCU 运行模式 ⁽⁶⁾	37.6	mA
轻度睡眠	DTIM=1	1.4	mA
	DTIM=3	0.55	mA
	DTIM=10	0.31	mA
冬眠	MCU处于待机模式 ⁽⁶⁾	TBD	μA
关机	—	1	uA

(1) 以下数据是在GD Wi-Fi演示板的天线端口测量的。(2) 除非另有说明, 所有TA条件下的数值和测试结果均为平均值。(3) DC电源 = 3.3 V, HXTAL = 40 MHz, 系统时钟 = 160 MHz。(4) 连续发射, 工作循环 = 100%。(5) 接收数据包长度 = 1024 字节。(6) $V_{DD} = V_{DDA} = 3.3 V$, HXTAL = 40 MHz, 系统时钟 = 160 MHz, 所有外设开启, Wi-Fi 除外。(7) DTIM功耗等于多个信标间隔的平均功耗。(8) $V_{DD} = V_{DDA} = 3.3 V$, LXTAL 关闭, IRC32K 开启, RTC 开启。

表 4-9. 功耗特性 (2)(3)(4)(5)(6)

符号	参数	条件	我的	最大单	
I _{DD} +I _{DDA}		$V_{DD} = V_{DDA} = 3.3$ 伏, 晶振 = 25 MHz, 系统时钟 = 160 MHz, 所有外设 已启用	—	35.52	— mA
		$V_{DD} = V_{DDA} = 3.3$ 伏, 晶振 = 25 MHz, 系统时钟 = 160 MHz, 所有外设 故障	—	18.72	— mA
		$V_{DD} = V_{DDA} = 3.3$ 伏, 晶振 = 25 MHz, 系统时钟 = 120 MHz, 所有外设 已启用	—	28.26	— mA
		$V_{DD} = V_{DDA} = 3.3$ 伏, 晶振 = 25 MHz, 系统时钟 = 120 MHz, 所有外设 故障	—	15.49	— mA
		$V_{DD} = V_{DDA} = 3.3 V$, 晶振 = 25 MHz, 系统时钟 = 108 MHz, 所有外设 已启用	—	25.74	— mA
		$V_{DD} = V_{DDA} = 3.3$ 伏, 晶振 = 25 MHz, 系统时钟 = 108 MHz, 所有外设 故障	—	14.24	— mA
		$V_{DD} = V_{DDA} = 3.3$ 伏, 晶振 = 25 MHz,	—	23.93	— mA

符号	参数	条件	我的	最大单
		系统时钟 = 96 MHz, 所有外设 已启用		
		$V_{DD} = V_{DDA} = 3.3$ 伏, 晶振 = 25 MHz, 系统时钟 = 96 MHz, 所有外设 故障	—	13.55 — mA
		$V_{DD} = V_{DDA} = 3.3$ 伏, 晶振 = 25 MHz, 系统时钟 = 72 MHz, 所有外设 已启用	—	19.22 — mA
		$V_{DD} = V_{DDA} = 3.3$ 伏, 晶振 = 25 MHz, 系统时钟 = 72 MHz, 所有外设 故障	—	12.74 — mA
		$V_{DD} = V_{DDA} = 3.3$ 伏, 晶振 = 25 MHz, 系统时钟 = 48 MHz, 所有外设 已启用	—	15.21 — mA
		$V_{DD} = V_{DDA} = 3.3$ 伏, 晶振 = 25 MHz, 系统时钟 = 48 MHz, 所有外设 故障	—	10.61 — mA
		$V_{DD} = V_{DDA} = 3.3$ 伏, 晶振 = 25 MHz, 系统时钟 = 36 MHz, 所有外设 已启用	—	12.43 — mA
		$V_{DD} = V_{DDA} = 3.3$ 伏, 晶振 = 25 MHz, 系统时钟 = 36 MHz, 所有外设 故障	—	7.55 — mA
		$V_{DD} = V_{DDA} = 3.3$ 伏, 晶振 = 25 MHz, 系统时钟 = 25 MHz, PLL 关闭, 全部 外设已启用	—	7.72 — mA
		$V_{DD} = V_{DDA} = 3.3$ V, HXTAL = 25 MHz, 系统时钟 = 25 MHz, PLL 关闭, 全部 外设已禁用	—	5.03 — mA
		$V_{DD} = V_{DDA} = 3.3$ V, 使用 IRC16M, 系统 时钟 = 16 MHz, PLL 关闭, 所有外设 已启用	—	5.18 — mA
		$V_{DD} = V_{DDA} = 3.3$ V, 使用 IRC16M, 系统 时钟 = 16 MHz, PLL 关闭, 所有外设 故障	—	3.37 — mA
		$V_{DD} = V_{DDA} = 3.3$ V, 使用 IRC16M, 系统 时钟 = 8 MHz, PLL 关闭, 所有外设 已启用	—	3.41 — mA
		$V_{DD} = V_{DDA} = 3.3$ V, 使用 IRC16M, 系统 时钟 = 8 MHz, PLL 关闭, 所有外设 故障	—	2.51 — mA
		$V_{DD} = V_{DDA} = 3.3$ V, 使用 IRC16M, 系统 时钟 = 4 MHz, PLL 关闭, 所有外设 已启用	—	2.53 — mA

符号	参数	条件	我的	最大单		
		$V_{DD} = V_{DDA} = 3.3\text{ V}$, 使用 IRC16M, 系统时钟 = 4 MHz, PLL 关闭, 所有外设残障	—	2.08	—	mA
		$V_{DD} = V_{DDA} = 3.3\text{ V}$, 使用 IRC16M, 系统时钟 = 2 MHz, PLL 关闭, 所有外设已启用	—	2.09	—	mA
		$V_{DD} = V_{DDA} = 3.3\text{ V}$, 使用 IRC16M, 系统时钟 = 2 MHz, PLL 关闭, 所有外设残障	—	1.86	—	mA
		$V_{DD} = V_{DDA} = 3.3\text{ V}$, 晶振 = 25 MHz, 系统时钟 = 160 MHz, CPU 时钟关闭, 所有外设已启用	—	30.88	—	mA
		$V_{DD} = V_{DDA} = 3.3\text{ 伏}$, 晶振 = 25 MHz, 系统时钟 = 160 MHz, CPU 时钟关闭, 所有外设已禁用	—	14.09	—	mA
		$V_{DD} = V_{DDA} = 3.3\text{ 伏}$, 晶振 = 25 MHz, 系统时钟 = 120 MHz, CPU 时钟关闭, 所有外设已启用	—	24.8	—	mA
		$V_{DD} = V_{DDA} = 3.3\text{ 伏}$, 晶振 = 25 MHz, 系统时钟 = 120 MHz, CPU 时钟关闭, 所有外设已禁用	—	12.01	—	mA
		$V_{DD} = V_{DDA} = 3.3\text{ 伏}$, 晶振 = 25 MHz, 系统时钟 = 108 MHz, CPU 时钟关闭, 所有外设已启用	—	22.62	—	mA
		$V_{DD} = V_{DDA} = 3.3\text{ 伏特}$, 晶振 = 25 兆赫, 系统时钟 = 108 MHz, CPU 时钟关闭, 所有外设已禁用	—	11.11	—	mA
		$V_{DD} = V_{DDA} = 3.3\text{ 伏}$, 晶振 = 25 MHz, 系统时钟 = 96 MHz, CPU 时钟关闭, 全部外设已启用	—	21.14	—	mA
		$V_{DD} = V_{DDA} = 3.3\text{ 伏特}$, 晶振 = 25 兆赫, 系统时钟 = 96 MHz, CPU 时钟关闭, 全部外设已禁用	—	10.77	—	mA
		$V_{DD} = V_{DDA} = 3.3\text{ 伏}$, 晶振 = 25 MHz, 系统时钟 = 72 MHz, CPU 时钟关闭, 全部外设已启用	—	17.14	—	mA
		$V_{DD} = V_{DDA} = 3.3\text{ 伏}$, 晶振 = 25 MHz, 系统时钟 = 72 MHz, CPU 时钟关闭, 全部外设已禁用	—	9.25	—	mA
		$V_{DD} = V_{DDA} = 3.3\text{ V}$, 晶振 = 25 MHz, 系统时钟 = 48 MHz, CPU 时钟关闭, 全部外设已启用	—	13.82	—	mA
		$V_{DD} = V_{DDA} = 3.3\text{ 伏}$, 晶振 = 25 MHz, 系统时钟 = 48 MHz, CPU 时钟关闭, 全部	—	8.28	—	mA

符号	参数	条件	我的	最大单
		外设已禁用		
		V _{DD} = V _{DDA} = 3.3 伏, 晶振 = 25 MHz, 系统时钟 = 36 MHz, CPU 时钟关闭, 全部 外设已启用	—	11.40 — mA
		V _{DD} = V _{DDA} = 3.3 伏, 晶振 = 25 MHz, 系统时钟 = 36 MHz, CPU 时钟关闭, 全部 外设已禁用	—	7.27 — mA
		V _{DD} = V _{DDA} = 3.3 伏, 晶振 = 25 MHz, 系统时钟 = 25 MHz, PLL 关闭, CPU 关闭时钟, 所有外设已启用	—	7.02 — mA
		V _{DD} = V _{DDA} = 3.3 伏, 晶振 = 25 MHz, 系统时钟 = 25 MHz, PLL 关闭, CPU 停止时钟, 所有外设已禁用	—	4.33 — mA
		V _{DD} = V _{DDA} = 3.3 V, 使用 IRC16M, 系统 时钟 = 16 MHz, 关闭 PLL, CPU 时钟关闭, All 外设已启用	—	4.39 — mA
		V _{DD} = V _{DDA} = 3.3 V, 使用 IRC16M, 系统 时钟 = 16 MHz, 关闭 PLL, CPU 时钟关闭, All 外设已禁用	—	2.60 — mA
		V _{DD} = V _{DDA} = 3.3 V, 使用 IRC16M, 系统 时钟 = 8 MHz, 关闭 PLL, CPU 时钟关闭, All 外设已启用	—	3.02 — mA
		V _{DD} = V _{DDA} = 3.3 V, 使用 IRC16M, 系统 时钟 = 8 MHz, 关闭 PLL, CPU 时钟关闭, All 外设已禁用	—	2.12 — mA
		V _{DD} = V _{DDA} = 3.3 V, 使用 IRC16M, 系统 时钟 = 4 MHz, 关闭 PLL, CPU 时钟关闭, All 外设已启用	—	2.32 — mA
		V _{DD} = V _{DDA} = 3.3 V, 使用 IRC16M, 系统 时钟 = 4 MHz, 关闭 PLL, CPU 时钟关闭, All 外设已禁用	—	1.88 — mA
		V _{DD} = V _{DDA} = 3.3 V, 使用 IRC16M, 系统 时钟 = 2 MHz, 关闭 PLL, CPU 时钟关闭, All 外设已启用	—	1.98 — mA
		V _{DD} = V _{DDA} = 3.3 V, 使用 IRC16M, 系统 时钟 = 2 MHz, 关闭 PLL, CPU 时钟关闭, All 外设已禁用	—	1.75 — mA
	电流供应 (深度睡眠 模式)	V _{DD} = V _{DDA} = 3.3 V, LDO 正常供电 以及普通驱动模式, IRC32K 关闭, RTC 关闭, 所有 GPIO 模拟模式	—	188.93 — μA
		V _{DD} = V _{DDA} = 3.3 V, LDO 处于低功耗状态, 且 普通驱动模式, IRC32K 关闭, RTC 关闭, 所有 GPIO 模拟模式	—	170.50 — μA
		V _{DD} = V _{DDA} = 3.3 V, LDO 正常供电	—	150.00 — μA

符号	参数	条件	我的	最大单
		低速驾驶模式, IRC32K 关闭, 关闭RTC, 所有 GPIO 模拟模式		
		$V_{DD} = V_{DDA} = 3.3\text{ V}$, LDO处于低功耗状态, 且低驱动模式, IRC32K 关闭, RTC 关闭, 全 GPIO 模拟模式	— 130.77	— μA
		$V_{DD} = V_{DDA} = 3.3\text{ V}$, LDO处于低功耗状态, 且低驱动模式, IRC32K 关闭, 关闭RTC, All GPIO 模拟模式, Wi-Fi、SRAM1、SRAM2、SRAM3 睡眠	— 99.07	— μA
	电流供应 (待机模式)	$V_{DD} = V_{DDA} = 3.3\text{ V}$, LXTAL 关闭, IRC32K 开启, RTC已开启	— 3.30	— μA
		$V_{DD} = V_{DDA} = 3.3\text{ V}$, LXTAL 关闭, IRC32K 开启, 关闭RTC	— 3.05	— μA
		$V_{DD} = V_{DDA} = 3.3\text{ V}$, LXTAL 关闭, IRC32K 关闭, 关闭RTC	— 2.73	— μA

(1) 基于特性描述, 未在生产中测试。(2) 除非另有说明, 所有给出的 T_A 条件和值测试结果均为平均值。(3) 当系统时钟大于 16 MHz 时, 使用 25 MHz 晶体, 并关闭 HXTAL 旁路功能, 使用 PLL。(4) 当模拟外设模块如 ADC、HXTAL、LXTAL、IRC16M 或 IRC32K 打开时, 应考虑额外的功耗。(5) 为了留有较大余量, 会根据批量生产数据进行调整。(6) 当 Wi-Fi 关闭时。

4.4. 电磁兼容特性

EMS (电磁敏感性) 包括 ESD (静电放电, 正负) 和 FTB (快速瞬变电压突发, 正负) 测试, 结果如表 4-10 所示。EMS 特性基于符合 IEC 61000 系列标准的 EMS 等级和类别。

表 4-10. EMS 特性 (1)

符号	参数	条件	等级/班级
V_{ESD}	施加到所有设备引脚的电压引起功能障碍	$V_{DD} = V_{DDA} = AVDD33 = 3.3\text{ V}$, $T_A = 25\text{ }^\circ\text{C}$, Wi-Fi 开启, QFN40, $f_{HCLK} = 160\text{ 兆赫}$ 符合 IEC 61000-4-2 标准	TBD
V_{FTB}	施加快速瞬态电压脉冲于通过……引起功能障碍 V_{DD} 与地之间的100 pF	$V_{DD} = V_{DDA} = AVDD33 = 3.3\text{ V}$, $T_A = 25\text{ }^\circ\text{C}$, Wi-Fi 开启, QFN40, $f_{HCLK} = 160\text{ 兆赫}$ 符合 IEC 61000-4-4 标准	TBD

(1) 基于特性评估, 未在生产环境中测试。

4.5. 电源监控器特性

表 4-11. 电源监控器特性

符号	参数	条件	Min	Typ	Max	Unit
$V_{LVD}^{(1)}$	低压检测器 门槛	LVDT[2:0] = 000, 上升沿	—	2.19	—	V
		LVDT[2:0] = 000, 下降沿	—	2.08	—	V
		LVDT[2:0] = 001, 上升沿	—	2.33	—	V
		LVDT[2:0] = 001, 下降沿	—	2.22	—	V
		LVDT[2:0] = 010, 上升沿	—	2.47	—	V
		LVDT[2:0] = 010, 下降沿	—	2.36	—	V
		LVDT[2:0] = 011, 上升沿	—	2.61	—	V
		LVDT[2:0] = 011, 下降沿	—	2.50	—	V
		LVDT[2:0] = 100, 上升沿	—	2.75	—	V
		LVDT[2:0] = 100, 下降沿	—	2.64	—	V
		LVDT[2:0] = 101, 上升沿	—	2.90	—	V
		LVDT[2:0] = 101, 下降沿	—	2.79	—	V
		LVDT[2:0] = 110, 上升沿	—	3.04	—	V
		LVDT[2:0] = 110, 下降沿	—	2.92	—	V
		LVDT[2:0] = 111, 上升沿	—	3.17	—	V
		LVDT[2:0] = 111, 下降沿	—	3.06	—	V
$V_{LVDhyst}^{(2)}$	LVD 滞后	—	—	100	—	mV
$V_{POR}^{(1)}$	上电复位 门槛	—	—	1.55	—	V
$V_{PDR}^{(1)}$	断电重置 门槛		—	1.51	—	V
$V_{PDRhyst}^{(2)}$	PDR 滞后		—	40	—	mV
$t_{RSTTEMPO}^{(2)}$	重置延时		—	2.6	—	ms

(1) 基于特性描述, 未在生产环境中测试。(2) 通过设计保证, 未在生产环境中测试。

4.6. 电敏感

为了确定器件在电气灵敏度方面的性能, 对其进行应力测试。静电放电 (ESD) 直接施放到样品的引脚上。静态锁定 (LU) 测试基于两种测量方法。

表 4-12. 静电放电(ESD)特性 (1)

符号	参数	条件	Min	Typ	Max	Unit
$V_{ESD(HBM)}$	静电放电电压 (人体模型)	$T_A = 25\text{ }^\circ\text{C}$; ESDA/JEDEC JS-001-2017	—	—	TBD	V
$V_{ESD(CDM)}$	静电放电电压 (充电设备型号)	$T_A = 25\text{ }^\circ\text{C}$; ESDA/JEDEC JS-002-2018	—	—	TBD	V

(1) 基于特性描述, 尚未在生产中测试。(2) 有调整空间, 将很快进行测试。

表 4-13. 静态锁存特性 (1)

符号	参数	条件	Min	Typ	Max	Unit
LU	我测试	$T_A = 25\text{ }^\circ\text{C}$; JESD78E	—	—	TBD	mA
	V_{supply} 过电压		—	—	TBD	V

(1) 基于特性描述, 尚未在生产中测试。(2) 有调整空间, 将很快进行测试。

4.7. 外部时钟特性

表 4-14. 由晶体/陶瓷产生的高速外部时钟 (HXTAL) 特性

符号	参数	条件	Min	Typ	Max	Unit
f_{HXTAL}	频率范围	—	19.2	40	52	MHz
C_{HXTAL}	晶体负载电容	—	9	10	12	pF
ESR	等效串联电阻	—	—	—	70	Ω
f_{toL}	频率容差	初始和超过温度	-20	—	20	ppm
$t_{SUHXTAL}^{(1)}$	Crystal 启动时间	$V_{DD} = 3.3\text{ 伏}$, $T_A = 25\text{ }^\circ\text{C}$, $f_{HXTAL} = 40\text{ 兆赫}$	—	0.75	—	ms

(1) 基于特性评估, 未在生产环境中测试。

表 4-15. 高速外部用户时钟特性 (HXTAL 旁路模式)

符号	参数	条件	最小			Unit
f_{HXTAL} 文本	频率范围	—	—	40	—	MHz
V_{HXTAL}	OSCIN 输入电压	—	0.7	—	2.5	V
杜西(HXTAL)	占空比	—	45	50	55	%
PN	相位噪声	@1kHz, $f_{HXTAL} = 40\text{ MHz}$	—	—	-125	dBc/Hz
		@10kHz $f_{HXTAL} = 40\text{ MHz}$	—	—	-138	dBc/Hz
		@100kHz $f_{HXTAL} = 40\text{ MHz}$	—	—	-143	dBc/Hz
f_{toL}	频率容差 初始值及温度变化	—	-20	—	20	ppm

表 4-16. 由晶体/陶瓷产生的低速外部时钟 (LXTAL)

特征

参数	条件	Min	Typ	最大	单位	
$f_{LXTAL}^{(1)}$	晶体或陶瓷频率 $V_{DD} = 3.3 V$	—	32.768	—	kHz	
$C_{LXTAL}^{(2)(3)}$	推荐搭配 OSC32IN上的电容 以及 OSC32OUT	—	15	—	pF	
$g_m^{(2)}$	振荡器跨导	较低的驾驶能力	—	4.5	—	μ音/视
		中低速驾驶能力	—	6.5		
		中高速驾驶能力	—	13		
		更高的驾驶能力	—	19		
$I_{DDLXTAL}^{(1)}$	水晶或陶瓷操作 当前	$V_{DD} = V_{DDA} = 3.3 V$, 较低的驾驶能力	—	0.8	—	μA
		$V_{DD} = V_{DDA} = 3.3$ 伏, 中档 驾驶能力低	—	0.94		
		$V_{DD} = V_{DDA} = 3.3$ 伏, 中档 高驾驶能力	—	1.34		
		$V_{DD} = V_{DDA} = 3.3$ 伏, 更高 驾驶能力	—	1.74		
$t_{SULXTAL}^{(1)(4)}$	晶体或陶瓷初创企业 time $V_{DD} = 3.3 V$	—	2	—	s	

(1) 基于特性描述, 未在生产中测试。(2) 通过设计保证, 未在生产中测试。(3) $C_{LXTAL1} = C_{LXTAL2} = 2^*(C_{LOAD} + C_S)$, 对于 C_{LXTAL1} 和 C_{LXTAL2} , 建议在 OSC32IN 和 OSC32OUT 上匹配电容。对于 C_{LOAD} , 这是晶体/陶瓷的负载电容, 由晶体或陶瓷制造商提供。对于 C_S , 这是 PCB 和 MCU 引脚的杂散电容。(4) $t_{SULXTAL}$ 是从启用(通过软件)到 32.768 kHz 振荡器稳定标志被设置时测量的启动时间。此值因晶体制造商而差异较大。

表 4-17. 低速外部用户时钟特性 (LXTAL 在旁路模式下)

符号	参数	条件	Min	Typ	Max	Unit
$f_{LXTAL_ext(1)}$	外部时钟源或 振荡器频率	$V_{DD} = 3.3 V$	—	32.768	1000	kHz
$V_{LXTALH}^{(2)}$	OSC32IN 输入引脚高电平 电压	$V_{DD} = 3.3$ 伏	$0.7 * V_{DD}$	—	—	V
$V_{LXTALL}^{(2)}$	OSC32IN 输入引脚低电平 电压		—	—	$0.3 * V_{DD}$	
$t_{H/L(LXTAL)}^{(2)}$	OSC32IN 高电平或低电平时间	—	450	—	—	ns
$t_{R/F(LXTAL)}^{(2)}$	OSC32IN 上升或下降时间	—	—	—	50	
$C_{IN}^{(2)}$	OSC32IN 输入电容	—	—	5	—	pF
$D_{LXTAL}^{(2)}$	占空比	—	30	—	70	%

(1) 基于特性描述, 未在生产环境中测试。(2) 通过设计保证, 未在生产环境中测试。

4.8. 内部时钟特性

表 4-18. 高速内部时钟 (IRC16M) 特性

符号	参数	条件	最小	Typ	Max	Unit
f_{IRC16M}	高速内部振荡器 (IRC16 M) 频率	$V_{DD} = V_{DDA} = 3.3 V$	—	16	—	MHz
ACC_{IRC16M}	IRC16 M 振荡器频率 精度, 出厂修整	$2.7 V \leq V_{DD} = V_{DDA} \leq 3.63 V,$ $T_A = -40^\circ C \sim +105^\circ C^{(1)}$	-2.0	—	+2.0	%
		$V_{DD} = V_{DDA} = 3.3 V,$ $T_A = 25^\circ C$	-1.0	—	+1.0	%
	IRC16 M 振荡器频率 精确度, 用户修剪步骤 ⁽¹⁾	—	-0.5	—	—	%
$D_{UCY}_{IRC16M}^{(2)}$	IRC16 M 振荡器占空比	$V_{DD} = V_{DDA} = 3.3 V$	45	50	55	%
$I_{DDAIRC16M}^{(1)}$	IRC16 M 振荡器运行中 当前	$V_{DD} = V_{DDA} = 3.3 V$	—	70	—	μA
$t_{SUIRC16M}^{(1)}$	IRC16 M 振荡器启动时间	$V_{DD} = V_{DDA} = 3.3 V$	—	1.51	—	μs

(1) 基于特性描述, 未在生产环境中测试。(2) 通过设计保证, 未在生产环境中测试。

表 4-19. 低速内部时钟 (IRC32K) 特性

符号	参数	条件	Min	Typ	Max	Unit
$f_{IRC32K}^{(1)}$	低速内部 振荡器 (IRC32K) 频率	$V_{DD} = V_{DDA} = 3.3 V,$ $T_A = -40^\circ C \sim +105^\circ C$	—	32	—	kHz
$I_{DDAIRC32K}^{(2)}$	IRC32K 振荡器 工作电流	$V_{DD} = V_{DDA} = 3.3 V$	—	0.31	—	μA
$t_{SUIRC32K}^{(2)}$	IRC32K 振荡器启动 time	$V_{DD} = V_{DDA} = 3.3 V$	—	26.9	—	μs

(1) 通过设计保证, 而非在生产中测试。(2) 基于特性评估, 而非在生产中测试。

4.9. PLL 特性

表 4-20. PLLDIG 特性

符号	参数	条件	Min	Typ	Max	Unit
$f_{PLLIN}^{(2)}$	PLL 输入时钟频率	—	19.2	40	52	MHz
$f_{PLLOUT}^{(2)}$	PLL 输出时钟频率	—	—	—	480	MHz
$f_{VCO}^{(2)}$	PLL VCO 输出时钟 频率	—	—	960	—	MHz
$t_{LOCK}^{(1)}$	PLL 锁定时间	—	—	—	50	μs
$I_{DDA}^{(1)}$	电流消耗	—	—	1.8	—	mA
$J_{PLL}^{(1)}$	绝对均方根抖动	晶体频率 = 40 MHz	—	8	—	ps

(1) 基于特性描述, 未在生产环境中测试。(2) 通过设计保证, 未在生产环境中测试。

4.10. 内存特性

表 4-21 闪存特性

符号	参数	条件	Min	Typ	Max	Unit
PE _{CYC} ⁽¹⁾	保证数量 编程/擦除循环 在失效前 (耐久性)	T _A = -40 °C ~ +105 °C	100	—	—	千周期
t _{RET} ⁽¹⁾	数据保留时间	—	—	20	—	年
t _{PROG} ⁽²⁾	单词 编程 时间	T _A = -40 °C ~ +105 °C	—	1000	—	μs
t _{ERASE} ⁽²⁾	第 ⁽³⁾ 页擦除时间	T _A = -40 °C ~ +105 °C	—	100	—	ms
t _{MERASE} ⁽²⁾	批量擦除时间	T _A = -40 °C ~ +105 °C	—	12	—	s

(1) 基于特性描述, 未在生产中测试。(2) 通过设计保证, 未在生产中测试。(3) 4KB。

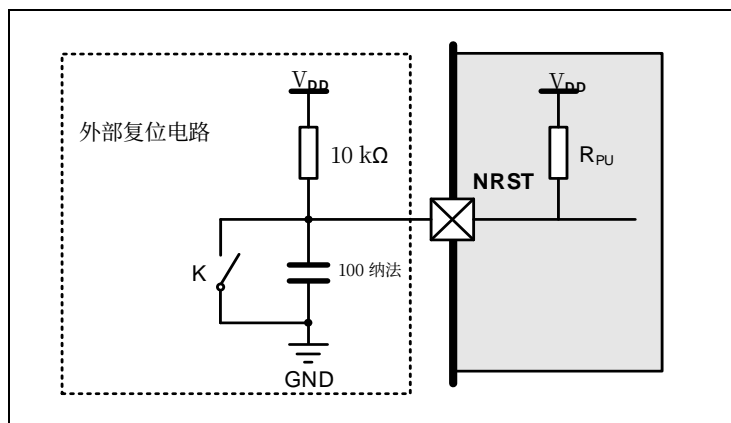
4.11. NRST 引脚特性

表 4-22. NRST 引脚特性

符号	参数	条件	Min	Typ	Max	Unit
V _{IL(NRST)} ⁽¹⁾	NRST 输入低电压	V _{DD} = V _{DDA} = 1.8 V	0.3V _{DD}	—	TBD	V
V _{IH(NRST)} ⁽¹⁾	NRST 输入高电压		TBD	—	0.7V _{DD}	
V _{hyst} ⁽¹⁾	施密特触发器电压滞后		—	370	—	mV
V _{IL(NRST)} ⁽¹⁾	NRST 输入低电压	V _{DD} = V _{DDA} = 3.3 V	0.3V _{DD}	—	TBD	V
V _{IH(NRST)} ⁽¹⁾	NRST 输入高电压		TBD	—	0.7V _{DD}	
V _{hyst} ⁽¹⁾	施密特触发器电压滞后		—	420	—	mV
V _{IL(NRST)} ⁽¹⁾	NRST 输入低电压	V _{DD} = V _{DDA} = 3.6 V	0.3V _{DD}	—	TBD	V
V _{IH(NRST)} ⁽¹⁾	NRST 输入高电压		TBD	—	0.7V _{DD}	
V _{hyst} ⁽¹⁾	施密特触发器电压滞后		—	440	—	mV
R _{pu} ⁽²⁾	上拉等效电阻	—	—	40	—	kΩ

(1) 基于特性描述, 未在生产环境中测试。(2) 通过设计保证, 未在生产环境中测试。

图 4-2. 推荐的外部 NRST 引脚电路



4.12. GPIO 特性

表 4-23. I/O 端口直流特性 (1)(3)

符号	参数	条件	Min	Typ	Max	Unit
V_{IL}	标准 IO 低电平输入电压	1.8 伏 $\leq V_{DD} \leq 3.6$ 伏	—	—	$0.3 V_{DD}$	V
	5V 耐受型低电平 IO 电平输入电压	1.8 伏 $\leq V_{DD} \leq 3.6$ 伏	—	—	$0.3 V_{DD}$	V
V_{IH}	标准输入输出低电平输入电压	1.8 伏 $\leq V_{DD} \leq 3.6$ 伏	$0.7 V_{DD}$	—	—	V
	5V 耐受型低电平 IO 电平输入电压	1.8 伏 $\leq V_{DD} \leq 3.6$ 伏	$0.7 V_{DD}$	—	—	V
V_{OL} (IO_速度 = 最大)	低级输出 IO 引脚的电压 ($I_{IO} = +8$ mA)	$V_{DD} = 1.8$ 伏	—	0.14	—	V
		$V_{DD} = 2.7$ V	—	0.11	—	V
		$V_{DD} = 3.3$ 伏	—	0.10	—	
		$V_{DD} = 3.6$ 伏	—	0.10	—	
V_{OL} (IO_速度 = 最大)	低级输出 IO 引脚的电压 ($I_{IO} = +20$ mA)	$V_{DD} = 1.8$ 伏	—	0.41	—	V
		$V_{DD} = 2.7$ V	—	0.27	—	V
		$V_{DD} = 3.3$ 伏	—	0.25	—	
		$V_{DD} = 3.6$ 伏	—	0.25	—	
V_{OH} (IO_速度 = 最大)	高级输出 IO 引脚的电压 ($I_{IO} = +8$ mA)	$V_{DD} = 1.8$ 伏	—	1.59	—	V
		$V_{DD} = 2.7$ V	—	2.56	—	V
		$V_{DD} = 3.3$ V	—	3.17	—	
		$V_{DD} = 3.6$ 伏	—	3.47	—	
V_{OH} (IO_速度 = 最大)	高级输出 IO 引脚的电压 ($I_{IO} = +20$ mA)	$V_{DD} = 1.8$ 伏	—	1.17	—	V
		$V_{DD} = 2.7$ V	—	2.32	—	V
		$V_{DD} = 3.3$ 伏	—	2.96	—	
		$V_{DD} = 3.6$ 伏	—	3.28	—	
V_{OL} (IO_速度 = 25 MHz)	低级输出 IO 引脚的电压 ($I_{IO} = +8$ mA)	$V_{DD} = 1.8$ 伏	—	0.20	—	V
		$V_{DD} = 2.7$ V	—	0.14	—	V
		$V_{DD} = 3.3$ 伏	—	0.13	—	
		$V_{DD} = 3.6$ 伏	—	0.13	—	
V_{OL} (IO_速度 = 25 MHz)	低级输出 IO 引脚的电压 ($I_{IO} = +20$ mA)	$V_{DD} = 1.8$ 伏	—	0.70	—	V
		$V_{DD} = 2.7$ V	—	0.37	—	V
		$V_{DD} = 3.3$ 伏	—	0.33	—	
		$V_{DD} = 3.6$ 伏	—	0.32	—	
V_{OH} (IO_速度 = 25 MHz)	高级输出 IO 引脚的电压 ($I_{IO} = +8$ mA)	$V_{DD} = 1.8$ 伏	—	1.50	—	V
		$V_{DD} = 2.7$ V	—	2.51	—	V
		$V_{DD} = 3.3$ 伏	—	3.12	—	
		$V_{DD} = 3.6$ 伏	—	3.43	—	
V_{OH} (IO_速度 = 25 MHz)	高级输出 IO 引脚的电压 ($I_{IO} = +17$ mA)	$V_{DD} = 1.8$ 伏	—	0.94	—	V

符号	参数	条件	Min	Typ	Max	Unit
	高级输出	$V_{DD} = 2.7V$	—	2.16	—	V
	IO 引脚的电压 ($I_{IO} = +20 \text{ mA}$)	$V_{DD} = 3.3\text{伏}$	—	2.83	—	
		$V_{DD} = 3.6\text{伏}$	—	3.16	—	
V_{OL} (IO_速度 = 10 MHz)	低级输出	$V_{DD} = 1.8\text{伏}$	—	0.40	—	V
	IO 引脚的电压 ($I_{IO} = +8 \text{ mA}$)	$V_{DD} = 2.7V$	—	0.25	—	V
		$V_{DD} = 3.3V$	—	0.23	—	
		$V_{DD} = 3.6\text{伏}$	—	0.22	—	
V_{OL} (IO_速度 = 10 MHz)	低级输出	$V_{DD} = 1.8\text{伏}$	—	0.9	—	V
	IO 引脚的电压 ($I_{IO} = +12 \text{ mA}$)	$V_{DD} = 2.7V$	—	0.54	—	V
		$V_{DD} = 3.3V$	—	0.47	—	
		$V_{DD} = 3.6\text{伏}$	—	0.46	—	
V_{OH} (IO_速度 = 10 MHz)	高级输出	$V_{DD} = 1.8\text{伏}$	—	1.21	—	V
	IO 引脚的电压 ($I_{IO} = +8 \text{ mA}$)	$V_{DD} = 2.7V$	—	2.36	—	V
		$V_{DD} = 3.3\text{伏}$	—	3.00	—	
		$V_{DD} = 3.6\text{伏}$	—	3.32	—	
V_{OH} (IO_速度 = 10 MHz)	高级输出	$V_{DD} = 1.8\text{伏}$	—	0.88	—	V
	IO 引脚的电压 ($I_{IO} = +10 \text{ mA}$)	$V_{DD} = 2.7V$	—	1.92	—	V
		$V_{DD} = 3.3\text{伏}$	—	2.66	—	
		$V_{DD} = 3.6\text{伏}$	—	3.00	—	
V_{OL} (IO_速度 = 2 MHz)	低级输出	$V_{DD} = 1.8\text{伏}$	—	0.22	—	V
	IO 引脚的电压 ($I_{IO} = +1 \text{ mA}$)	$V_{DD} = 2.7V$	—	0.15	—	V
		$V_{DD} = 3.3\text{伏}$	—	0.14	—	
		$V_{DD} = 3.6\text{伏}$	—	0.13	—	
V_{OL} (IO_速度 = 2 MHz)	低级输出	$V_{DD} = 1.8\text{伏}$	—	0.56	—	V
	IO 引脚的电压 ($I_{IO} = +2 \text{ mA}$)	$V_{DD} = 2.7V$	—	0.70	—	V
		$V_{DD} = 3.3\text{伏}$	—	0.59	—	
		$V_{DD} = 3.6\text{伏}$	—	0.57	—	
V_{OH} (IO_速度 = 2 MHz)	高级输出	$V_{DD} = 1.8\text{伏}$	—	1.49	—	V
	IO 引脚的电压 ($I_{IO} = +1 \text{ mA}$)	$V_{DD} = 2.7V$	—	2.51	—	V
		$V_{DD} = 3.3\text{伏}$	—	3.13	—	
		$V_{DD} = 3.6\text{伏}$	—	3.44	—	
V_{OH} (IO_速度 = 2 MHz)	高级输出	$V_{DD} = 1.8\text{伏}$	—	0.99	—	V
	IO 引脚的电压 ($I_{IO} = +2 \text{ mA}$)	$V_{DD} = 2.7V$	—	1.73	—	V
		$V_{DD} = 3.3\text{伏}$	—	2.55	—	

符号	参数		条件	Min	Typ	Max	Unit
	(我 _{io} = +4 mA)		V _{DD} = 3.6伏	—	2.90	—	
R _{PU} ⁽²⁾	内部 引体向上 电阻	所有针	—	—	40	—	kΩ
		PU	—	—	10	—	
R _{PD} ⁽²⁾	内部 下拉 电阻	所有针	—	—	40	—	kΩ
		PU	—	—	10	—	

(1) 基于特性描述, 未在生产中测试。(2) 通过设计保证, 未在生产中测试。(3) 除 PC13 / PC14 / PC15 外的所有引脚。由于 PC13 到 PC15 通过电源开关供电, 而电源开关只能提供小电流 (典型源能力: 这几个 IO 共享 3 mA, 但吸收能力与其他 IO 相同), 当 GPIO PC13 到 PC15 处于输出模式时, 其速度不应超过 2 MHz (最大负载: 30 pF)。

表 4-24. I/O 端口交流特性 (1)(2)

GPIOx-OSPD[1:0] 位值 ⁽³⁾	参数	条件	Max	Unit
GPIOx-OSPD->OSPDy[1:0] = 00 (IO_速度 = 2 MHz)	最大值 频率 ⁽⁵⁾	1.8 V ≤ V _{DD} ≤ 3.6 V, CL = 10pF	3.47	MHz
		1.8 V ≤ V _{DD} ≤ 3.6 V, CL = 30pF	3.15	
		1.8 V ≤ V _{DD} ≤ 3.6 V, CL = 50pF	2.77	
GPIOx-OSPD->OSPDy[1:0] = 01 (IO_速度 = 10 MHz)	最大值 频率 ⁽⁵⁾	1.8 V ≤ V _{DD} ≤ 3.6 V, CL = 10pF	24.33	MHz
		1.8 V ≤ V _{DD} ≤ 3.6 V, CL = 30pF	20.41	
		1.8 V ≤ V _{DD} ≤ 3.6 V, CL = 50pF	15.63	
GPIOx-OSPD->OSPDy[1:0] = 10 (IO_速度 = 25 MHz)	最大值 频率 ⁽⁴⁾	1.8 V ≤ V _{DD} ≤ 3.6 V, CL = 10pF	142.45	MHz
		1.8 V ≤ V _{DD} ≤ 3.6 V, CL = 30pF	100.55	
		1.8 V ≤ V _{DD} ≤ 3.6 V, CL = 50pF	48.38	
GPIOx-OSPD->OSPDy[1:0] = 11 (IO_速度 = 最大)	最大值 频率 ⁽⁵⁾	1.8 V ≤ V _{DD} ≤ 3.6 V, CL = 10pF	246.91	MHz
		1.8 V ≤ V _{DD} ≤ 3.6 V, CL = 30pF	159.87	
		1.8 V ≤ V _{DD} ≤ 3.6 V, CL = 50pF	117.79	

(1) 基于特性描述, 未在生产中测试。(2) 除非另有说明, 所有测试结果均在 T_A = 25 °C 下给出。(3) I/O 速度通过 GPIOx-OSPD0->OSPDy [1:0] 位配置。请参阅 GD32VW553xx 用户手册, 该手册用于设置 GPIO 端口输出速度。(4) 仅供参考, 具体视用户设计而定。(5) 最大频率定义为上升时间与下降时间之和小于 2/3 周期时。

4.13. ADC 特性

表 4-25. ADC 特性

符号	参数	条件	Min	Typ	Max	Unit
V _{DDA} ⁽²⁾	工作电压	—	1.62	3.3	3.6	V
V _{IN} ⁽²⁾	ADC 输入电压范围	—	0	—	V _{DDA}	V
f _{ADC} ⁽²⁾	ADC 时钟 ⁽³⁾	2.4 伏 ≤ 伏 _{DDA} ≤ 3.6 伏	—	—	42	MHz
		1.62 伏 ≤ 伏 _{DDA} ≤ 2.4 伏	—	—	14	
f _S ⁽²⁾	采样率	12位	0.007	—	3	MSPS
V _{AIN} ⁽²⁾	模拟输入电压	9 个外部; 2 个内部	0	—	V _{DDA}	V

符号	参数	条件	Min	Typ	Max	Unit
$R_{AIN}^{(2)}$	外部输入阻抗	见公式1	—	—	178.8	k Ω
$R_{ADC}^{(2)}$	输入采样开关 抵抗	—	—	—	0.2	k Ω
$C_{ADC}^{(2)}$	输入采样 电容	无引脚/焊盘电容 包含	—	—	6.57	pF
$t_s^{(2)}$	采样时间	$f_{ADC}^{(3)} = 42$ 兆赫	0.036	—	11.42	μ s
$t_{CONV}^{(2)}$	完全转换 时间 (包括采样 时间)	12位	14	—	492	$1 / f_{ADC}$
$t_{SU}^{(2)}$	启动时间	—	—	—	1	μ s

(1) 基于特性分析, 未在生产中测试。(2) 通过设计保证, 未在生产中测试。(3) 当 V_{DDA} 的电源电压为 2.4V 至 3.6V 时, f_{ADC} 的最大频率为 42 MHz; 当 V_{DDA} 的电源电压为 1.62V 至 2.4V 时, f_{ADC} 的最大频率为 14 MHz。

方程 1: $R_{AIN\ max}$ 公式 $R_{AIN} < T_s f_{ADC} * C_{ADC} * \ln(2^{N+2}) - R_{ADC}$

上面的公式 (方程式1) 用于确定在误差低于 1/4 LSB 时允许的最大外部阻抗。这里的 $N = 12$ (来自 12 位分辨率)。

表 4-26. 适用于 $f_{ADC} = 42$ MHz 的 ADC $R_{AIN\ max}$ (1)

T_s (周期)	t_s (μ s)	$R_{AIN\ max}$ (k Ω)
1.5	0.036	0.36
2.5	0.06	0.73
14.5	0.345	5.21
27.5	0.655	10.07
55.5	1.32	20.52
83.5	1.99	30.9
111.5	2.655	41.44
143.5	3.416	53.39
479.5	11.42	178.8

(1) 基于特性评估, 未在生产环境中测试。

表 4-27. ADC 在 $f_{ADC} = 42$ MHz 时的动态精度 (1)

符号	参数	测试条件	Min	Typ	Max	Unit
ENOB	有效位数	$f_{ADC} = 42$ 兆赫, $V_{DDA} = 3.3$ 伏特 输入频率 = 20 kHz, 温度 = 25°C	—	11	—	bits
SNDR	信噪比和失真比		—	68.21	—	dB
SNR	信噪比		—	68.39	—	
THD	总谐波失真		—	-81.5	—	

(1) 基于特性评估, 未在生产环境中测试。

表 4-28. ADC 在 $f_{ADC} = 42$ MHz 下的静态精度

符号	参数	测试条件	Typ ⁽¹⁾		Unit
偏移	偏移误差	$f_{ADC} = 42$ 兆赫, $V_{DDA} = 3.3$ V	± 1	—	LSB
DNL	差分线性误差		± 0.9	—	
INL	积分线性误差		± 1.1	—	

(1) 基于特性评估, 未在生产环境中测试。

4.14. 温度传感器特性

表 4-29. 温度传感器特性 (1)

符号	参数	Min	Typ	Max	Unit
T_L	V_{SENSE} 随温度的线性关系	—	± 1	—	$^{\circ}\text{C}$
平均_坡度	平均坡度	—	4.3	—	毫伏/ $^{\circ}\text{C}$
V_{25}	25 $^{\circ}\text{C}$ 下的电压	—	1.42	—	V
t_{START}	启动时间	—	8	—	μs
$t_{s_temp}^{(2)}$	读取温度时的 ADC 采样时间	—	13.7	—	μs

(1) 基于特性描述, 未在生产中测试。(2) 最短采样时间可以通过应用中的多次迭代来确定。

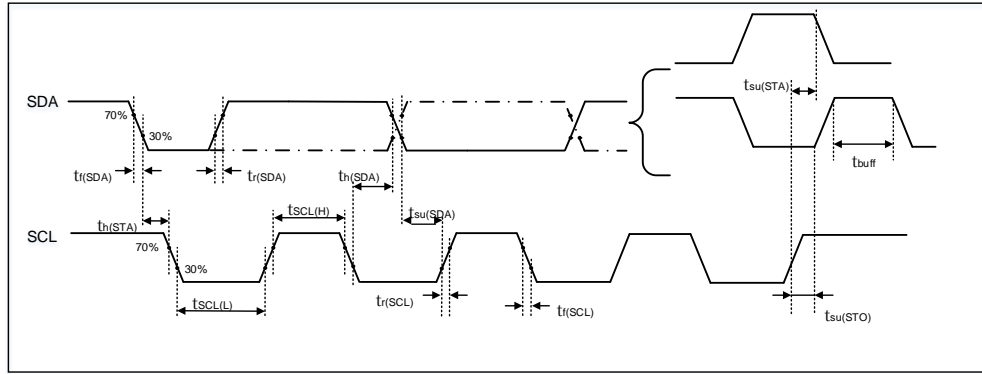
4.15. I2C 特性

表 4-30. I2C 特性 (1)(2)(3)

符号	参数	条件	标准 mode		快速模式		快速模式 plus		Unit
			Min	Max	Min	Max	Min	Max	
$t_{SCL(H)}$	SCL 时钟高 time	—	4.0	—	0.6	—	0.2	—	μs
$t_{SCL(L)}$	SCL 时钟低电平时间	—	4.7	—	1.3	—	0.5	—	μs
$t_{su}(SDA)$	SDA 设置时间	—	250	—	100	—	50	—	ns
$t_h(SDA)$	SDA 数据保持时间	—	0 ⁽³⁾	3450	0	900	0	450	ns
$t_r(SDA/SCL)$	SDA 和 SCL 上升 time	—	—	1000	—	300	—	120	ns
$t_r(SDA/SCL)$	SDA 和 SCL 下降 time	—	—	300	3 ⁽⁴⁾⁽⁵⁾	300	3 ⁽⁴⁾⁽⁶⁾	120	ns
$t_h(STA)$	启动条件保持 time	—	4.0	—	0.6	—	0.26	—	μs
$t_s(STA)$	重复启动 条件 准备时间	—	4.7	—	0.6	—	0.26	—	μs
$t_s(STO)$	停止条件 准备时间	—	4.0	—	0.6	—	0.26	—	μs
t_{buff}	停止以开始 条件时间 (公交 免费)	—	4.7	—	1.3	—	0.5	—	μs

(1) 通过设计保证, 而非生产测试。(2) 为了确保标准模式 I2C 频率, f_{PCLK1} 必须至少为 2 MHz。为了确保快速模式 I2C 频率, f_{PCLK1} 必须至少为 4 MHz。为了确保快速模式增强型 I2C 频率, f_{PCLK1} 必须至少为 10 MHz 的倍数。(3) 外部设备应至少提供 300 ns 的数据保持时间, 以跨越 SCL 下沿的未定义区域。(4) 基于特性评估, 而非生产测试。(5) 在 I2C 频率为 = 400 kHz、IO_ 速度为 = 50 MHz 且上拉电阻为 = 1 k Ω 的条件下。(6) 在 I2C 频率为 = 1 MHz、IO_ 速度为 = 50 MHz 且上拉电阻为 = 1 k Ω 的条件下。

图 4-3. I2C 总线时序图



4.16. SPI 特性

表 4-31. 标准 SPI 特性 (1)

符号	参数	条件	Min	Typ	Max	Unit
f_{SCK}	SCK 时钟频率	—	—	—	40	MHz
$t_{SCK(H)}$	SCK 时钟高电平时间	主模式, $f_{PCLKx} = 160$ MHz, 处方 = 4	10.5	12.5	14.5	ns
$t_{SCK(L)}$	SCK 时钟低电平时间		10.5	12.5	14.5	ns
SPI 主模式						
$t_{V(MO)}$	数据输出有效时间	—	—	—	TBD	ns
$t_{SU(MI)}$	数据输入设置时间	—	4.4	—	—	ns
$t_{H(MI)}$	数据输入保持时间	—	0	—	—	ns
SPI 从模式						
$t_{SU(NSS)}$	NSS 启用设置时间	—	0	—	—	ns
$t_{H(NSS)}$	NSS 启用保持时间	—	2.3	—	—	ns
$t_{A(SO)}$	数据输出访问时间	—	—	TBD	—	ns
$t_{DIS(SO)}$	数据输出禁用时间	—	—	TBD	—	ns
$t_{V(SO)}$	数据输出有效时间	—	—	TBD	—	ns
$t_{SU(SI)}$	数据输入设置时间	—	0	—	—	ns
$t_{H(SI)}$	数据输入保持时间	—	1.6	—	—	ns

(1) 基于特性评估, 未在生产环境中测试。

图 4-4。SPI 时序图 - 主模式

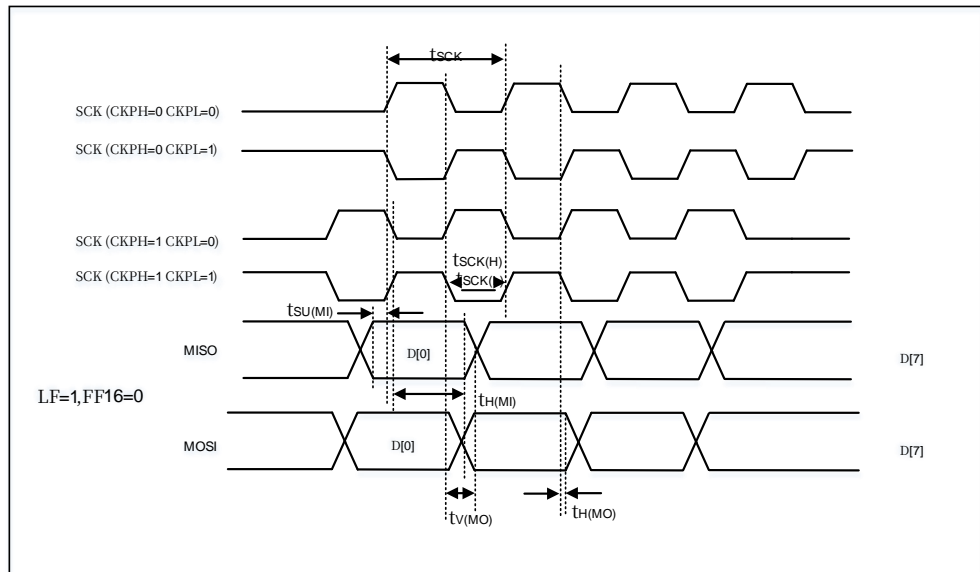
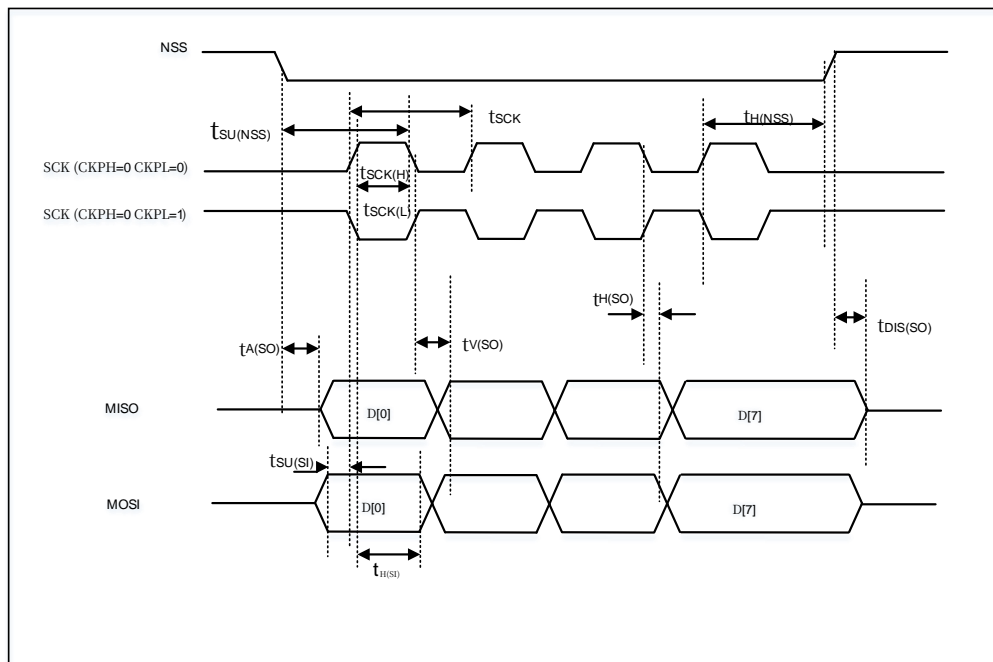


图 4-5。SPI 时序图 - 从模式



4.17. USART 特性

表 4-32. USART 特性 (1)

符号	参数	条件	Min	Typ	Max	Unit
f_{SCK}	SCK 时钟频率	$f_{PCLKx} = 80$ 兆赫	—	—	40	MHz
$t_{SCK(H)}$	SCK 时钟高电平时间	$f_{PCLKx} = 80$ 兆赫	12.50	—	—	ns
$t_{SCK(L)}$	SCK 时钟低电平时间	$f_{PCLKx} = 80$ 兆赫	12.50	—	—	ns

(1) 设计上保证，无需在生产中测试。

4.18. 定时器特性

表 4-33. TIMER 特性 (1)

符号	参数	条件	Min	Max	Unit
t_{res}	定时器分辨率时间	—	1	—	$t_{CK_定时器x}$
		$f_{CK_TIMERx} = 160\text{ MHz}$	6.25	—	ns
f_{EXT}	定时器外部时钟 频率	—	0	$f_{TIMERxCLK}/2$	MHz
		$f_{CK_TIMERx} = 160\text{ MHz}$	0	80	MHz
RES	定时器分辨率	除了 TIMERx (定时器1 & 定时器2)	—	16	bit
		定时器1 和 定时器2	—	32	
$t_{COUNTER}$	16位计数器时钟周期 当内部时钟是 已选择	—	1	65536	$t_{CK_定时器x}$
		$f_{CK_定时器x} = 160\text{ MHz}$	0.00625	409.6	μs
	32位计数器时钟周期 当内部时钟是 已选择	—	1	65536×65536	$t_{CK_定时器x}$
		$f_{CK_TIMERx} = 160\text{ MHz}$	—	26.84	s
$t_{MAX-计数}$	最大可能数量 (32 位)	—	—	65536×65536	$t_{CK_定时器x}$
		$f_{CK_TIMERx} = 160\text{ MHz}$	—	488.6	s

(1) 设计上保证，无需在生产环境中测试。

4.19. WDGTT 特性

表 4-34. FWDGT 在 32 kHz (IRC32K) 下的最小/最大超时时间 (1)

预分频器	PSC[2:0] 位	分钟超时 RLD[11:0] = 0x000	最大超时 RLD[11:0] = 0xFFFF	Unit
1/4	000	0.03125	511.90625	ms
1/8	001	0.03125	1023.78125	
1/16	010	0.03125	2047.53125	
1/32	011	0.03125	4095.03125	
1/64	100	0.03125	8190.03125	
1/128	101	0.03125	16380.03125	
1/256	110 或 111	0.03125	32760.03125	

(1) 设计上保证，无需在生产环境中测试。

表 4-35. 40 MHz (fPCLK1) 下 WWDGT 最小-最大超时值 (1)

预分频器	PSC[2:0]	最小超时值 CNT[6:0] = 0x40	Unit	最大超时值 CNT[6:0] = 0x7F	Unit
1/1	00	102.4	μs	6.55	ms
1/2	01	204.8		13.10	
1/4	10	409.6		26.21	
1/8	11	819.2		52.42	

(1) 设计上保证，无需在生产中测试。

4.20. Wi-Fi 无线电特性

以下数据是在 GD32VW553xx 射频引脚测量的。

表 4-36. 发射机功率特性 (1)(2)

参数	Rate	Typ	Unit
发射功率	11b, 1Mbps	22.3	dBm
	11b, 11Mbps	22.3	
	11g, 6Mbps	20.9	
	11g, 54Mbps	18.7	
	11n,HT20,MCS0	20.3	
	11n,HT20,MCS7	18	
	11ax,HE20,MCS0	20.8	
	11ax,HE20,MCS9	15.6	

(1) 发射功率受802.11掩码和EVM规范限制。(2) 基于特性评估，未在生产中测试。

表 4-37. 接收机灵敏度特性 (1)

参数	Rate	Typ	Unit
接收灵敏度	11b, 1Mbps	-100.3	dBm
	11b, 2Mbps	-96.9	
	11b, 5.5兆比特每秒	-94.8	
	11b, 11Mbps	-91.8	
	11g, 6Mbps	-95.2	
	11g, 9Mbps	-94.5	
	11g, 12Mbps	-93.4	
	11g, 18Mbps	-90.5	
	11g, 24Mbps	-87.8	
	11g, 36Mbps	-84.8	
	11g, 48Mbps	-80	
	11g, 54Mbps	-78.7	
	11n,HT20,MCS0	-95.1	
	11n,HT20,MCS1	-92.6	
	11n,HT20,MCS2	-90.3	
	11n,HT20,MCS3	-87.2	
	11n,HT20,MCS4	-83.9	
	11n,HT20,MCS5	-79.5	
	11n,HT20,MCS6	-77.9	
	11n,HT20,MCS7	-76.2	
	11ax,HE20,MCS0	-94.9	
	11ax,HE20,MCS1	-92.1	
11ax,HE20,MCS2	-89.7		
11ax,HE20,MCS3	-86.3		
11ax,HE20,MCS4	-83.2		

参数	Rate	Typ	Unit
	11ax,HE20,MCS5	-78.7	
	11ax,HE20,MCS6	-77.5	
	11ax,HE20,MCS7	-76.2	
	11ax,HE20,MCS8	-71.5	
	11ax,HE20,MCS9	-69.7	
	11ax,HE20, MCS0-DCM	-95.1	
	11ax,HE20, MCS1-DCM	-94.6	
	11ax,HE20, MCS3-DCM	-89.9	
	11ax,HE20, MCS4-DCM	-86.8	
	11ax,HE20, MCS0-ER	-95.6	
	11ax,HE20, MCS0-ER-106	-96.5	
	11ax,HE20, MCS0-ER-DCM	-96.5	
	11ax,HE20, MCS0-ER-DCM-106	-96.7	
	11ax,HE20, MCS1-ER	-92.6	
	11ax,HE20, MCS1-ER-DCM	-95.2	
11ax,HE20, MCS2-ER	-90.1		

(1) 基于特性描述，未在生产环境中测试

表 4-38. 接收最大输入电平 (1)

参数	Rate	Typ	Unit
接收最大级别输入	11b, 1Mbps	>8.5	dBm
	11b, 11Mbps	>8.5	
	11g, 6Mbps	>8.5	
	11g, 54Mbps	TBD	
	11n,HT20,MCS0	>8.5	
	11n,HT20,MCS7	TBD	
	11ax,HE20,MCS0	>8.5	
	11ax,HE20,MCS9	TBD	

(1) 基于特性描述，未在生产环境中测试

表 4-39. 邻道抑制 (1)(4)

参数	Rate	Typ		Unit
		干涉图样 由 IQxel ⁽²⁾	内部 干扰 模式 ⁽³⁾	
邻道 拒绝	11b, 11兆比特每秒	45	TBD	dB
	11g, 6兆比特每秒	30	TBD	
	11g, 54Mbps	11.5	TBD	
	11n, HT20,MCS0	27	TBD	
	11n,HT20,MCS7	10	TBD	
	11ax,HE20,MCS0	25	TBD	
	11ax,HE20,MCS9	-0.5	TBD	

(1) ACR 结果取决于干扰源。(2) 由 LitePoint IQxel 系列仪器生成的波形，
间隙 = SIFS (3) 由 GD32VW553xx 基带生成的波形，间隙 = SIFS

(4) 基于特性评估, 未在生产环境中测试。

4.21. 蓝牙低功耗无线电特性

表 4-40. 发射器特性 - 蓝牙低功耗 1 Mbps

参数	条件	Min	Typ	Max	Unit
射频发射功率	射频功率控制范围	-30	5	15	dBm
	掌握控制步骤	—	1	—	dB
载波频率 偏移和漂移	最大 $ f_n _{n=0, 1, 2, \dots, k}$	—	0.89	—	kHz
	Max $ f_0 - f_n $	—	1.53	—	kHz
	Max $ f_n - f_{n-5} $	—	0.74	—	kHz
	$ f_1 - f_0 $	—	0.85	—	kHz
调制 特征	$\Delta f1_{avg}$	—	250.61	—	kHz
	最小 $\Delta f2_{max}$ (至少) 99.9% 的所有 $\Delta f2_{max}$)	—	216.5	—	kHz
	$\Delta f2_{avg}/\Delta f1_{avg}$	—	0.88	—	—
带内杂散 排放	± 2 MHz 偏移	—	-47	—	dBm
	± 3 MHz 偏移	—	-50	—	dBm
	$> \pm 3$ MHz 偏移	—	-51	—	dBm

表 4-41. 发射器特性 - 蓝牙低功耗 2 Mbps

参数	条件	Min	Typ	Max	Unit
射频发射功率	射频功率控制范围	-30	5	15	dBm
	掌握控制步骤	—	1	—	dB
载波频率偏移 漂移	最大 $ f_n _{n=0, 1, 2, \dots, k}$	—	1.06	—	kHz
	Max $ f_0 - f_n $	—	1.58	—	kHz
	Max $ f_n - f_{n-5} $	—	0.78	—	kHz
	$ f_1 - f_0 $	—	0.72	—	kHz
调制 特征	$\Delta f1_{avg}$	—	499.8	—	kHz
	最小 $\Delta f2_{max}$ (至少) 99.9% 的所有 $\Delta f2_{max}$)	—	436	—	kHz
	$\Delta f2_{avg}/\Delta f1_{avg}$	—	0.89	—	—
带内杂散 排放	± 4 MHz 偏移	—	-48	—	dBm
	± 5 MHz 偏移	—	-51	—	dBm
	$> \pm 5$ MHz 偏移	—	-53	—	dBm

表 4-42. 发射器特性 - 蓝牙低功耗 125 Kbps

参数	条件	Min	Typ	Max	Unit
射频发射功率	射频功率控制范围	-30	5	15	dBm
	掌握控制步骤	—	1	—	dB
载波频率偏移 漂移	最大 $ f_n _{n=0, 1, 2, \dots, k}$	—	0.47	—	kHz
	Max $ f_0 - f_n $	—	1.55	—	kHz
	$ f_n - f_{n-3} $	—	1.19	—	kHz
调制	Δf_{avg}	—	251.38	—	kHz

特征	最小 $\Delta f_{1\max}$ (至少) 99.9% 的所有 $\Delta f_{1\max}$)	—	248.18	—	kHz
----	--	---	--------	---	-----

表4-43. 接收器特性 - 蓝牙低功耗 1 Mbps

参数	条件	Min	Typ	Max	Unit
敏感性 @30.8% PER	—	—	-100.5	—	dBm
接收最大值 信号 @30.8% 每	—	—	10	—	dBm
同信道干扰比	—	—	9	—	dB
邻道 选择性 C/I	$F = F_0 + 1$ 兆赫	—	-2	—	dB
	$F = F_0 - 1$ 兆赫	—	-4	—	dB
	$F = F_0 + 2$ 兆赫	—	-31	—	dB
	$F = F_0 - 2$ 兆赫	—	-36	—	dB
	$F = F_0 + 3$ 兆赫	—	-37	—	dB
	$F = F_0 - 3$ 兆赫	—	-44	—	dB
	$F \geq F_0 + 4$ 兆赫 $F \leq F_0 - 4$ 兆赫	—	-37 -56	—	dB
图像频率	+ 4 兆赫	—	-37	—	dB
邻道 图像频率	$F = F_{\text{image}} + 1$ 兆赫	—	-47	—	dB
	$F = F_{\text{image}} - 1$ 兆赫	—	-37	—	dB
带外阻断 性能	30 MHz ~ 2000 MHz	—	-5.5	—	dBm
	2003 MHz ~ 2399 MHz	—	-8.5	—	dBm
	2484 MHz ~ 2997 MHz	—	-7.5	—	dBm
	3000 兆赫 ~ 12.75 千兆赫	—	-5.5	—	dBm
互调	—	—	-27	—	dBm

表4-44. 接收器特性 - 蓝牙低功耗 2 Mbps

参数	条件	Min	Typ	Max	Unit
敏感性 @30.8% PER	—	—	-97.5	—	dBm
接收最大值 信号 @30.8% 每	—	—	10	—	dBm
同频干扰比	—	—	8	—	dB
邻道 选择性 C/I	$F = F_0 + 2$ 兆赫	—	-4	—	dB
	$F = F_0 - 2$ 兆赫	—	-7	—	dB
	$F = F_0 + 4$ 兆赫	—	-35	—	dB
	$F = F_0 - 4$ 兆赫	—	-48	—	dB
	$F = F_0 + 6$ 兆赫	—	-45	—	dB
	$F = F_0 - 6$ 兆赫	—	-53	—	dB
	$F \geq F_0 + 8$ 兆赫 $F \leq F_0 - 8$ 兆赫	—	-53 -55	—	dB
图像频率	+ 4 兆赫	—	-35	—	dB
邻道 图像频率	$F = F_{\text{image}} + 2$ 兆赫	—	-45	—	dB
	$F = F_{\text{image}} - 2$ 兆赫	—	-4	—	dB

参数	条件	Min	Typ	Max	Unit
带外阻断性能	30 MHz ~ 2000 MHz	—	-5.5	—	dBm
	2003 MHz ~ 2399 MHz	—	-18.5	—	dBm
	2484 MHz ~ 2997 MHz	—	-15.5	—	dBm
	3000 MHz ~ 12.75 GHz	—	-15.5	—	dBm
互调	—	—	-27	—	dBm

表 4-45. 接收器特性 - 蓝牙低功耗 125 Kbps

参数	条件	Min	Typ	Max	Unit
敏感性 @30.8% PER	—	—	-107.5	—	dBm
接收最大值信号 @30.8% 每	—	—	10	—	dBm
同频干扰比	—	—	2	—	dB
邻道选择性 C/I	$F = F_0 + 1$ 兆赫	—	-14	—	dB
	$F = F_0 - 1$ 兆赫	—	-14	—	dB
	$F = F_0 + 2$ 兆赫	—	-30	—	dB
	$F = F_0 - 2$ 兆赫	—	-34	—	dB
	$F = F_0 + 3$ 兆赫	—	-32	—	dB
	$F = F_0 - 3$ 兆赫	—	-46	—	dB
	$F \geq F_0 + 4$ 兆赫	—	-42	—	dB
	$F \leq F_0 - 4$ 兆赫	—	-65	—	dB
图像频率	+ 4 兆赫	—	-42	—	dB
邻道图像频率	$F = F_{\text{image}} + 1$ 兆赫	—	-53	—	dB
	$F = F_{\text{image}} - 1$ 兆赫	—	-32	—	dB

表 4-46. 接收器特性 - 蓝牙低功耗 5

 00 千比特每
秒

参数	条件	Min	Typ	Max	Unit
敏感性 @30.8% PER	—	—	-102	—	dBm
接收最大值信号 @30.8% 每	—	—	10	—	dBm
同信道干扰比	—	—	5	—	dB
邻道选择性 C/I	$F = F_0 + 1$ 兆赫	—	-9	—	dB
	$F = F_0 - 1$ 兆赫	—	-10	—	dB
	$F = F_0 + 2$ 兆赫	—	-29	—	dB
	$F = F_0 - 2$ 兆赫	—	-32	—	dB
	$F = F_0 + 3$ 兆赫	—	-32	—	dB
	$F = F_0 - 3$ 兆赫	—	-46	—	dB
	$F \geq F_0 + 4$ 兆赫	—	-39	—	dB
	$F \leq F_0 - 4$ 兆赫	—	-61	—	dB
图像频率	+ 4 兆赫	—	-39	—	dB
邻道图像频率	$F = F_{\text{image}} + 1$ 兆赫	—	-52	—	dB
	$F = F_{\text{image}} - 1$ 兆赫	—	-32	—	dB

4.22. 参数条件

除非另有说明, $V_{DD} = V_{DDA} = AVDD33_ANA = AVDD33_PA = AVDD33_CLK = 3.3\text{ V}$, $T_A = 25\text{ }^\circ\text{C}$ 的所有数值均为给定值。

5. 包裹信息

5.1. QFN40 封装外形尺寸

图5-1. QFN40封装轮廓

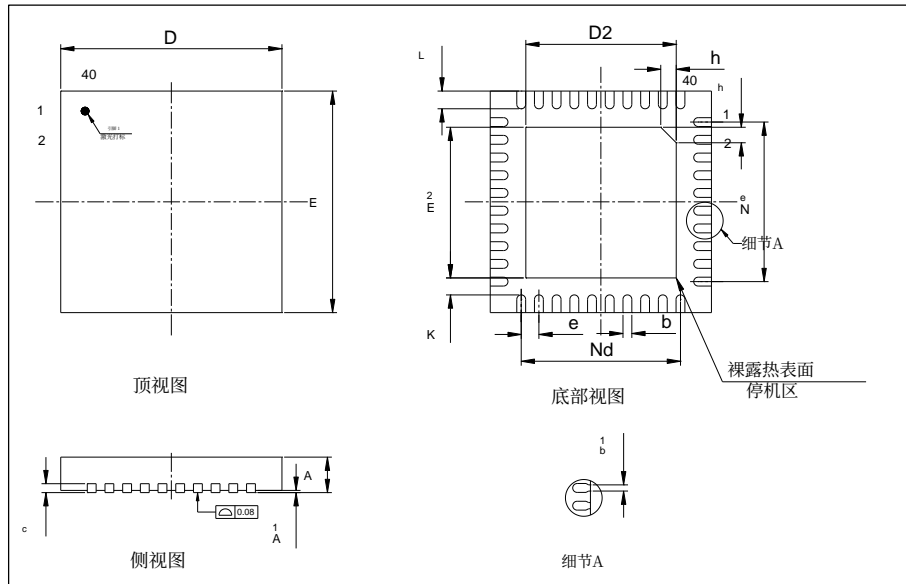


表5-1. QFN40封装尺寸

符号	Min	Typ	Max
A	0.70	0.75	0.80
A1	—	0.02	0.05
b	0.15	0.20	0.25
b1	—	0.14	—
c	0.18	0.20	0.25
D	4.90	5.00	5.10
D2	3.30	3.40	3.50
E	4.90	5.00	5.10
E2	3.30	3.40	3.50
e	—	0.40	—
h	0.30	0.35	0.40
K	0.20	—	—
L	0.35	0.40	0.45
Nd	—	3.60	—
Ne	—	3.60	—

(原始尺寸以毫米为单位)

5.2. QFN32 封装外形尺寸

图5-3. QFN32封装轮廓

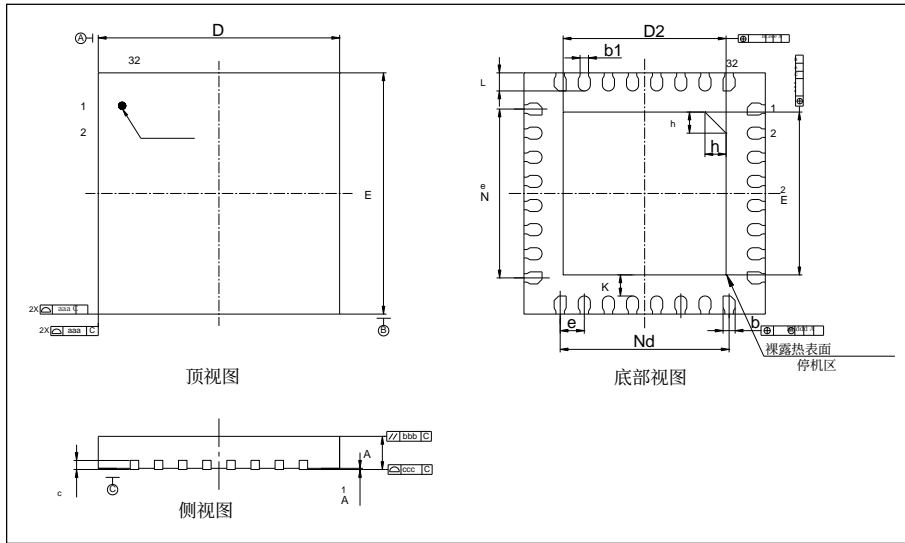


表5-2. QFN32封装尺寸

符号	Min	Typ	Max
A	0.80	0.85	0.90
A1	0	0.02	0.05
b	0.15	0.20	0.25
b1	—	0.14	—
c	—	0.152	—
D	3.90	4.00	4.10
D2	2.60	2.70	2.80
E	3.90	4.00	4.10
E2	2.60	2.70	2.80
e	—	0.40	—
h	0.30	0.35	0.40
K	—	0.35	—
L	0.25	0.30	0.35
Nd	—	2.80	—
Ne	—	2.80	—
aaa	—	0.10	—
bbb	—	0.10	—
ccc	—	0.08	—
ddd	—	0.10	—
eee	—	0.10	—

(原始尺寸以毫米为单位)

5.3. 热特性

热阻用于表征封装器件的热性能，用希腊字母“ θ ”表示。对于半导体器件，热阻表示由于芯片表面散发的热量导致芯片结温的稳态升高。

θ_{JA} : 结到环境的热阻。

θ_{JB} : 热阻，结点到电路板。

θ_{JC} : 热阻，结点到封装。

Ψ_{JB} : 热特性参数，结到板热阻。

Ψ_{JT} : 热特性参数，结点到顶部中心。

$$\theta_{JA}=(T_J-T_A)/P_D \quad (5-1)$$

$$\theta_{JB}=(T_J-T_B)/P_D \quad (5-2)$$

$$\theta_{JC}=(T_J-T_C)/P_D \quad (5-3)$$

哪里， T_J = 结温。

T_A = 环境温度

T_B = 板温

T_C = 监测封装表面的壳体温度

P_D = 总功耗

θ_{JA} 表示从加热结到环境空气的热流阻力。它是封装散热能力的一个指标。较低的 θ_{JA} 可以被认为整体热性能更好。 θ_{JA} 通常用于估算结温。

θ_{JB} 用于测量芯片表面与PCB板之间的热流阻力。

θ_{JC} 表示芯片表面与封装顶壳之间的热阻。 θ_{JC} 主要用于估算系统的散热情况（使用散热器或封装外的其他散热方法）。

表 5-3. 封装热特性⁽¹⁾

符号	条件	包裹	价值	Unit
θ_{JA}	自然对流 2S2P 印刷电路 板	QFN40	47.85	C/W
		QFN32	51.44	
θ_{JB}	冷却板, 2S2P PCB	QFN40	17.97	C/W
		QFN32	18.71	
θ_{JC}	冷却板, 2S2P PCB	QFN40	16.85	C/W
		QFN32	21.85	
Ψ_{JB}	自然对流 2S2P 印刷电路 板	QFN40	18.15	C/W

符号	条件	包裹	价值	Unit
		QFN32	17.69	
Ψ_{JT}	自然对流 , 2S2P 印刷电路 板	QFN40	1.55	C/W
		QFN32	0.99	

(1): 热特性基于模拟, 并符合JEDEC规范。

6. 订购信息

表6-1. GD32VW553xx器件的零件订购代码

订购代码	闪存 (KB)	包裹	包装类型	温度 操作范围
GD32VW553HMQ7	4096	QFN40	绿色	工业的 -40°C 到 +105 °C
GD32VW553HMQ6	4096	QFN40	绿色	工业的 -40°C 到 +85 °C
GD32VW553HIQ7	2048	QFN40	绿色	工业的 -40°C 到 +105 °C
GD32VW553HIQ6	2048	QFN40	绿色	工业的 -40°C 到 +85 °C
GD32VW553KMQ7	4096	QFN32	绿色	工业的 -40°C 到 +105 °C
GD32VW553KMQ6	4096	QFN32	绿色	工业的 -40°C 到 +85 °C
GD32VW553KIQ7	2048	QFN32	绿色	工业的 -40°C 到 +105 °C
GD32VW553KIQ6	2048	QFN32	绿色	工业的 -40°C 到 +85 °C

7. 修订历史

表 7-1。修订历史

修订号	描述	Date
1.0	初始版本	10月13日, 2023
1.1	1. 更新表 2-1 中 GD32VW553HMQ6 的闪存大小。 GD32VW553xx 设备的特点和外设列表。	11月14日, 2023
1.2	1. 更新PC8引脚的默认功能。 2. 更新 BLE (低功耗蓝牙) 的数据传输速率。	2024年8月12日
1.3	1. 更新表 4-24。I/O 端口交流特性。 2. 删除图 4-3。I/O 端口交流特性定义。 3. 在节能模式下将1.1V域改为Vcore域模式。 4. 将关机功耗数据更新为 1uA 表 4-8。Wi-Fi 功耗特性。 5. 更新 GPIO 数量 端口输入 表 2-1 GD32VW553xx 设备的特点和外设列表。 5. 在表 4-2 中添加 V _{CORE} 电压参数。直流工作条件。	2025年10月31日
1.4	1. 在 BLE (低功耗蓝牙) 中将 BLE5.2 更改为 BLE5.3 能源) 章节。	11月13日, 2025

重要通知

本文件是兆易创新半导体有限公司及其子公司（“公司”）的财产。本文件，包括本文件中描述的公司任何产品（“产品”），均归公司所有，受《中华人民共和国》及其他适用法律保护。公司保留根据上述法律的所有权利，本文件中不转让（无论全部还是部分）或许可（无论明示还是暗示）任何知识产权。文中提及的第三方名称和品牌（如有）均为其各自所有，仅用于识别目的。

在适用法律允许的最大范围内，公司不对产品的适销性及特定用途适用性作出任何明示或暗示的声明或保证，公司也不承担因任何产品的使用或应用而产生的任何责任。本文件中提供的任何信息仅供参考之用。使用本文件的用户应自行负责确定产品是否适合其计划的应用和产品，并正确设计、编程和测试其应用和计划产品使用该产品的功能性和安全性。该产品仅为普通商业、工业、个人和/或家庭用途而设计、开发和/或制造，且该产品并非为以下用途设计或 intended（计划）：（i）安全关键应用，如武器系统、核设施、原子能控制器、燃烧控制

本文件中的信息仅与本产品相关提供。公司保留随时对本文件及所述产品进行更改、修正、修改或改进的权利，恕不另行通知。对于因将来对其进行更改而产生的冲突或不兼容情况，公司概不负责。本文件中的信息取代并替换此前任何版本中提供的信息。